

К.т.н. инж. КИРИЛ ИВ. КОНОВ

**КРАТЪК
СПРАВОЧНИК
ПО ИНТЕГРАЛНИ
СХЕМИ**

ДЪРЖАВНО ИЗДАТЕЛСТВО „ТЕХНИКА“
СОФИЯ ● 1981 г.

В справочника са включени най-разпространените ТТЛ, CMOS и линейни интегрални схеми. За всяка интегрална схема са дадени разположението на изводите и основните параметри както и кратко описание на действието и особеностите на схемата.

Към справочника са приложени сравнителни таблици за означенията на интегралните схеми, които се произвеждат от различни фирми.

Справочникът е предназначен за всички специалисти и любители, които работят с интегрални схеми.

© Кирил Иванов Конов
с/е Jusautor, Sofia, 1981

621 . 38 (023)

ПРЕДГОВОР

Понастоящем интегралните схеми се използват изключително широко и намират приложение във всички области на техниката. Видовете интегрални схеми са твърде много, като номенклатурата на произвежданите типове от всеки вид е много голяма. В един справочник е невъзможно да се обхванат всички произведени интегрални схеми, трудно е да се обхванат дори само основните от тях.

В настоящия кратък справочник са включени ТТЛ, интерфейсни, CMOS и линейни интегрални схеми. Критерий при избора на включените типове ИС е те да са широко разпространени у нас понастоящем или разпространението им да е перспективно (какъвто е случаят с CMOS схемите) и преди всичко те да се произвеждат в социалистическите страни.

За всяка ИС е отделена по една страница, на която се дават основните параметри, описанието на действието, особеностите и схемната конфигурация. От параметрите са посочени само тези, които са необходими за ежедневната практика — бързодействие, захранващо напрежение, коефициенти на натоварване. Разположението на изводите е дадено по два начина — спрямо корпуса на интегралната схема и по начина, възприет за основен в БДС. Първият начин осигурява добра нагледност, а вторият се използва в конструкторската документация.

В справочника са дадени параметрите на ТТЛ интегралните схеми от сериите 74 LS и 74 S, чието приложение е перспективно.

При подреждането на ТТЛ схемите е възприето означението на фирмата Texas Instruments, а на CMOS схемите — на фирмата RCA. За всяка схема се посочва и съветският аналог.

В таблиците, съдържащи параметрите на ИС, са оставени нарочно празни места, в които могат да бъдат нанесени параметрите на новопоявилите се интегрални схеми от същия или подобен тип.

Данните за интегралните схеми, посочени в справочника, се отнасят за изделията на основната фирма—производител на дадения тип.

В книгата не са включени интегралните схеми за битови радио-устройства, чието многообразие е огромно.

Авторът ще бъде благодарен за всички забележки и препоръки по книгата, които могат да бъдат изпращани на адрес: Държавно издателство „Техника“, бул. „Руски“ № 6, София 1000.

А В Т О Р Ъ Т

СЪДЪРЖАНИЕ

1. TTL интегрални схеми	9
2. Интерфейсни интегрални схеми	99
3. CMOS интегрални схсми	110
4. Линейни интегрални схеми	137
5. Сравнителни таблици на означенията	160
6. Списък на интегралните схеми, дадени в справочника .	185

1. ТТЛ ИНТЕГРАЛНИ СХЕМИ

Използвани означения за ТТЛ интегралните схеми:

- E_{CC} — захранващо напрежение ($E_{CC} = 5 V \pm 0,25 V$);
- E_{CCQ} — допустимо напрежение между колектора и масата на изходния транзистор в схемите с отворен колектор;
- I_{CC} — ток, който се консумира от захранващия източник; дава се за цялата интегрална схема;
- I_{CC1} — ток, който се консумира от захранващия източник, когато изходът е в състояние 1;
- I_{CC0} — ток, който се консумира от захранващия източник, когато изходът е в състояние 0;
- I_{Q0} — допустим изходен ток, когато изходът е в състояние 0;
- I_{Q1} — допустим изходен ток, когато изходът е в състояние 1;
- $N_{ВХ}$ — коефициент на входен товар. Като база се взема входният ток на логическите елементи ..00, чийто коефициент на входен товар за всяка серия се приема за единица. Това се вижда от табл. 1, в която са дадени входните токове и коефициентите на входен товар на елементите ..00 в различните серии.

Относителната стойност на коефициента на входен товар се дава за сериите 74LS, 74S, 74L, 74H, пресметната спрямо коефициента $N_{ВХ}$ на серията 74. Относителният коефициент $N_{ВХ}$ се използва при определяне на коефициента на натоварване в схеми, в които работят съвместно логически елементи от различни серии;

Таблица 1

Входен ток на елемент ..00 от различни серии и коефициенти на входен товар

Състояние на входа	7400	74LS00	74S00	74L00	74H00
0	1,6 mA	0,36 mA	2 mA	0,18 mA	2 mA
1	40 μ A	20 μ A	50 μ A	10 μ A	50 μ A
$N_{ВХ}$	1	1	1	1	1
$N_{ВХ1}$ — относ.	1	0,225	1,25	0,112	1,25
$N_{ВХ0}$ — относ.	1	0,5	1,25	0,25	1,25

$N_{вх1} - N_{вх0}$ — коефициент на входен товар, когато входът е в състояние 1 и съответно в състояние 0. Дава се, когато коефициентът $N_{вх}$ е различен в състояние 0 и в състояние 1;

N_Q — коефициент на изходен товар. Показва колко входа на TTL елемента (с $N_{вх} = 1$) може да се включат към изход на TTL елемент. В същност коефициентът N_Q се получава, като се раздели допустимият изходен ток на елемента с входния ток на елемента . . 00 от същата серия — табл. 2. Обикновено коефициентът N_Q е различен за състояние 0 и състояние 1 на изхода — коефициентите N_{Q0} и N_{Q1} .

Таблица 2

Изходен ток на елемент . . 00 от различни серии и коефициент на изходен товар

Състояние на изхода Коефициент N_Q	7400	74LS00	74S00	74L00	74H00
0	16 mA	8 mA	20 mA	3,6 mA	20 mA
1	0,4 mA	0,4 mA	1 mA	0,2 mA	0,5 mA
N_{Q0}	10	22	10	20	10
N_{Q1}	10	20	20	20	10
N_{Q0} — относ.	10	5	12,5	2,25	12,5
N_{Q1} — относ.	10	10	25	5	12,5

N_Q — относ. — дава се за интегралните схеми от сериите 74 LS 74 L, 74 S и 74 H и се изчислява спрямо коефициента на натоварване N_Q на интегралните схеми от серията 74;

t_{301} — време на включване;

t_{310} — време на изключване.

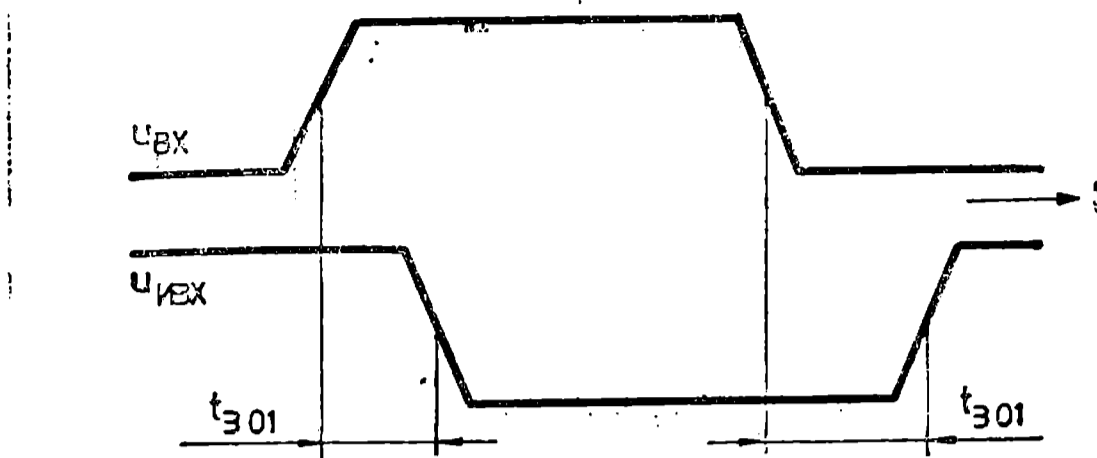
Времената t_{301} и t_{310} представляват времето на закъснение на положителния и съответно на отрицателния фронт на импулсен сигнал от входа до изхода на интегралната схема (фиг. 1). Често се дава средното време на задържане (на превключване)

$$t_{з\text{ ср}} = \frac{t_{301} + t_{310}}{2};$$

$t_{н}$ — минимална продължителност на пусковия импулс (за тригер, мултивибратор, регистър);

$t_{н(1)}$ — минимална продължителност на пусковия импулс, като по време на импулса нивото е 1 (фиг. 2);

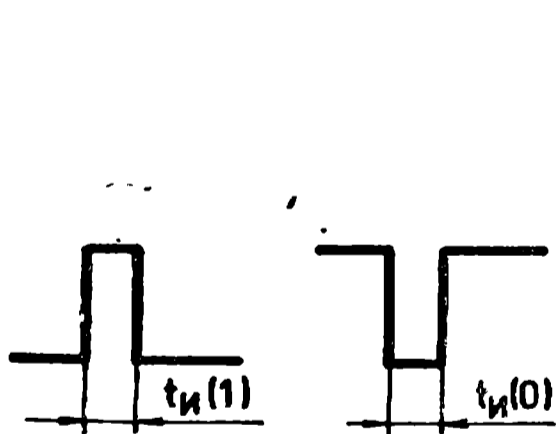
- $t_{н(0)}$ — минимална продължителност на пусковия импулс, като по време на импулса нивото е 0 (фиг. 2);
 t_s — време за подготовка (фиг. 3);
 t_h — време за задържане (фиг. 3).



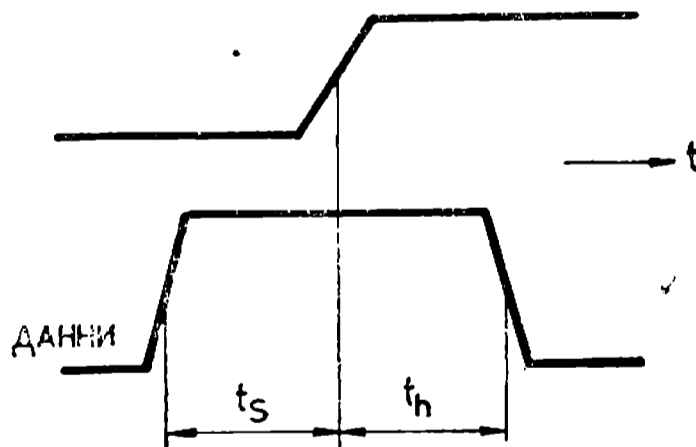
Фиг. 1

Времето t_s дава минималния период, в който трябва да постъпи информационният сигнал (сигналът на данните) преди подаването на тактовия импулс. Времето t_h дава минималния период, в който трябва да се задържи неизменен сигналът на данните след подаване на тактовия импулс;

- F_{\max} — максимална честота на превключване на тригера;
X — вход на логически елемент;
Y — изход на логически елемент;
 X_p — разрешаващ (стробиращ) вход;
C — тактов вход на тригер, брояч, регистър;
J—K — информационни входове на J—K-тригер;
D — информационен вход на D-тригер;



Фиг. 2



Фиг. 3

- R — нулиращ вход на тригер, брояч, регистър;
S — установяващ вход на тригер;
Q — изход на тригер, брояч, регистър;
SX — последователен вход на регистър.

Дадените в справочника времена $t_{3\text{ ср}}$, t_{301} и t_{310} в повечето случаи са измерени при товар с параметри, дадени в табл. 3.

Таблица 3

Товар, при който е измерено времето на превключване на TTL интегралните схеми

	74	74LS	74S	74L	74H
R_T, Ω	400	2000	280	4000	280
C_T, pF	15	15	15	50	25

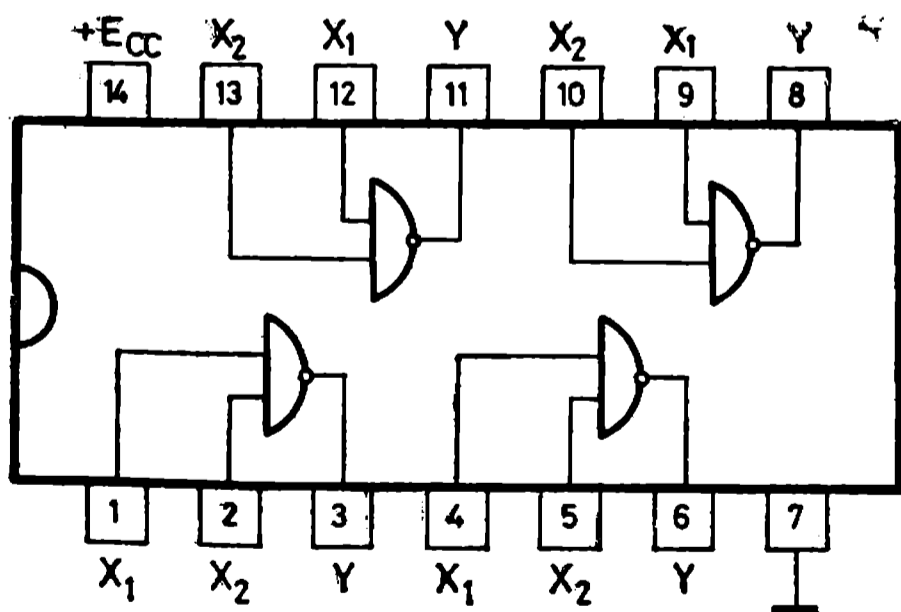
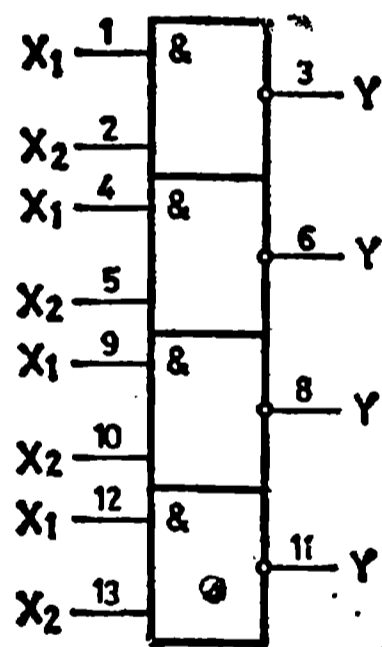
В таблиците величината, дадена в скоби, се отнася за параметъра в скоби.

Параметър	7400	74LS00	74S00	74L00	74Н00
	К155ЛА3	К555ЛА3	К531ЛА3	К158ЛА3	К131ЛА3
$t_{301} (t_{301 \max}), \text{ ns}$	11 (22)	9 (15)	3 (4,5)	35 (60)	5,9 (10)
$t_{310} (t_{310 \max}), \text{ ns}$	7 (15)	10 (15)	3 (5)	31 (60)	6,2 (10)
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	4 (8)	0,8 (1,6)	10 (16)	0,44 (0,8)	10 (16,8)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	12 (22)	2,4 (4,4)	20 (36)	1,16 (2)	26 (40)
$N_{\text{вх}}$	1	1	1	1	1
$N_{\text{вх}} (N_{\text{вх1}})$ — относ.	1	0,225 (0,5)	1,25	0,112 (0,25)	1,25
$N_Q (N_{Q1})$	10	20	10 (20)	20	10
$N_Q (N_{Q1})$ — относ.	10	5 (10)	12,5 (25)	2,25 (5)	12,5
$I_{Q0}, \text{ mA}$	16	8	20	3,6	20

Логическа функция: $Y = \overline{X_1 X_2}$.

Таблица на истинност

X_1	X_2	Y
0	0	1
1	0	1
0	1	1
1	1	0



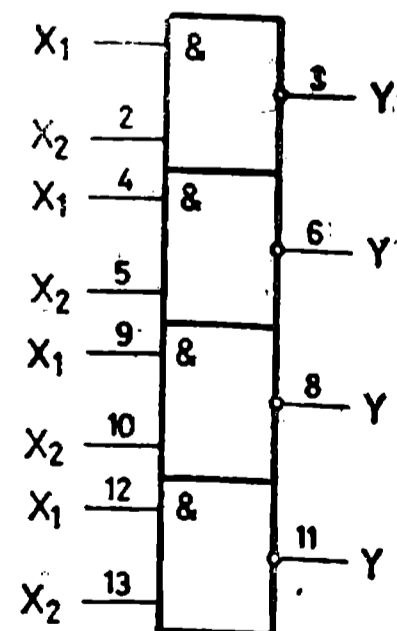
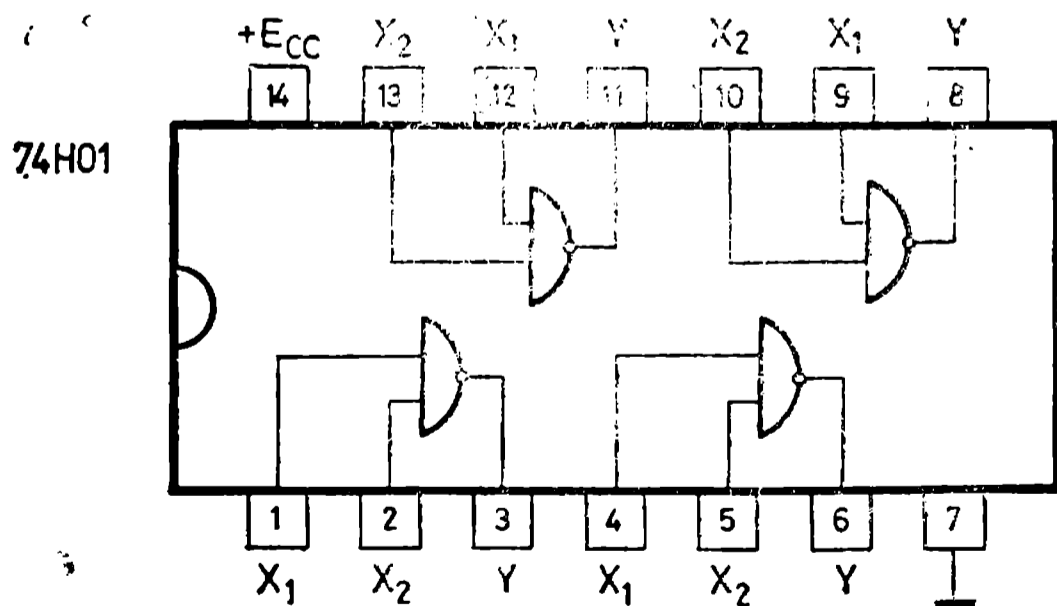
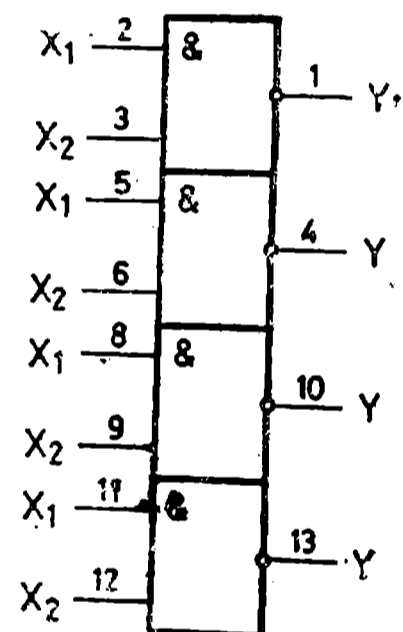
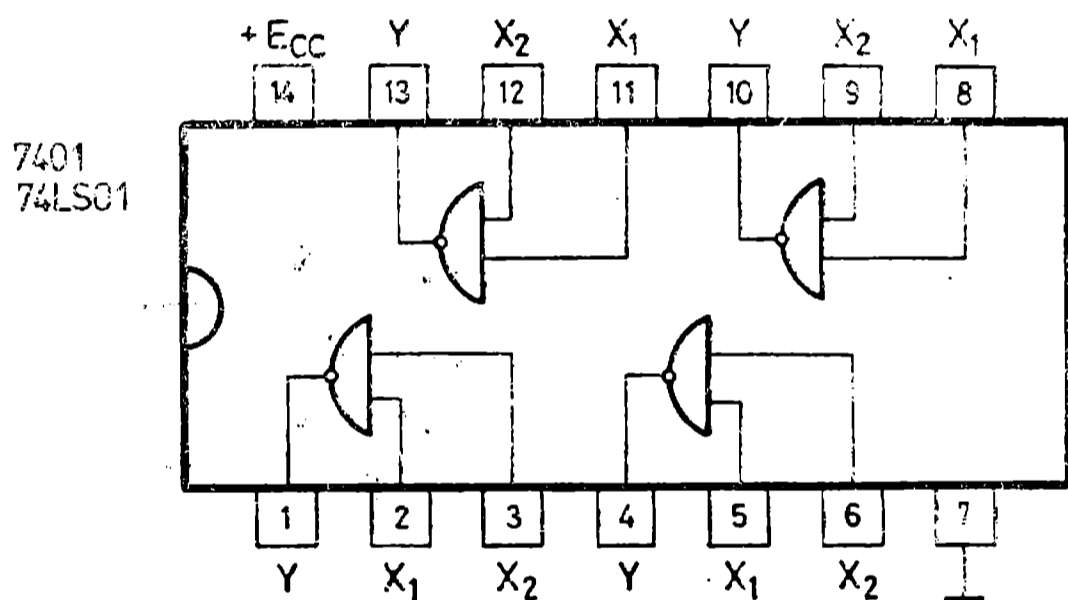
Четири двувходови елемента И—НЕ с отворен колектор

7401

Параметър	7401	74LS01			74H01
	K155ЛA8				
$t_{301} (t_{301 \max}), \text{ ns}$	35 (45)	17 (32)			10 (15)
$t_{310} (t_{310 \max}), \text{ ns}$	8 (15)	15 (28)			7,5 (12)
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	4 (8)	0,8 (1,6)			6,8 (10)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	12 (22)	2,4 (4,4)			26 (40)
$E_{CCQ}, \text{ V}$	5,5	5,5			5,5
$N_{\text{ВХ}}$	1	1			1
$N_{\text{ВХ}} (N_{\text{ВХ1}})$ — относ.	1	0,225 (0,25)			1,25
$I_{Q0}, \text{ mA}$	16	8			20

— може да се използва в схема „опроводено ИЛИ“

— логическа функция $Y = X_1 X_2$

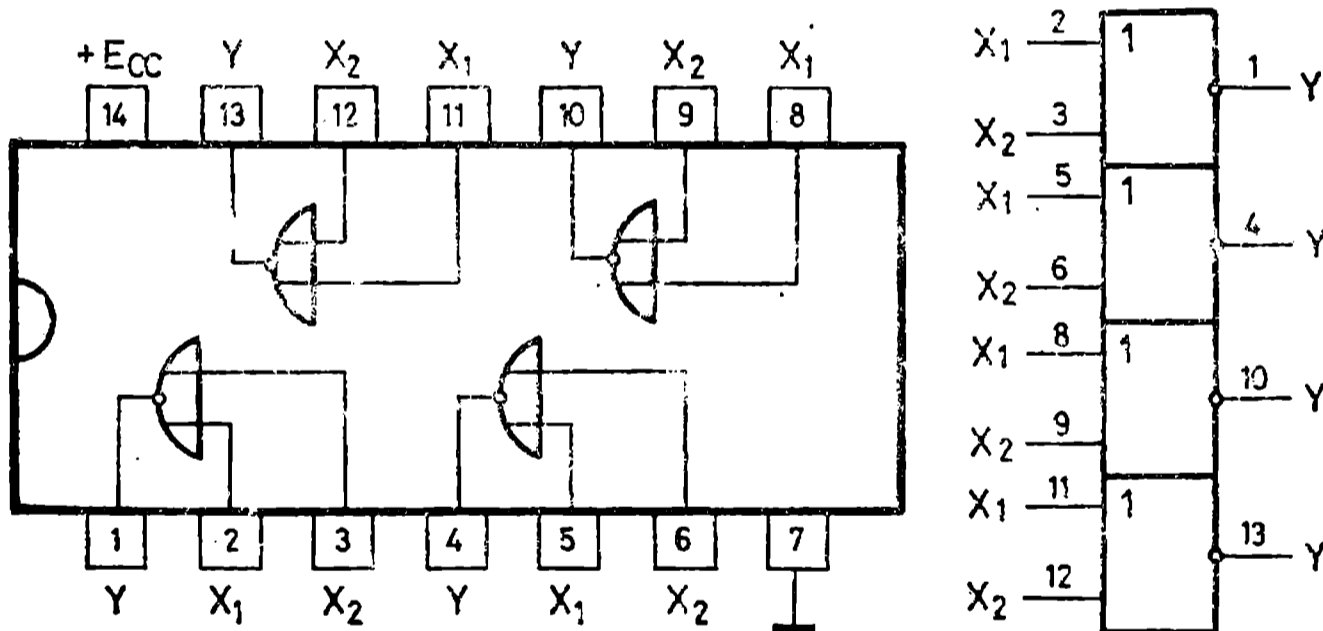


Параметър	7402	74LS02	74S02	74L02
	K155ЛЕ1	K555ЛЕ1	K531ЛЕ1	
$t_{301} (t_{301 \max}), \text{ ns}$	12 (22)	10 (15)	3,5 (5,5)	31 (60)
$t_{310} (t_{310 \max}), \text{ ns}$	8 (15)	10 (15)	3,5 (5,5)	35 (60)
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	8 (16)	1,6 (3,2)	17 (29)	0,8 (1,6)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	14 (27)	2,8 (5,4)	26 (45)	1,4 (2,6)
$N_{\text{вх}}$	1	1	1	1
$N_{\text{вх}} (N_{\text{вх1}}) — \text{относ.}$	1	0,225 (0,5)	1,25	0,112 (0,25)
$N_Q (N_{Q1})$	10	20	10 (20)	20
$N_Q (N_{Q1}) — \text{относ.}$	10	5 (10)	12,5 (25)	2,25
$I_{Q0}, \text{ mA}$	16	8	20	36

Логическа функция: $Y = \overline{X_1 X_2}$

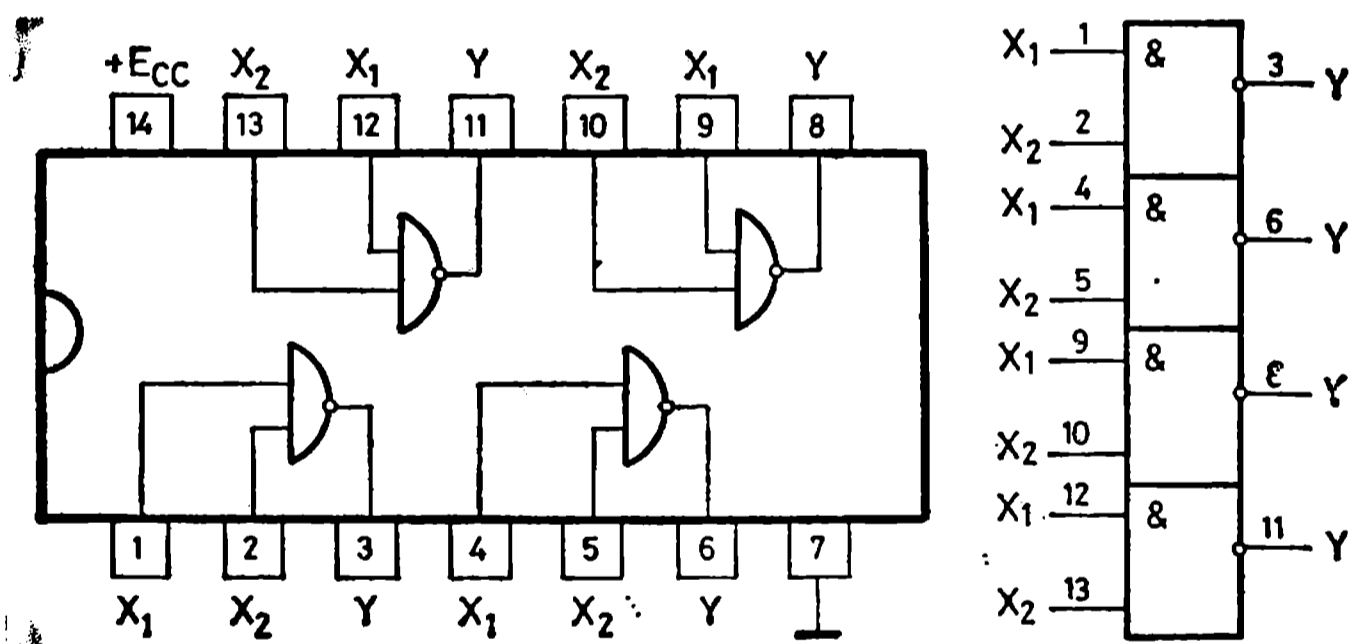
Таблица на истинност

X_1	X_2	Y
0	0	1
1	0	0
0	1	0
1	1	0



Параметър	7403	74LS03	74S03	74L03
		K155ЛА9	K53 1ЛА9	
$t_{301} (t_{301 \max}), \text{ ns}$	35 (45)	17 (32)	5 (7,5)	60 (90)
$t_{310} (t_{310 \max}), \text{ ns}$	8 (15)	15 (28)	4,5 (7)	33 (60)
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	4 (8)	0,8 (1,6)	6 (13)	0,4 (0,8)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	12 (22)	2,4 (4,4)	20 (36)	1,2 (2)
$E_{CCQ}, \text{ V}$	5,5	5,5	5,5	5,5
$N_{\text{вх}}$	1	1	1	1
$N_{\text{вх}} (N_{\text{вх1}}) — \text{относ.}$	1	0,225 (0,5)	1,25	0,112 (0,25)
$I_{Q0}, \text{ mA}$	16	8	20	3,6

- може да се използва в схема „опроводено ИЛИ“
- изводи — също както при ..00
- логическа функция: $Y = \overline{X_1 X_2}$

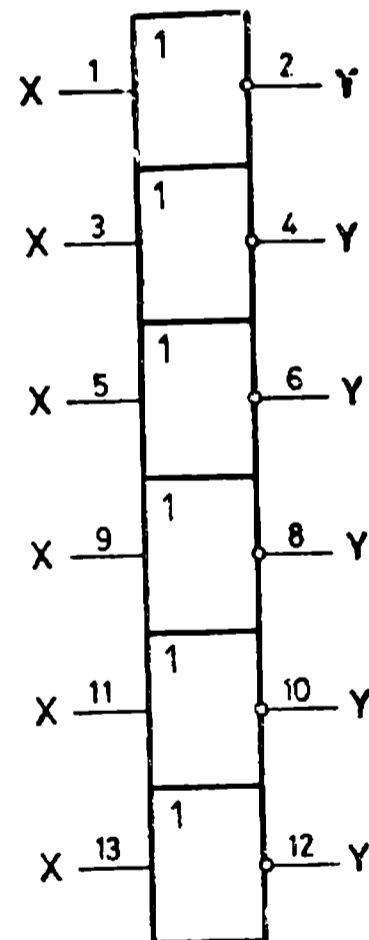
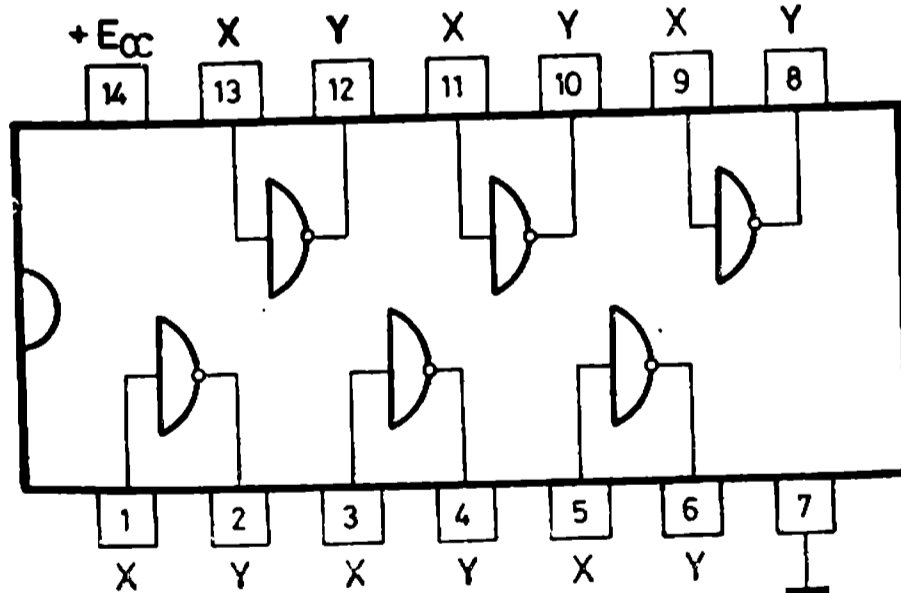


Шест инвертора (логически елемента НЕ)

7404

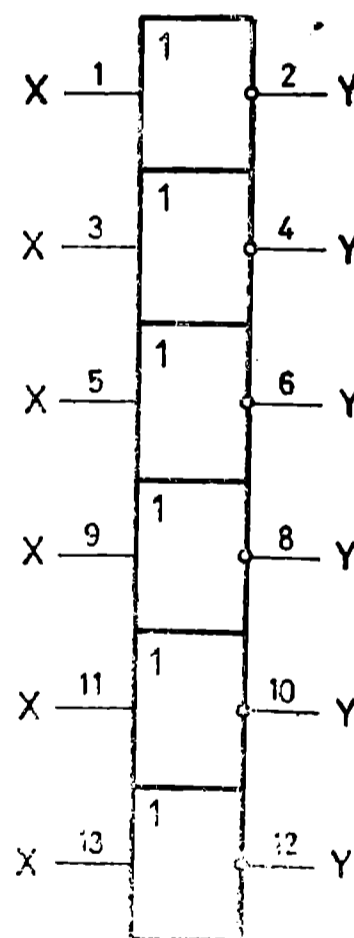
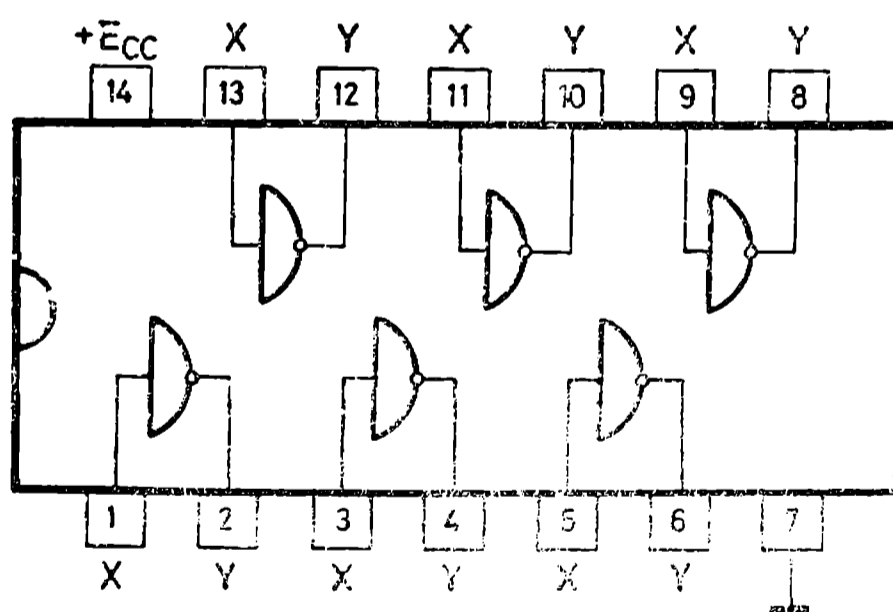
Параметър	7404	74LS04	74S04	74L04	74H04
	К155ЛН1	К555ЛН1	К531ЛН1		К131ЛН1
$t_{301} (t_{301 \max}), \text{нс}$	12 (22)	9 (15)	3 (4,5)	35 (60)	6 (10)
$t_{310} (t_{310 \max}), \text{нс}$	8 (15)	10 (15)	3 (5)	31 (60)	6,5 (10)
$I_{CC1} (I_{CC1 \max}), \text{mA}$	6 (12)	1,2 (2,4)	15 (24)	0,66 (1,2)	16 (26)
$I_{CC0} (I_{CC0 \max}), \text{mA}$	18 (33)	3,6 (6,6)	30 (54)	1,7 (3)	40 (58)
$N_{\text{вх}}$	1	1	1	1	1
$N_{\text{вх}} (N_{\text{вх1}})$ — относ.	1	0,225 (0,5)	1,25	0,112(0,25)	1,25
$N_Q (N_{Q1})$	10	20	10 (20)	20	10
$N_Q (N_{Q1})$ — относ.	10	5 (10)	12,5 (25)	2,25	12,5
I_{Q0}, mA	16	8	20	3,6	20

Логическа функция: $Y = \bar{X}$



Шест инвертора с отворен колектор (логически елемента НЕ)					7405
Параметър	7405	74LS05	74S05		74H05
			К531ЛН2		
$t_{301} (t_{301 \max}), ns$	40 (55)	17 (32)	5 (7,5)		10 (15)
$t_{310} (t_{310 \max}), ns$	8 (15)	15 (28)	4,5 (7)		7,5 (12)
$I_{CC1} (I_{CC1 \max}), mA$	6 (12)	1,2 (2,4)	9 (20)		16 (26)
$I_{CC0} (I_{CC0 \max}), mA$	18 (33)	3,6 (6,6)	30 (54)		40 (58)
E_{CCQ}, V	5,5	5,5	5,5		5,5
$N_{вх}$	1	1	1		1
$N_{вх} (N_{вх1})$ — относ.	1	0,225 (0,5)	1,25		1,25
I_{Q0}, mA	16	8	20		20

- може да се използва в схема „опроводено ИЛИ“
- изводи — също както при .04
- логическа функция: $Y = \bar{X}$



Параметър	7406			
	K155ЛНЗ			
$t_{301} (t_{301 \max}), \text{ nS}$	10 (15)			
$t_{310} (t_{310 \max}), \text{ nS}$	12 (23)			
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	30 (48)			
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	32 (51)			
$E_{CCQ}, \text{ V}$	30			
$N_{\text{вх}}$	1			
$N_{\text{вх}}$ — относ.	1			
$I_{Q0}, \text{ mA}$	40			

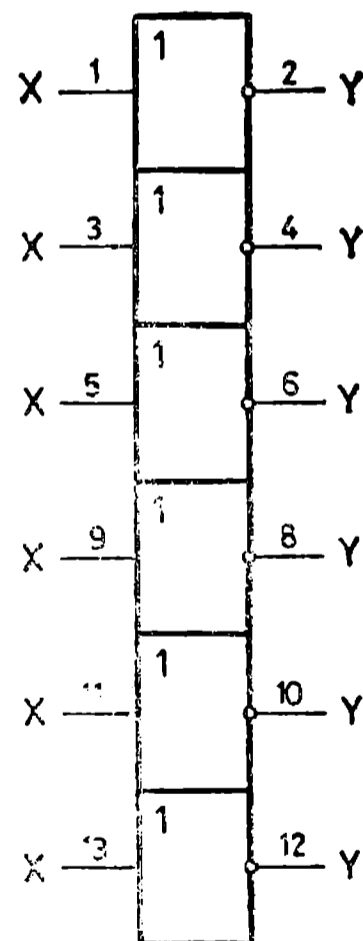
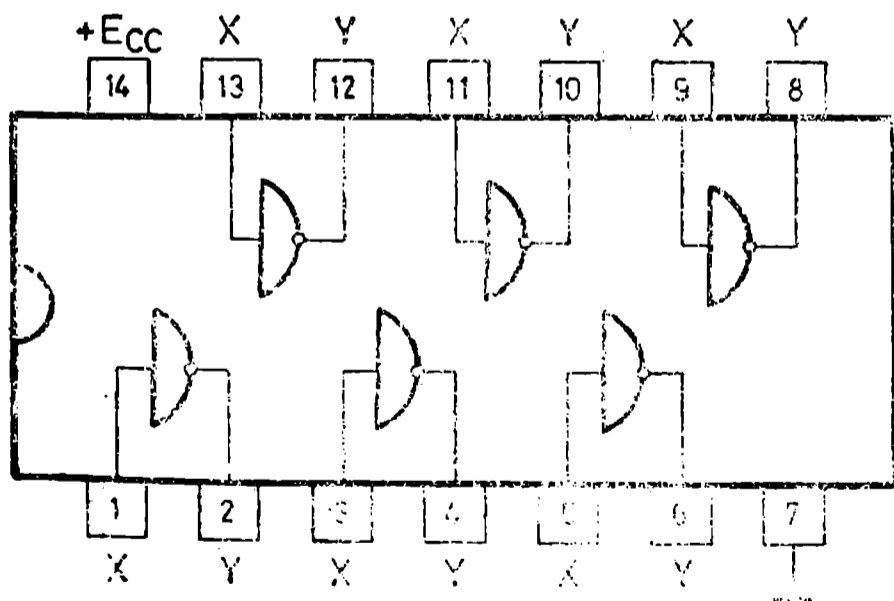
— Приложение — за включване на лампи с нажежаема жичка, на вакуумни електролуминесцентни лампи, на светещи диоди, на релета, или за TTL-MOS интерфейс

— може да работи в схеми „опроводено ИЛИ“

— за повишаване на изходния ток може да се включват паралелно два или повече инвертори от един корпус

— изводи — също както при ..04 и ..05

— логическа функция: $Y = \bar{X}$



Шест повторителя с отворен колектор (буфера) с $E_{CCQ} = 30\text{ V}$

7407

Параметър	7407			
	K155ЛН4			
$t_{301} (t_{301 \max}), \text{ ns}$	6 (10)			
$t_{310} (t_{310 \max}), \text{ ns}$	20 (30)			
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	29 (41)			
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	21 (30)			
$E_{CCQ}, \text{ V}$	30			
$N_{\text{вх}}$	1			
$N_{\text{вх}}$ — относ.	1			
$I_{Q0}, \text{ mA}$	40			

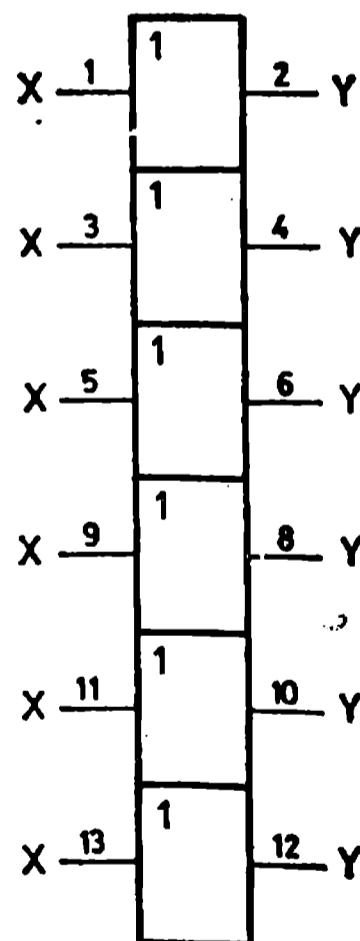
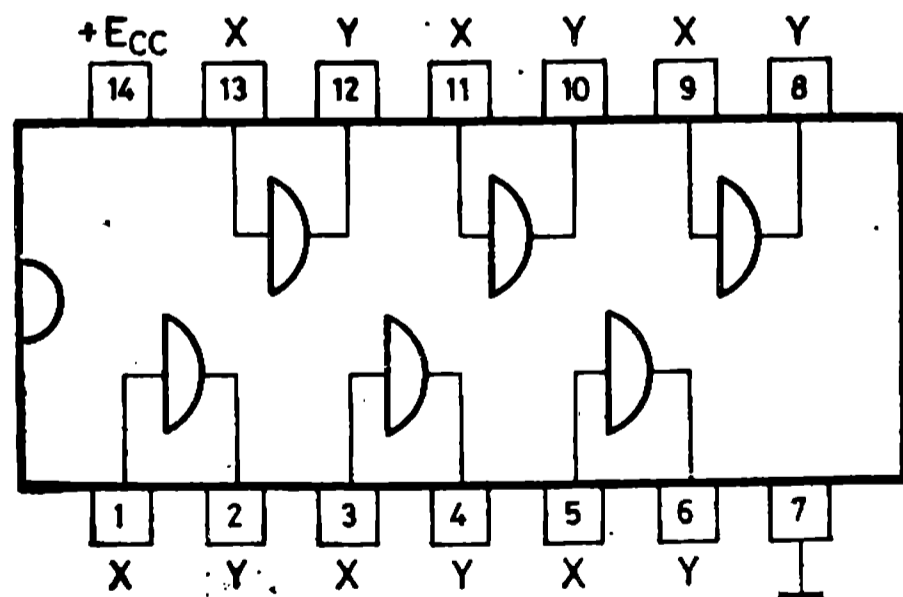
— приложение — за включване на лампи с нажежаема жичка, на вакуумни електролуминесцентни лампи, на релета, на светещи диоди или за TTL-MOS интерфейс

— може да работи в схеми „опроводено ИЛИ“

— за повишаване на изходния ток могат да се включват паралелно два или повече повторители от един корпус

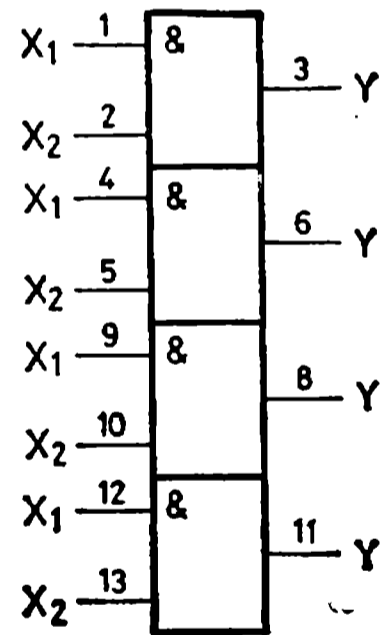
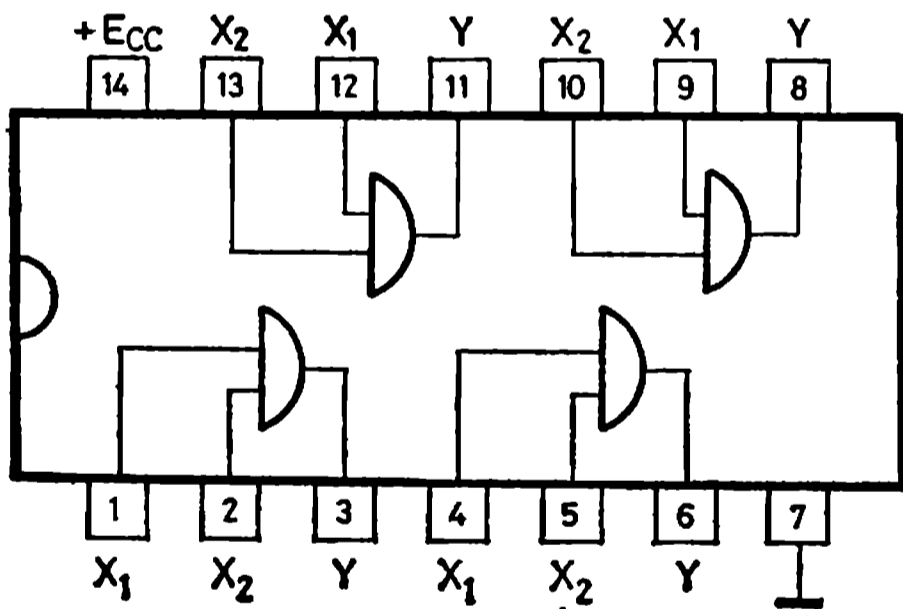
— изводи — също както при ..04, ..05 и ..06

— логическа функция $Y=X$



Параметър	7408	74LS08	74S08
	К155ЛИ1	К555ЛИ1	
$t_{301} (t_{301 \max}), ns$	17,5 (27)	12 (15)	4,5 (7)
$t_{310} (t_{310 \max}), ns$	12 (19)	12 (20)	6,5 (10)
$I_{CC1} (I_{CC1 \max}), mA$	11 (21)	2,4 (4,8)	18 (32)
$I_{CC0} (I_{CC0 \max}), mA$	20 (33)	4,4 (8,8)	32 (57)
$N_{вх}$	1	1	1
$N_{вх} (N_{вх1})$ — относ.	1	0,225 (0,5)	1,25
$N_Q (N_{Q1})$	10 (20)	20	10 (20)
$N_Q (N_{Q1})$ — относ.	10 (20)	5 (10)	12,5 (25)
I_{Q0}, mA	16	8	20

— изводи — като при ...00
 — логическа функция: $Y = X_1 X_2$

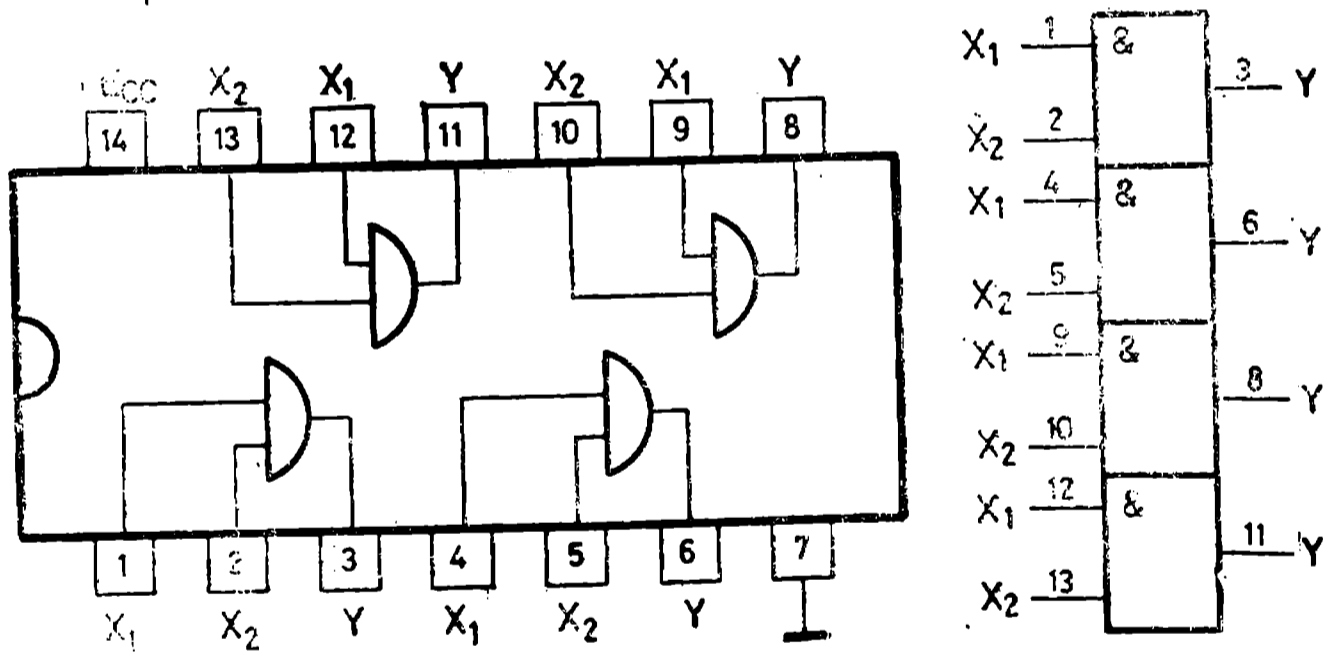


Четири двувходови логически елемента И с отворен колектор

7409

Параметър	7409	74LS09	74S09
	$t_{301} (t_{301 \max}), \text{ ns}$	21 (32)	20 (35)
$t_{310} (t_{310 \max}), \text{ ns}$	16 (24)	20 (35)	6,5 (10)
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	11 (21)	2,4 (4,8)	18 (32)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	20 (33)	4,4 (8,8)	32 (57)
$E_{CCQ}, \text{ V}$	5,5	5,5	5,5
$N_{\text{ВХ}}$	1	1	1
$N_{\text{ВХ}} (N_{\text{ВХ1}})$ — относ.	1	0,225 (0,5)	1,25
$I_{Q0}, \text{ mA}$	16	8	20

— изводи — като на ..08
 — логическа функция $Y = X_1 X_2$

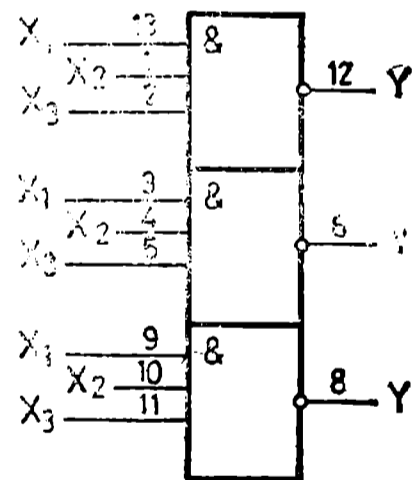
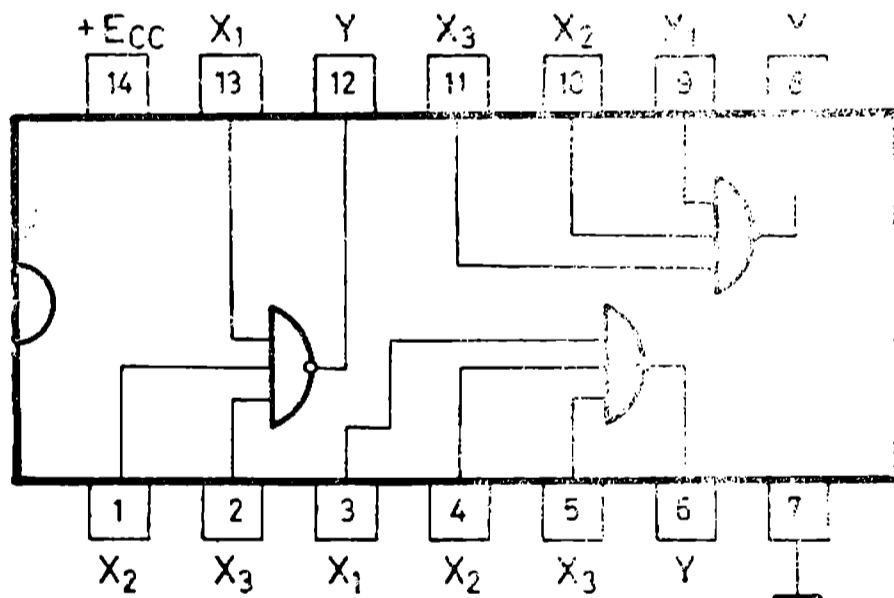


Три тривходови логически елемента И — НЕ

7410

Параметър	7410	74LS10	74S10	74L10	74H10
	K155ЛА4	K555ЛА4	K531ЛА4	K158ЛА4	K131ЛА4
$t_{301} (t_{301 \max}), \text{ ns}$	11 (22)	9 (15)	4,5	35 (60)	5,9 (10)
$t_{310} (t_{310 \max}), \text{ ns}$	7 (15)	10 (15)	5	31 (60)	6,3 (10)
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	3 (6)	0,6 (1,2)	7,5 (12)	0,3 (0,6)	7,5 (12,6)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	9 (16,5)	1,8 (3,3)	15 (27)	0,9 (1,5)	19,5 (30)
$N_{\text{ВХ}}$	1	1	1	1	1
$N_{\text{ВХ}} (N_{\text{ВХ1}})$ — отнсс.	1	0,225 (0,5)	1,25	0,112 (0,25)	1,25
$N_Q (N_{Q1})$	10	20	10 (20)	20	10
$N_Q (N_{Q1})$ — относ.	10	5 (10)	12,5 (25)	2,25	12,5
$I_{Q0}, \text{ mA}$	16	8	20	3,6	20

Логическа функция $Y = \overline{X_1 X_2 X_3}$



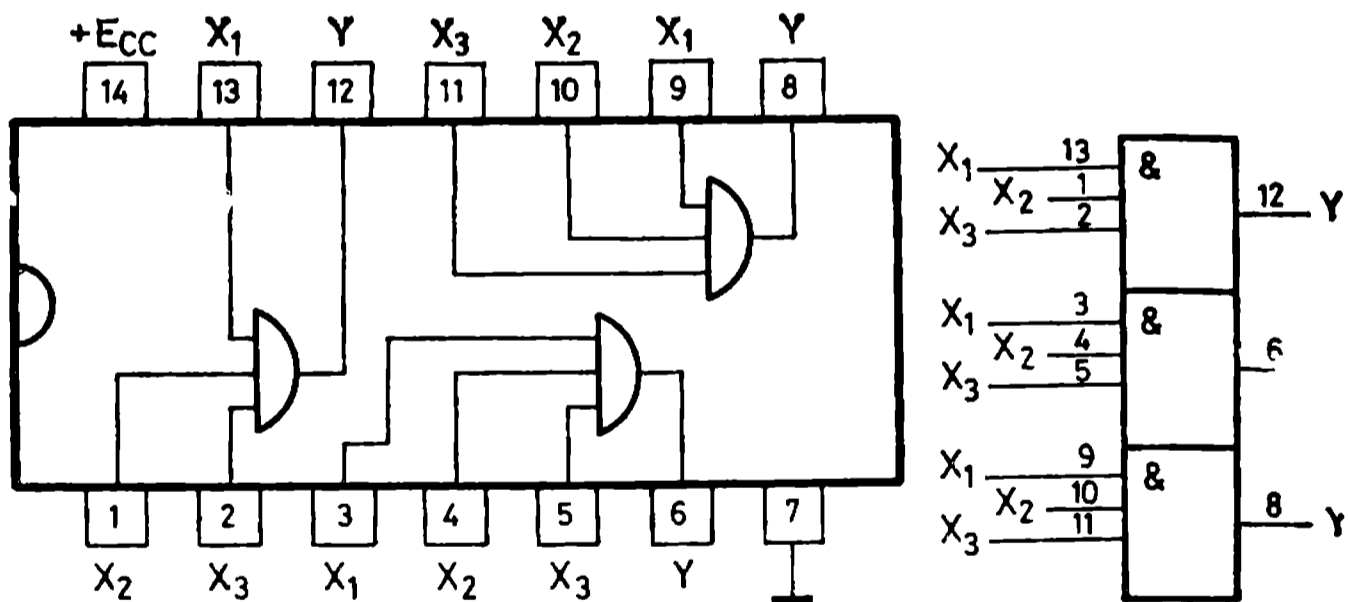
Три триходови логически елемента И

7411

Параметър	74LS11	74S11	К531ЛИЗ	74Н11
$t_{301} (t_{301 \max}), \text{ ns}$	12 (15)	4,5 (7)		7,6 (12)
$t_{310} (t_{310 \max}), \text{ ns}$	12 (20)	5 (7,5)		8,8 (12)
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	1,8 (3,6)	13,5 (24)		18 (30)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	3,3 (6,6)	24 (42)		30 (48)
$N_{\text{вх}}$	1	1		1
$N_{\text{вх}} (N_{\text{вх1}})$ — относ.	0,225 (0,5)	1,25		1,25
$N_Q (N_{Q1})$	20	10 (20)		10
$N_Q (N_{Q1})$ — относ.	5 (10)	12,5 (25)		12,5
$I_{Q0}, \text{ mA}$	8	20		20

— ИЗВОДИ — като на .. 10

— логическа функция: $Y = X_1 X_2 X_3$

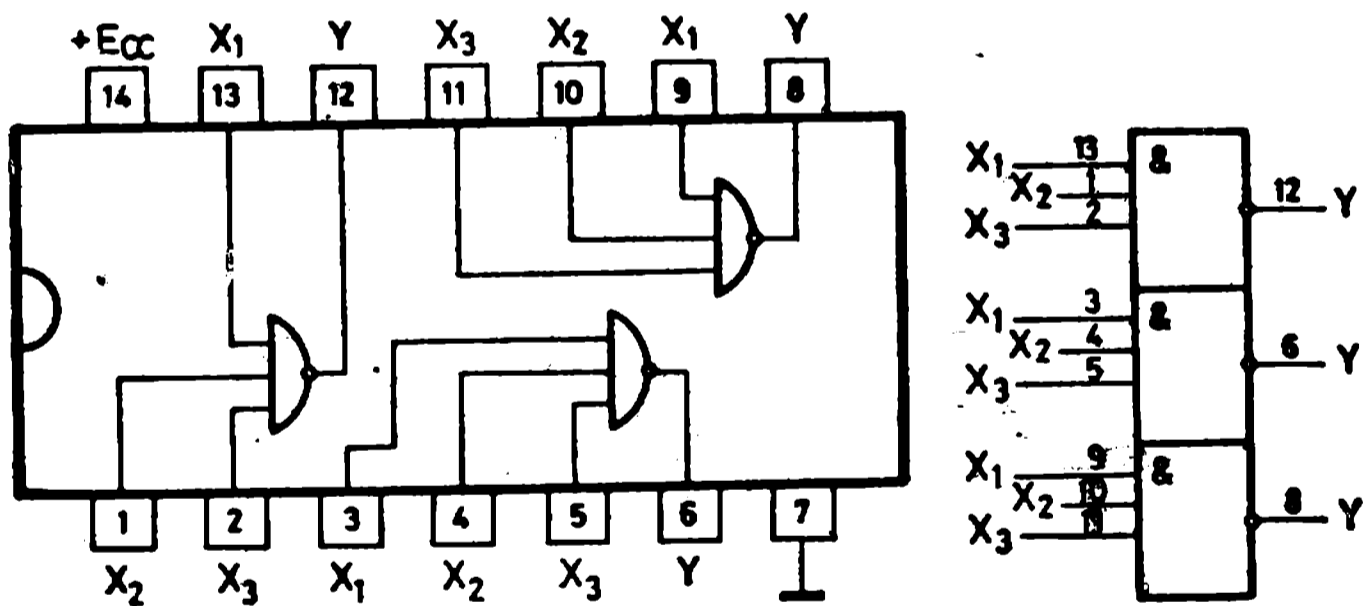


Параметър	7412	74LS12		
	K155ЛА10			
$t_{301} (t_{301 \max}), \text{ ns}$	35 (45)	17 (32)		
$t_{310} (t_{310 \max}), \text{ ns}$	8 (15)	15 (28)		
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	3 (6)	0,7 (1,4)		
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	9 (16,5)	1,8 (3,3)		
$E_{CCQ}, \text{ V}$	5,5	5,5		
$N_{\text{вх}}$	1	1		
$N_{\text{вх}} (N_{\text{вх1}})$ — относ.	1	0,225 (0,5)		
$I_{Q0}, \text{ mA}$	16	8		

— може да се използва в схеми „опроводено ИЛИ“

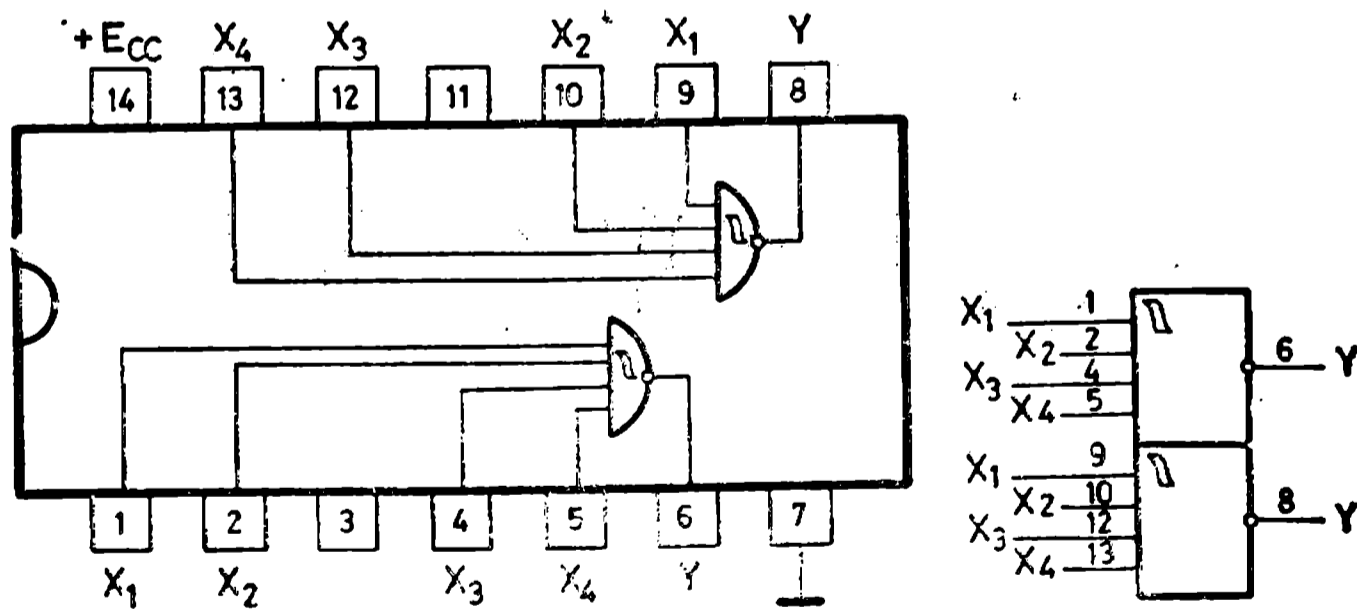
— изводи — като на ..10

— логическа функция: $Y = \overline{X_1 X_2 X_3}$



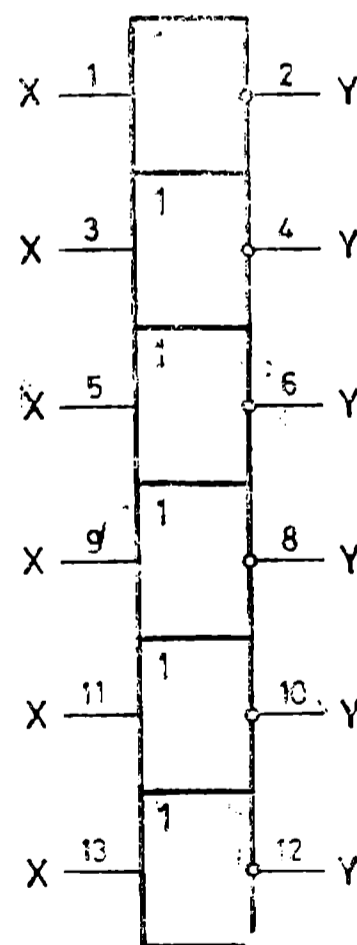
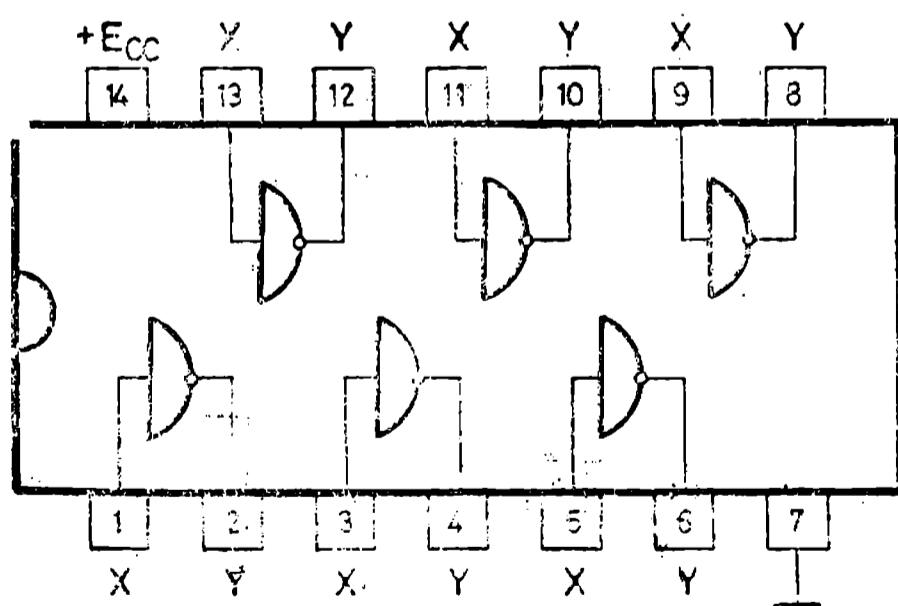
Параметър	7413	74LS13			
	К155ТЛ1				
$t_{301} (t_{301 \max}), \text{ ns}$	18 (27)	15 (22)			
$t_{310} (t_{310 \max}), \text{ ns}$	15 (22)	18 (27)			
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	14 (23)	3 (6)			
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	20 (32)	8,5 (16)			
Праг за задействуване, V	1,7	1,6			
Праг на отпускане, V	0,9	0,8			
$N_{\text{ВХ}}$	1	1			
$N_{\text{ВХ}} (N_{\text{ВХ}1})$ — относ.	1	0,225 (0,5)			
$N_Q, (N_{Q1})$	10 (20)	20			
$N_Q (N_{Q1})$ — относ.	10 (20)	5 (10)			
$I_{Q0}, \text{ mA}$	16	8			

- хистерезисът е температурно стабилизиран
- приложение — за подаване на ТТЛ схеми на сигнали с продължителни фронтове и с нива, отличаващи се от ТТЛ нивото; за мултивибратори
- изводи — като на . . 20 и . . 40
- логическа функция: $Y = \overline{X_1 X_2 X_3 X_4}$



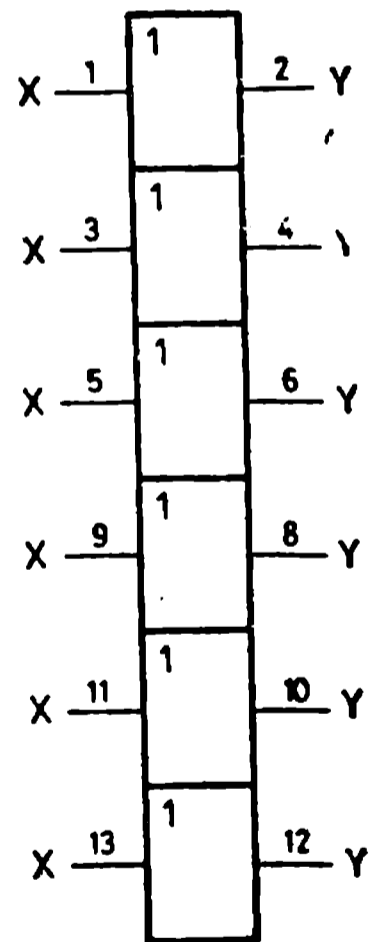
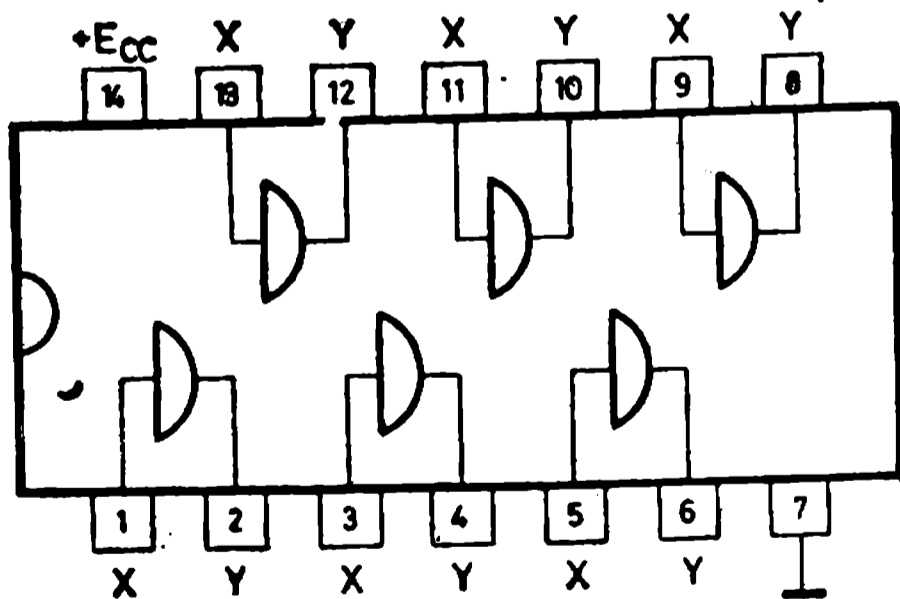
Параметър	7416			
	К155ЛН5			
$t_{301} (t_{301 \max}), ns$	10 (15)			
$t_{310} (t_{310 \max}), ns$	15 (23)			
$I_{CC1} (I_{CC1 \max}), mA$	30 (48)			
$I_{CC0} (I_{CC0 \max}), mA$	32 (51)			
E_{CCQ}, V	15			
N_{BX}	1			
N_{BX} — относ.	1			
I_{Q0}, mA	40			

- приложение — ТТЛ-CMOS интерфейс, за включване на малки лампи с нажежаема жичка, светещи диоди, релета
- за повишаване на изходния ток могат да се включват паралелно два или повече инвертори от един корпус
- изводи — като на ..05, ..06, ..07, ..17
- логическа функция: $Y = \bar{X}$



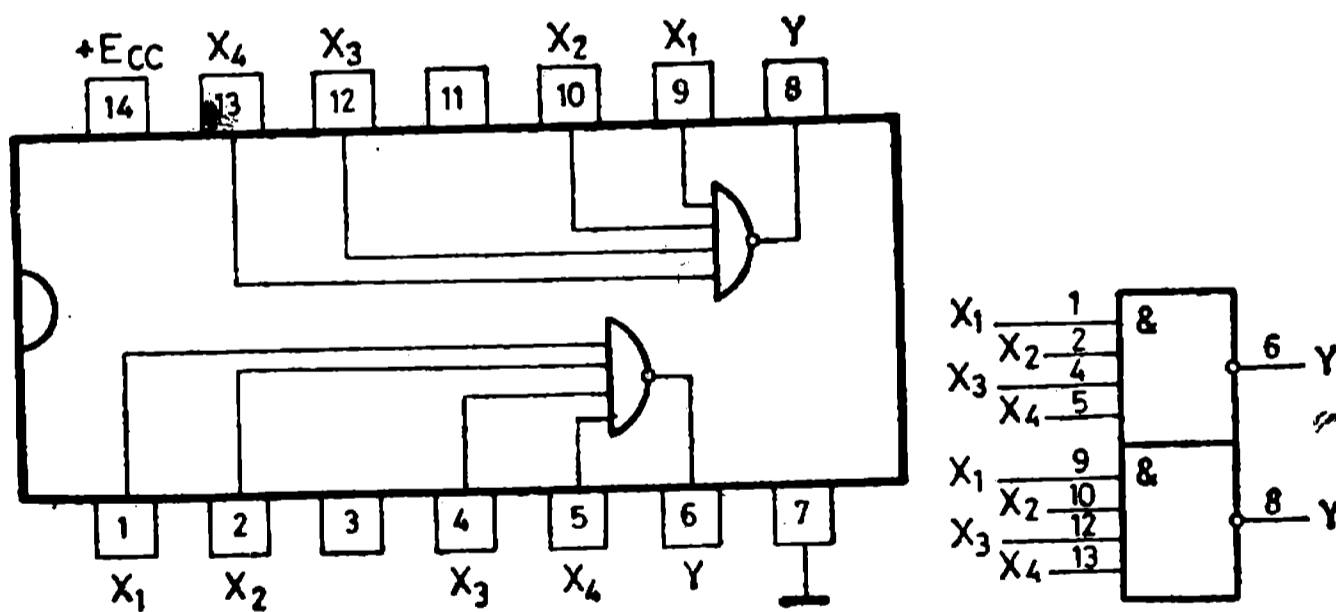
Параметър	7417				
$t_{301} (t_{301 \max}), \text{ ns}$	6 (10)				
$t_{310} (t_{310 \max}), \text{ ns}$	20 (30)				
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	29 (41)				
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	21 (30)				
$E_{CCQ}, \text{ V}$	15				
$N_{\text{вх}}$	1				
$N_{\text{вх}}$ — относ.	1				
$I_{Q0}, \text{ mA}$	40				

- приложение — ТТЛ — CMOS интерфейс, за включване на малки лампички с нажежаема жичка, светещи диоди, релета
- за повишаване на изходния ток могат да се включват паралелно два или повече повторители от един корпус
- изводи — като на ..05, ..06, ..07, ..16
- логическа функция: $Y=X$



Параметър	7420	74LS20	74S20	74L20	74H20
	К155ЛА1	К555ЛА1	К531ЛА1	158ЛА1	К131ЛА1
$t_{301} (t_{301 \max}), \text{ ns}$	12 (22)	9 (15)	4,5	35 (60)	6 (10)
$t_{310} (t_{310 \max}), \text{ ns}$	8 (15)	10 (15)	5	31 (60)	7 (10)
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	2 (4)	0,4 (0,8)	5 (8)	0,2 (0,4)	5 (8,4)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	6 (11)	1,2 (2,2)	10 (18)	0,6 (1)	13 (20)
$N_{\text{вх}}$	1	1	1	1	1
$N_{\text{вх}} (N_{\text{вх1}})$ — относ.	1	0,225 (0,5)	1,25	0,112 (0,25)	1,25
$N_Q (N_{Q1})$	10	20	10 (20)	20	10
$N_Q (N_{Q1})$ — относ.	10	5 (10)	12,5 (25)	2,25	12,5
$I_{Q0}, \text{ mA}$	16	8	20	3,6	20

Логическа функция: $Y = \overline{X_1 X_2 X_3 X_4}$

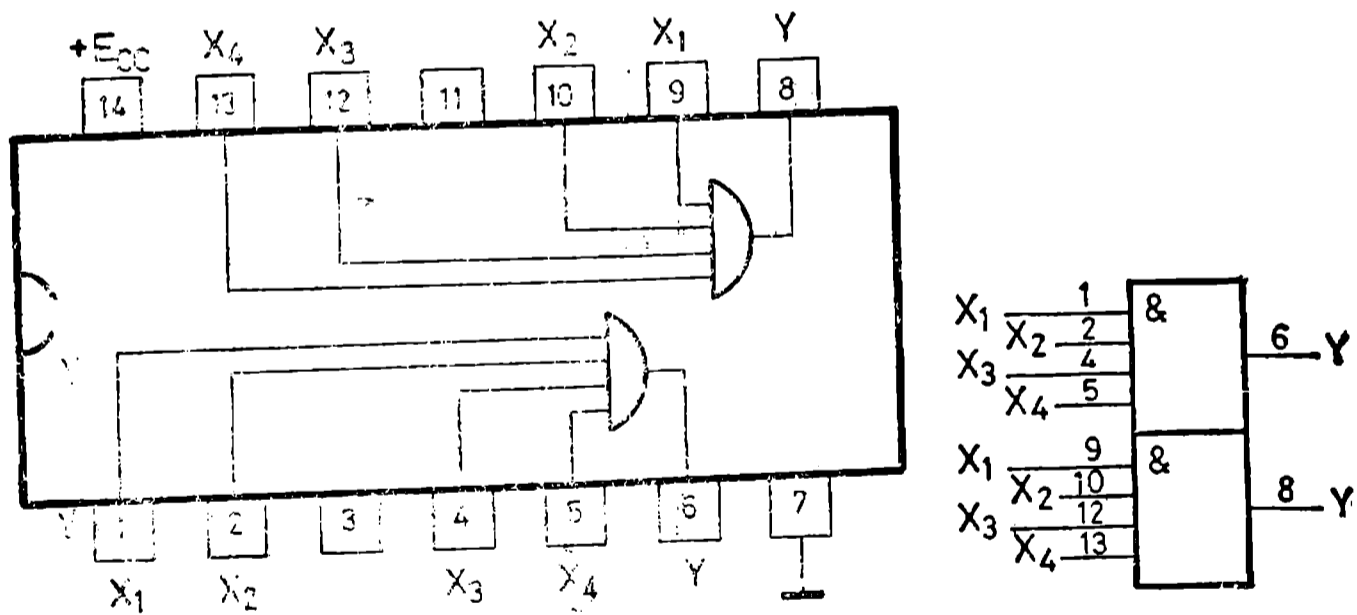


Два четиривходовни логически елемента И

7421

Параметър	74LS21	74H21
	K555ЛИ6	
$t_{301} (t_{301 \max}), ns$	12 (15)	7,6 (12)
$t_{310} (t_{310 \max}), ns$	12 (20)	8,8 (12)
$I_{CC1} (I_{CC1 \max}), mA$	1,2 (2,4)	12 (20)
$I_{CC0} (I_{CC0 \max}), mA$	2,2 (4,4)	20 (32)
$N_{вх}$	1	1
$N_{вх} (N_{вх1})$ — относ.	0,225 (0,5)	1,25
N_Q	20	10
$N_Q (N_{Q1})$ — относ.	5 (10)	12,5
I_{Q0}, mA	8	20

— изводи — като на . . . 20
 — логическа функция: $Y = X_1 X_2 X_3 X_4$

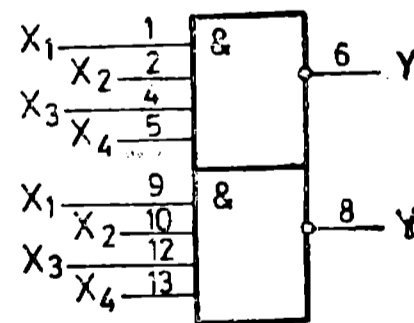
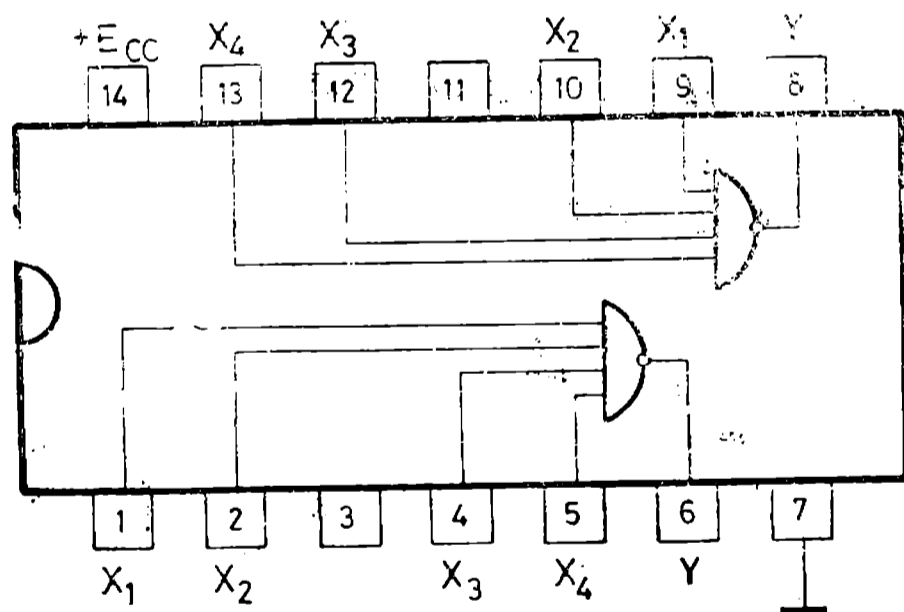


Параметър	7422	74LS22	74S22	74H22
	K155ЛА7			
$t_{301} (t_{301 \max}), \text{ ns}$	35 (45)	17 (32)	5 (7,5)	10 (15)
$t_{310} (t_{310 \max}), \text{ ns}$	8 (15)	15 (28)	4,5 (7)	7,5 (12)
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	2 (4)	0,4 (0,8)	3 (6,6)	3,5 (5)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	6 (11)	1,2 (2,2)	10 (18)	13 (20)
$E_{CCQ} \text{ V}$	5,5	5,5	5,5	5,5
N_{BX}	1	1	1	1
$N_{\text{BX}} (N_{\text{BX} 1})$ — относ.	1	0,225 (0,5)	1,25	1,25
$I_{Q0}, \text{ mA}$	16	8	20	20

— може да се използва в схема „опроводено ИЛИ“

— изводи — като на .. 20

— логическа функция $Y = X_1 X_2 X_3 X_4$



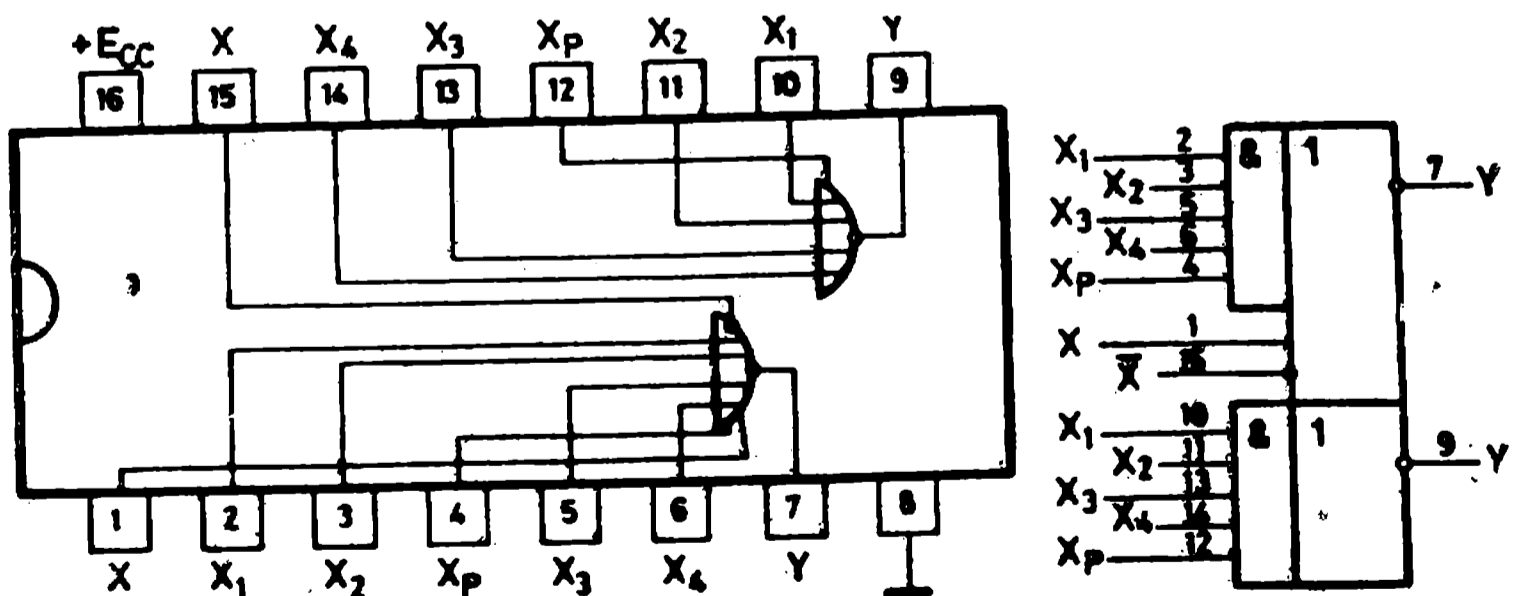
Параметър	7423			
	К155ЛЕ2			
$t_{301} (t_{301 \max}), \text{ns}$	13 (22)			
$t_{310} (t_{310 \max}), \text{ns}$	8 (15)			
$I_{CC1} (I_{CC1 \max}), \text{mA}$	8 (16)			
$I_{CC0} (I_{CC0 \max}), \text{mA}$	10 (19)			
$N_{\text{вх}}$	1			
$N_{\text{вх}}$ — относ.	1			
$N_{\text{вх}}$ — вход X_p	4			
$N_{\text{вх}}$ — вход X_p — относ.	4			
$N_Q (N_{Q1})$	10 (20)			
$N_Q (N_{Q1})$ — относ.	10 (20)			
I_{Q0}, mA	16			

- към един от логическите елементи (с изход на краче 7) може да се включва разширител 7460
- максималният брой на включените разширители е четири
- при невключване на разширител крачетата 1 и 15 остават свободни
- при ниво 0 на стробиращия вход X_p изходното ниво е 1. За разширяемия елемент при $X_p=0, Y=\bar{X}$.

— логическа функция: $Y = \overline{X_p (X_1 + X_2 + X_3 + X_4)} + X$ (разширяем лог. елемент)

$$Y = \overline{X_p (X_1 + X_2 + X_3 + X_4)}$$

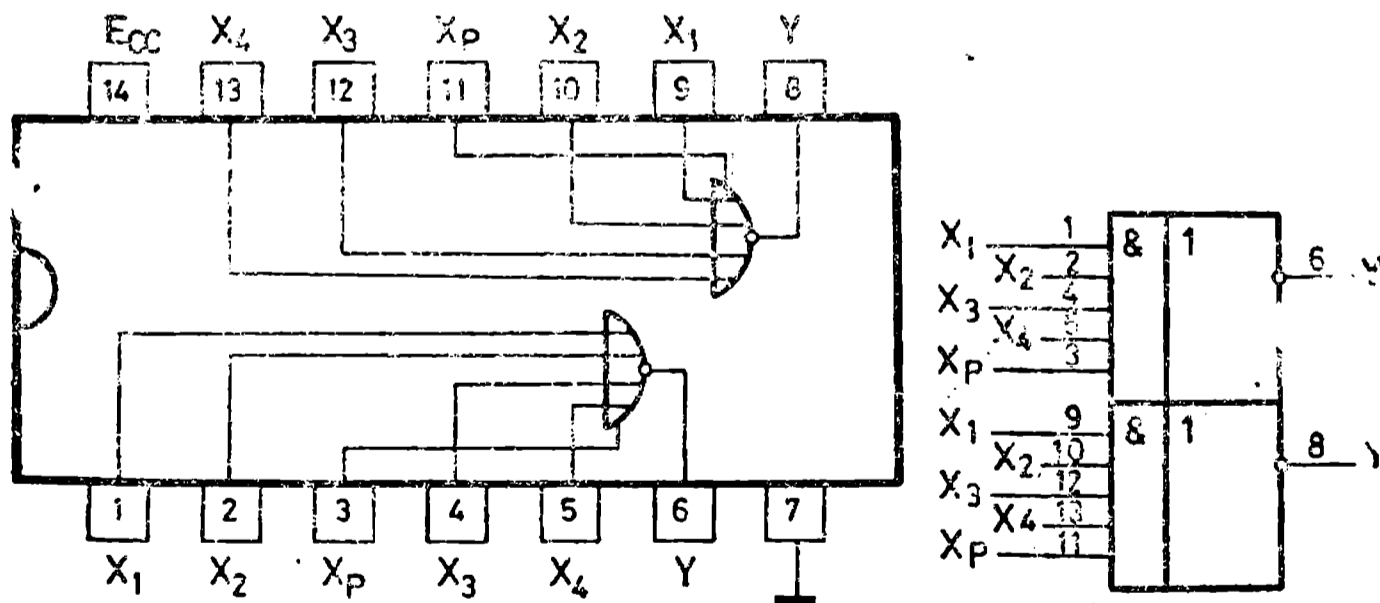
X — вход на разширител



Параметър	7425			
	К155ЛЕЗ			
t_{301} ($t_{301 \max}$), ns	13 (22)			
t_{310} ($t_{310 \max}$), ns	8 (15)			
I_{CC1} ($I_{CC1 \max}$), mA	8 (16)			
I_{CC0} ($I_{CC0 \max}$), mA	10 (19)			
$N_{вх}$	1			
$N_{вх}$ — относ.	1			
$N_{вх}$ — вход X_p	4			
$N_{вх}$ — вход X_p — относ.	4			
N_Q (N_{Q1})	10 (20)			
N_Q (N_{Q1}) — относ.	10 (20)			
I_{Q0} , mA	16			

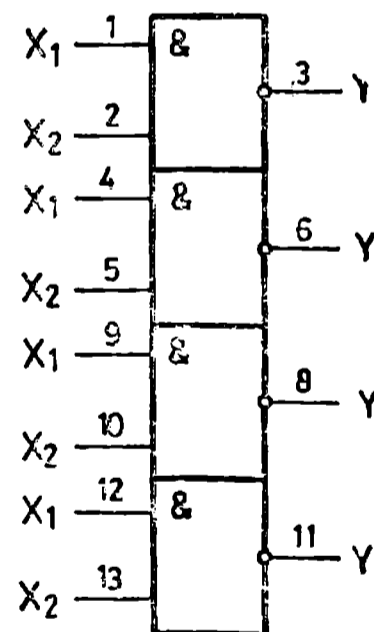
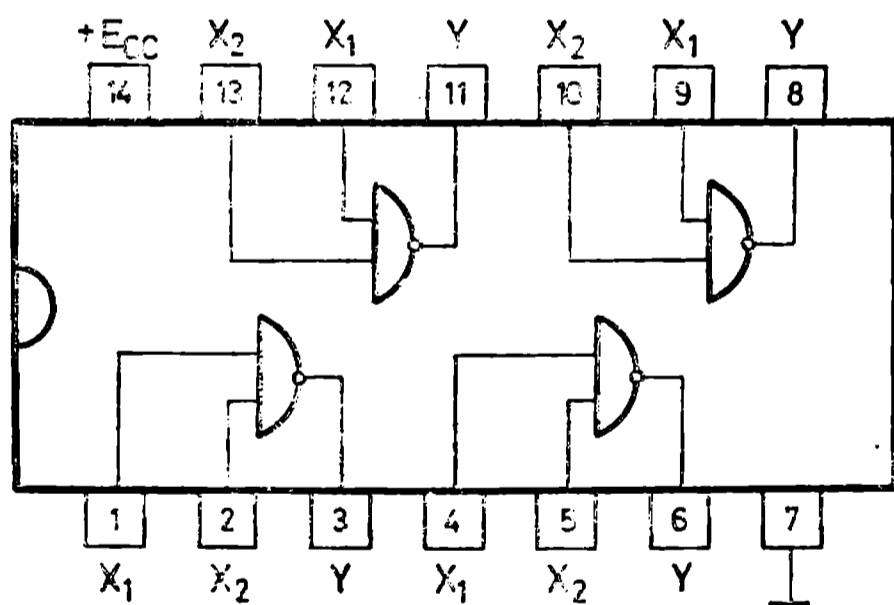
— при ниво 0 на стробиращия вход X_p изходното ниво е 1

— логическа функция: $Y = \overline{X_p}(X_1 + X_2 + X_3 + X_4)$



Параметър	7426	74LS26			
	К155.1А11				
$t_{301} (t_{301 \max}), \text{ ns}$	16 (24)	17 (32)			
$t_{310} (t_{310 \max}), \text{ ns}$	11 (17)	15 (28)			
$I_{\text{CC1}} (I_{\text{CC1 max}}), \text{ mA}$	4 (8)	0,8 (1,6)			
$I_{\text{CC0}} (I_{\text{CC0 max}}), \text{ mA}$	12 (22)	2,4 (4,4)			
$E_{\text{CCQ}}, \text{ V}$	15	15			
N_{BX}	1	1			
$N_{\text{BX}} (N_{\text{BX1}}) — \text{ относ.}$	1	0,225 (0,5)			
$I_{\text{Q0}}, \text{ mA}$	16	8			

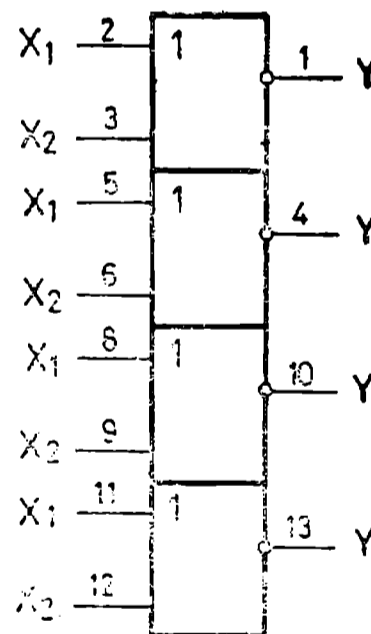
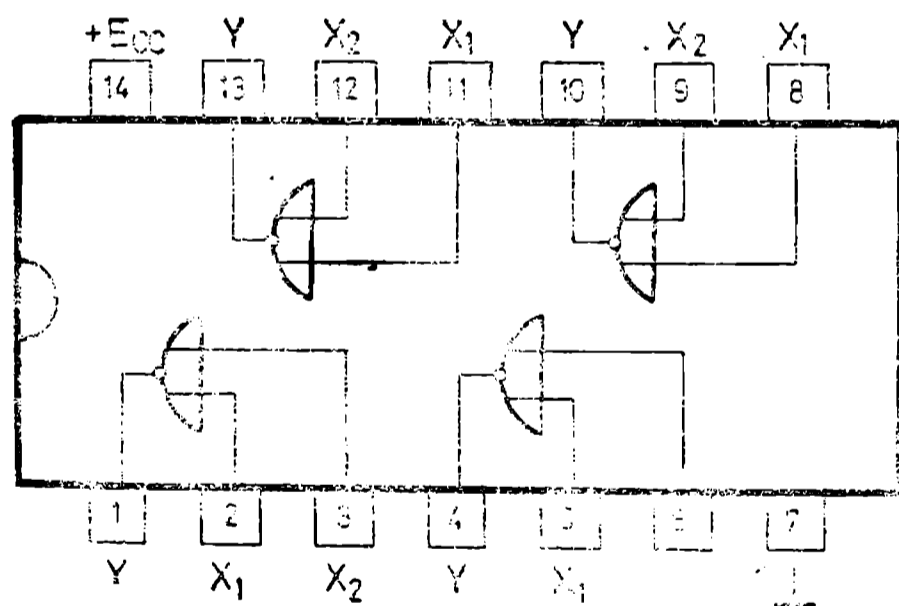
- приложение — ТТЛ — CMOS интерфейс
- може да се използва в схема „опроводено ИЛИ“
- изводи — като на . . 00
- логическа функция: $Y = \overline{X_1 X_2}$



Параметър	7428	74LS28			
	К155ЛЕ5				
$t_{301} (t_{301 \max}), \text{ns}$	6 (9)	12 (24)			
$t_{310} (t_{310 \max}), \text{ns}$	8 (12)	12 (24)			
$I_{CC1} (I_{CC1 \max}), \text{mA}$	12 (21)	1,8 (3,6)			
$I_{CC0} (I_{CC0 \max}), \text{mA}$	33 (57)	7 (14)			
$N_{\text{вх}}$	1	1			
$N_{\text{вх}} (N_{\text{вх}1})$ — относ.	1	0,225 (0,5)			
$N_Q (N_{Q1})$	30 (60)	60			
$N_Q (N_{Q1})$ — относ.	30 (60)	15 (30)			
I_{Q0}, mA	48	24			

— изводи — като на ., 02

— логическа функция: $Y = X_1 + X_2$

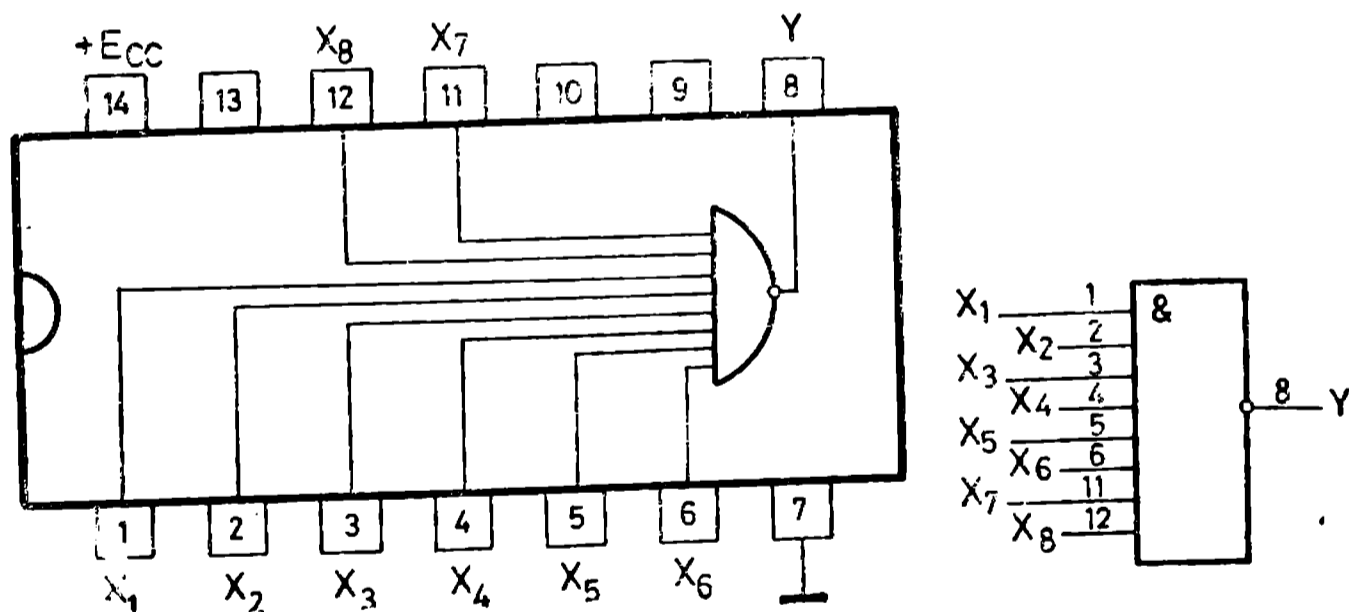


Един осемвходов логически елемент И — НЕ

7430

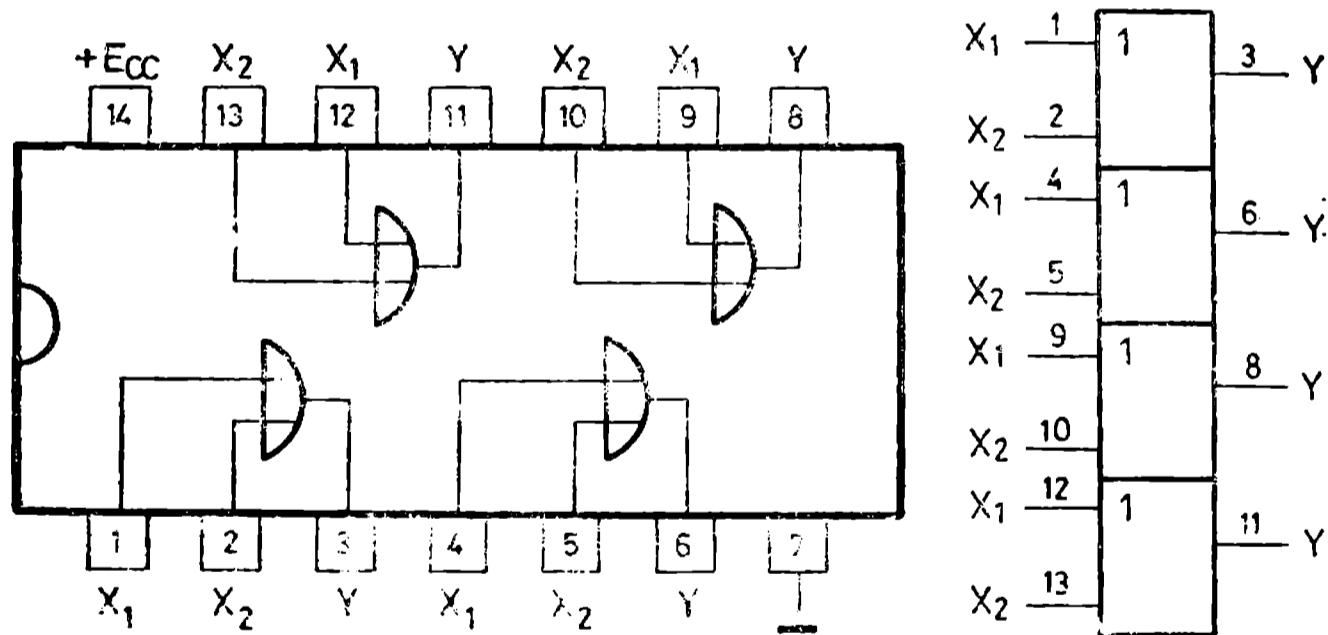
Параметър	7430	74LS30	74S30	74 L30	74Н30
	К155ЛА2	К555ЛА2	К531ЛА2	158ЛА2	К131ЛА2
$t_{301} (t_{301 \max}), \text{ ns}$	13 (22)	9 (15)	4 (6)	35 (60)	6,8 (10)
$t_{310} (t_{310 \max}), \text{ ns}$	8 (15)	20 (20)	4,5 (7)	70 (100)	8,9 (12)
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	1 (2)	0,35 (0,5)	3 (5)	0,1 (0,2)	2,5 (4,2)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	3 (6)	0,6 (1)	5,5 (10)	0,3 (0,5)	6,5 (10)
$N_{\text{вх}}$	1	1	1	1	1
$N_{\text{вх}} (N_{\text{вх1}}) — \text{отнсс.}$	1	0,225 (0,5)	1,25	0,112 (0,25)	1,25
$N_Q (N_{Q1})$	10	20	10 (20)	20	10
$N_Q (N_{Q1}) — \text{относ.}$	10	5 (10)	12,5 (25)	2,25	12,5
$I_{Q0}, \text{ mA}$	16	8	20	3,6	20

— логическа функция: $Y = \overline{X_1 X_2 X_3 X_4 X_5 X_6 X_7 X_8}$



Параметър	7432	74LS32	74S32
	К155ЛЛ1	Л555ЛЛ1	
$t_{301} (t_{301 \max}), \text{ ns}$	10 (15)	14 (22)	4 (7)
$t_{310} (t_{310 \max}), \text{ ns}$	14 (22)	14 (22)	4 (7)
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	15 (22)	3 (6)	18 (32)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	23 (38)	5 (10)	38 (68)
$N_{\text{вх}}$	1	1	1
$N_{\text{вх}} (N_{\text{вх1}}) — \text{относ.}$	1	0,225 (0,5)	1,25
$N_Q (N_{Q1})$	10 (20)	20	10 (20)
$N_Q (N_{Q1}) — \text{относ.}$	10 (20)	5 (10)	12,5 (25)
$I_{Q1}, \text{ mA}$	16	8	20

Логическа функция $Y = X_1 + X_2$

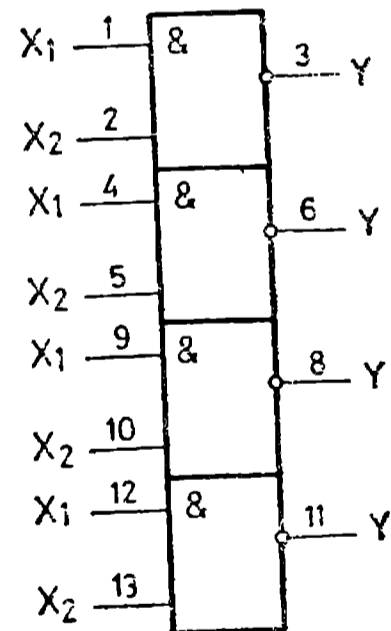
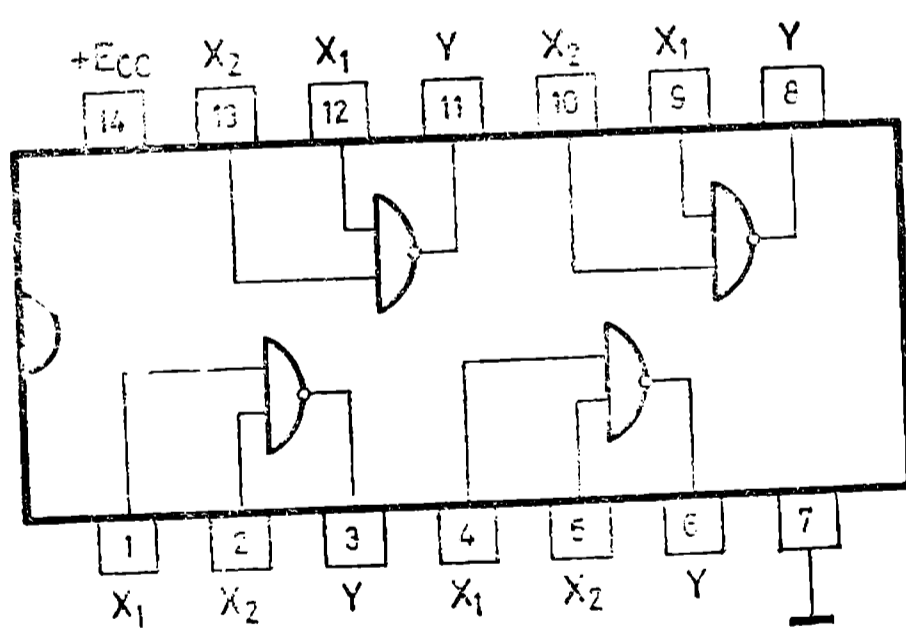


Handwritten signature

Параметър	7437	74LS37	74S37
	K155ЛА12		
$t_{301} (t_{301 \max}), \text{ ns}$	13 (22)	12 (24)	4 (6,5)
$t_{310} (t_{310 \max}), \text{ ns}$	8 (15)	12 (24)	4 (6,5)
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	9 (15,5)	1 (2)	20 (36)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	34 (54)	6 (12)	46 (80)
$N_{\text{ВХ}}$	1	1	2
$N_{\text{ВХ}} (N_{\text{ВХ1}})$ — относ.	1	0,225 (0,5)	2,5
N_Q	30	60	30 (60)
$N_Q (N_{Q1})$ — относ.	30	15 (30)	37,5 (75)
$I_{Q0}, \text{ mA}$	48	24	60

— ИЗВОДИ — като на ...00

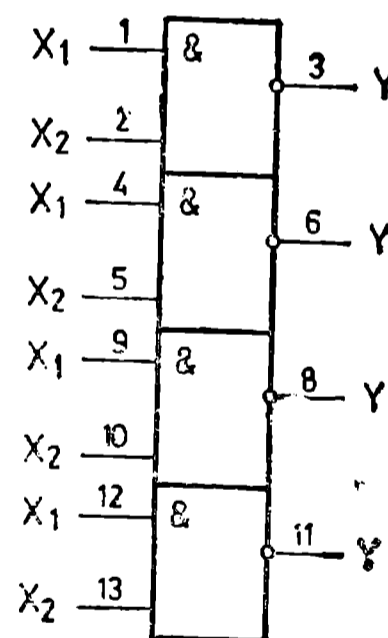
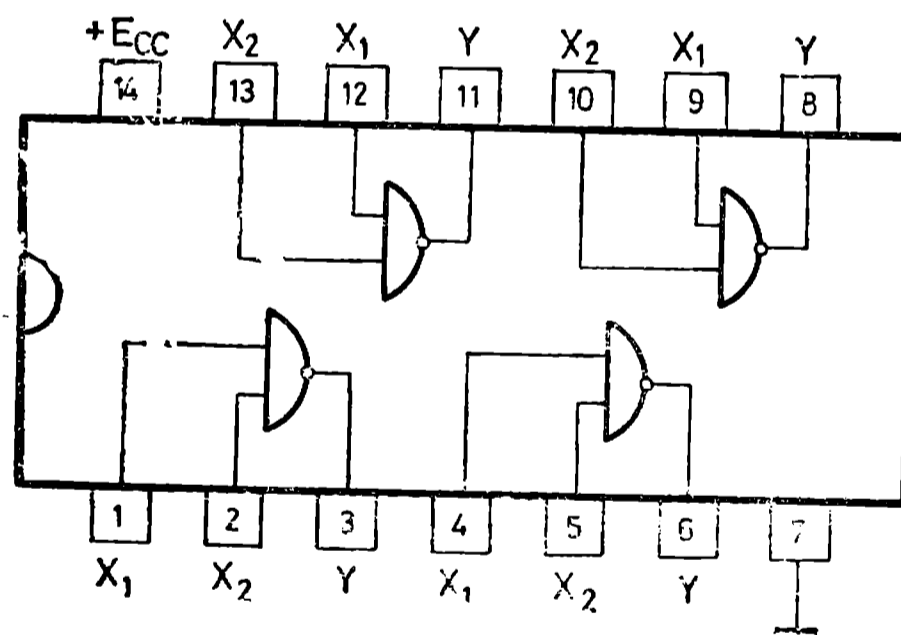
— логическа функция : $Y = \overline{X_1 X_2}$



Параметър	7438	74LS38	74S38
	K155ЛА13		
$t_{301} (t_{301 \max}), \text{ ns}$	14 (22)	20 (32)	6,5 (10)
$t_{310} (t_{310 \max}), \text{ ns}$	11 (18)	18 (28)	6,5 (10)
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	5 (8,5)	1 (2)	20 (36)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	34 (54)	6 (12)	46 (80)
$E_{CCQ}, \text{ V}$	5,5	5,5	5,5
$N_{\text{вх}}$	1	1	2
$N_{\text{вх}} (N_{\text{вх1}})$ — относ.	1	0,225 (0,5)	2,5
$I_{Q0}, \text{ mA}$	48	24	60

— изводи — като на ..00, . . .37

— логическа функция; $Y = X_1 X_2$

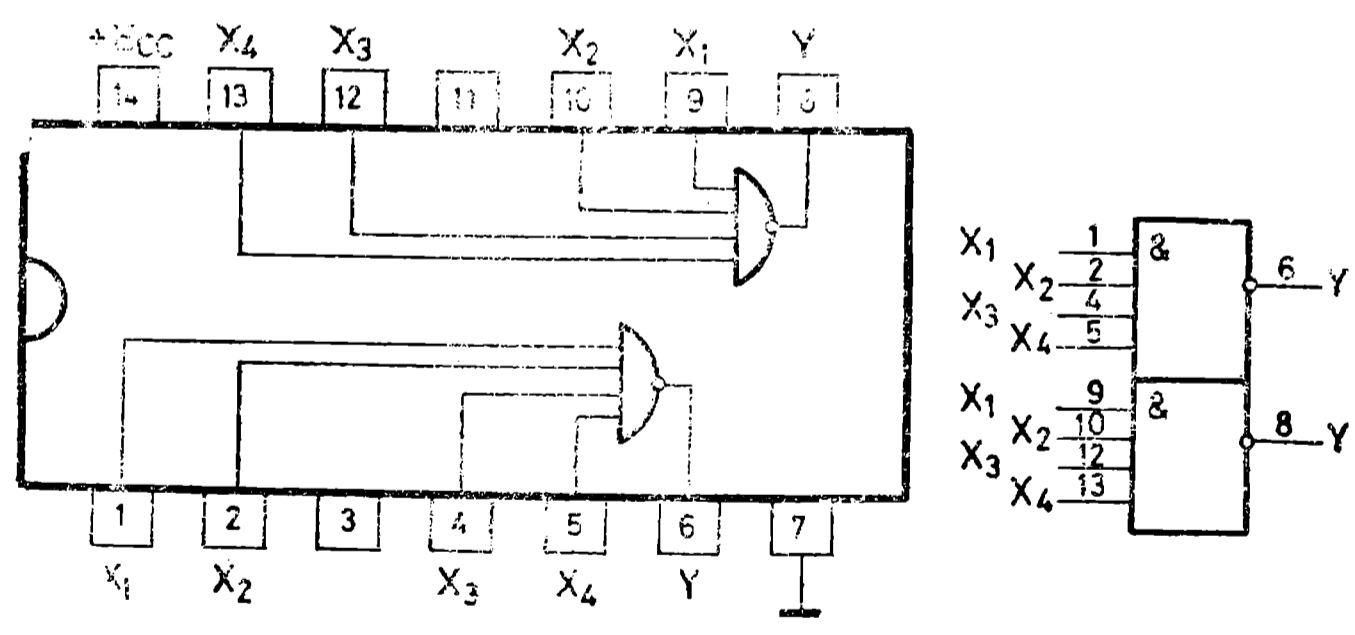


Два четиривходови логически елемента И — НЕ с повишен коефициент на натоварване

7440

Параметър	7440	74LS40	74S40	74H40
	K155ЛА6			K131ЛА6
$t_{301} (t_{301 \max}), \text{ ns}$	13 (22)	12 (24)	4 (6,5)	8,5 (12)
$t_{310} (t_{310 \max}), \text{ ns}$	8 (15)	12 (24)	4 (6,5)	6,5 (12)
$t_{CC1} (I_{CC1 \max}), \text{ mA}$	4 (8)	0,45 (1)	10 (18)	10 (16)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	17 (27)	3 (6)	25 (44)	25 (40)
$N_{\text{вх}}$	1	1	2	2
$N_{\text{вх}} (N_{\text{вх1}})$ — относ.	1	0,225 (0,5)	2,5	2,5
$N_Q (N_{Q1})$	30	60	30 (60)	30
$N_Q (N_{Q1})$ — относ.	30	15(30)	37,5 (75)	37,5
$I_{Q0}, \text{ mA}$	48	24	60	60

— изводи — като на . . 20
 — логическа функция: $Y = X_1 X_2 X_3 X_4$

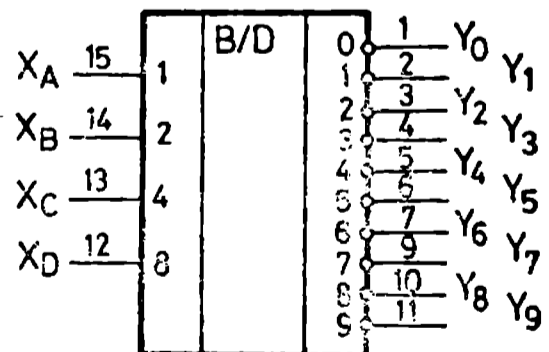
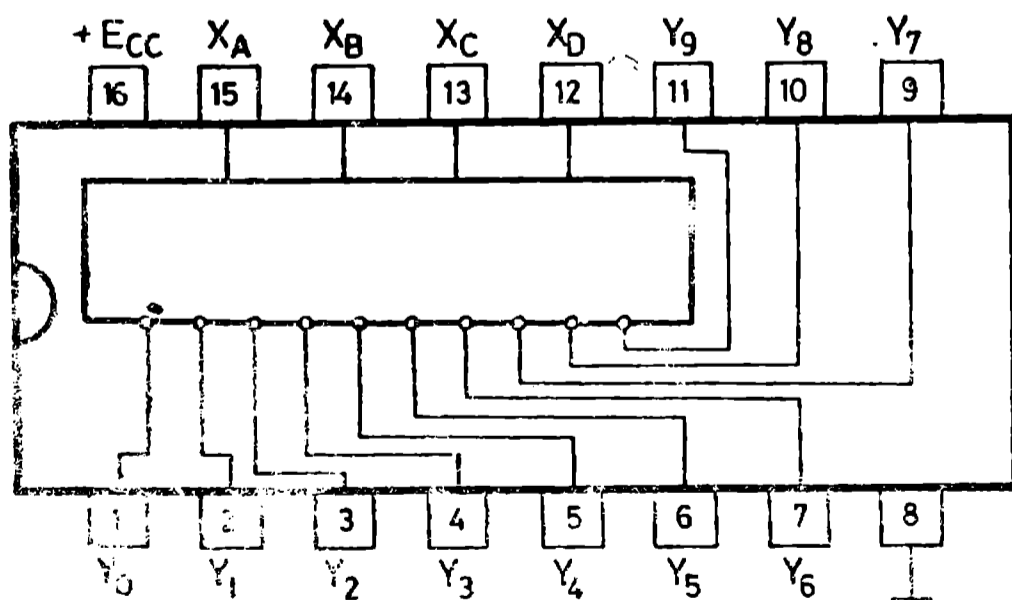


Параметър	7442	74LS42	74142	
$t_{зср}$, ns	17	17		40
$I_{сс}$, mA	28	7		14
$N_{вх}$	1	1,1		2
$N_{вх} (N_{вх1})$ — относ.	1	0,225 (0,5)		0,25 (0,5)
$N_Q (N_{Q1})$	10 (20)	20		40
$N_Q (N_{Q1})$ — относ.	10 (20)	5 (10)		5 (10)
I_{Q0} , mA	16	8		8

- изводи — като на 7447, 74145
- X_A — X_D — входове на дешифратора
- Y_0 — Y_9 — изводи на дешифратора

Таблица на истинност

Входове				Изходи									
X_D	X_C	X_B	X_A	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7	Y_8	Y_9
0	0	0	0	0	1	1	1	1	1	1	1	1	1
0	0	0	1	1	0	1	1	1	1	1	1	1	1
0	0	1	0	1	1	0	1	1	1	1	1	1	1
0	0	1	1	1	1	1	0	1	1	1	1	1	1
0	1	0	0	1	1	1	1	0	1	1	1	1	1
0	1	0	1	1	1	1	1	1	0	1	1	1	1
0	1	1	0	1	1	1	1	1	1	0	1	1	1
0	1	1	1	1	1	1	1	1	1	1	0	1	1
1	0	0	0	1	1	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0
1	0	1	0	1	1	1	1	1	1	1	1	1	1
1	0	1	1	1	1	1	1	1	1	1	1	1	1
1	1	0	0	1	1	1	1	1	1	1	1	1	1
1	1	0	1	1	1	1	1	1	1	1	1	1	1
1	1	1	0	1	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1	1	1	1	1	1

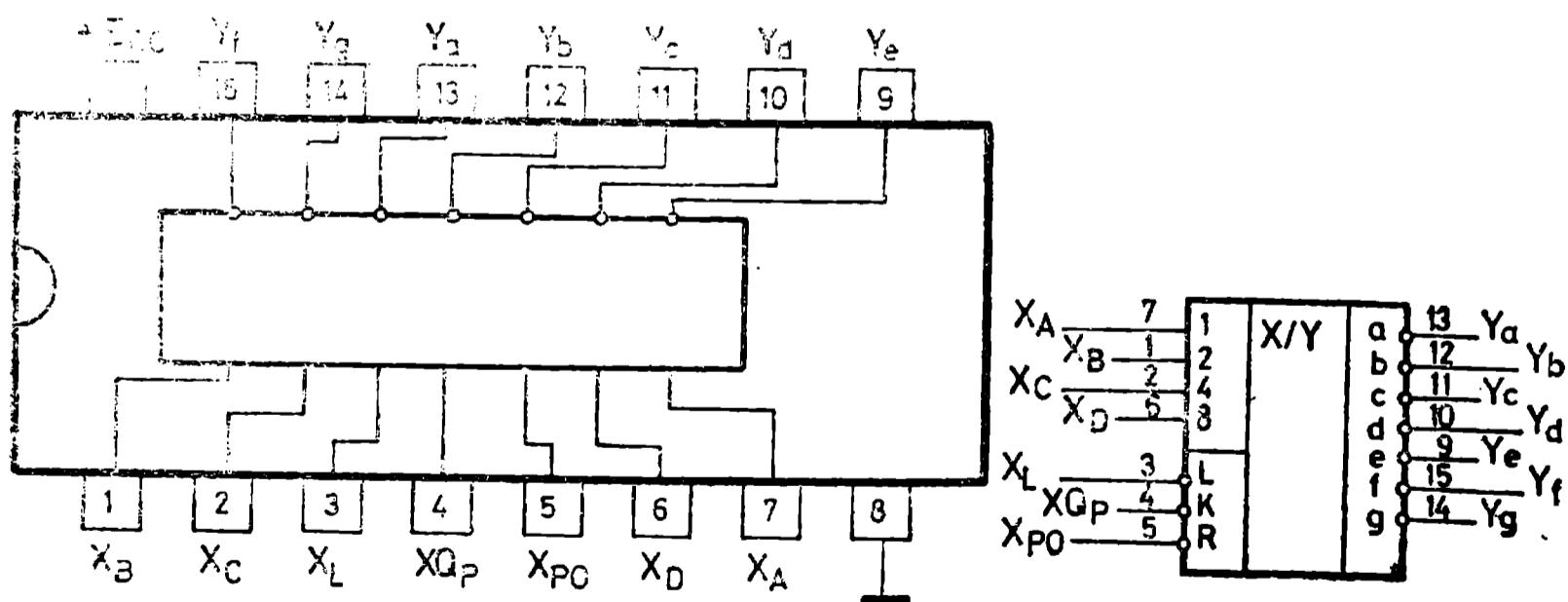


Двоичнодесетичен — седемсегментен преобразувател с изходи с отворен колектор

7446
7447

Параметър	7446A			74L46
	7447 A	74LS47		74L47
$t_{зсп}$, ns	100	100		200
I_{CC} , mA	64	7		32
E_{CCQ} , V — за 7446	30			30
E_{CCQ} , V — за 7447	15	15		15
$N_{вх}$ — за XQ_p	2,8	2,8		11,5
$N_{вх}$ — за останалите входове	1	1		4,5
$N_Q (N_{Qi})$ — за XQ_p	5	8,9 (2,5)		22 (10)
I_{QO} , mA — за $Y_a - Y_g$	40	24		20

- възможност за проверка на индикаторните лампи (чрез входа X_L)
- възможност за регулиране на яркостта на индикаторния елемент (чрез подаване на импулсен сигнал на входа XQ_p).
- възможност за включване на индикаторния елемент и на всички свързани след него по-старши индикаторни елементи при индикация на цифрата нула (чрез входа X_{p0} и изхода XQ_p)
- сегментите на индикаторния елемент сзетят при ниво 0 на изходите $Y_a - Y_g$



Функция	Входове						Изходи							
	X_L	X_{p0}	X_D	X_c	X_B	X_A	XQ_p	Y_a	Y_b	Y_c	Y_d	Y_e	Y_k	Y_g
0	1	1	0	0	0	0	1	0	0	0	0	0	0	1
1	1	X	0	0	0	1	1	1	0	0	1	1	1	1
2	1	X	0	0	1	0	1	0	0	1	0	0	1	0
3	1	X	0	0	1	1	1	0	0	0	0	1	1	0
4	1	X	0	1	0	0	1	1	0	0	1	1	0	0
5	1	X	0	1	0	1	1	0	1	0	0	1	0	0
6	1	X	0	1	1	0	1	1	1	0	0	0	0	0
7	1	X	0	1	1	1	1	0	0	0	1	1	1	1
8	1	X	1	0	0	0	1	0	0	0	0	0	0	0
9	1	X	1	0	0	1	1	0	0	0	1	1	0	0
10	1	X	1	0	1	0	1	1	1	1	0	0	1	0
11	1	X	1	0	1	1	1	1	1	0	0	1	1	0
12	1	X	1	1	0	0	1	1	0	1	1	1	0	0
13	1	X	1	1	0	1	1	0	1	1	0	1	0	0
14	1	X	1	1	1	0	1	1	1	1	0	0	0	0
15	1	X	1	1	1	1	1	1	1	1	1	1	1	1
BI	X	X	X	X	X	X	0	1	1	1	1	1	1	1
RBI	1	0	0	0	0	0	0	1	1	1	1	1	1	1
LT	0	X	X	X	X	X	1	0	0	0	0	0	0	0

0 — индикира се само при $X_{p0}=1$

BI — изключване на индикацията — на входа-изход XQ_p се подава ниво 0

RBI — изключване на индикатора при показание нула — на входа X_{p0} се подава ниво 0. На изхода XQ_p се получава ниво 0, което служи за пренос — подава се на входа X_p на индикатора в по-старшия разряд

LT — проверка на сегментите на индикаторния елемент

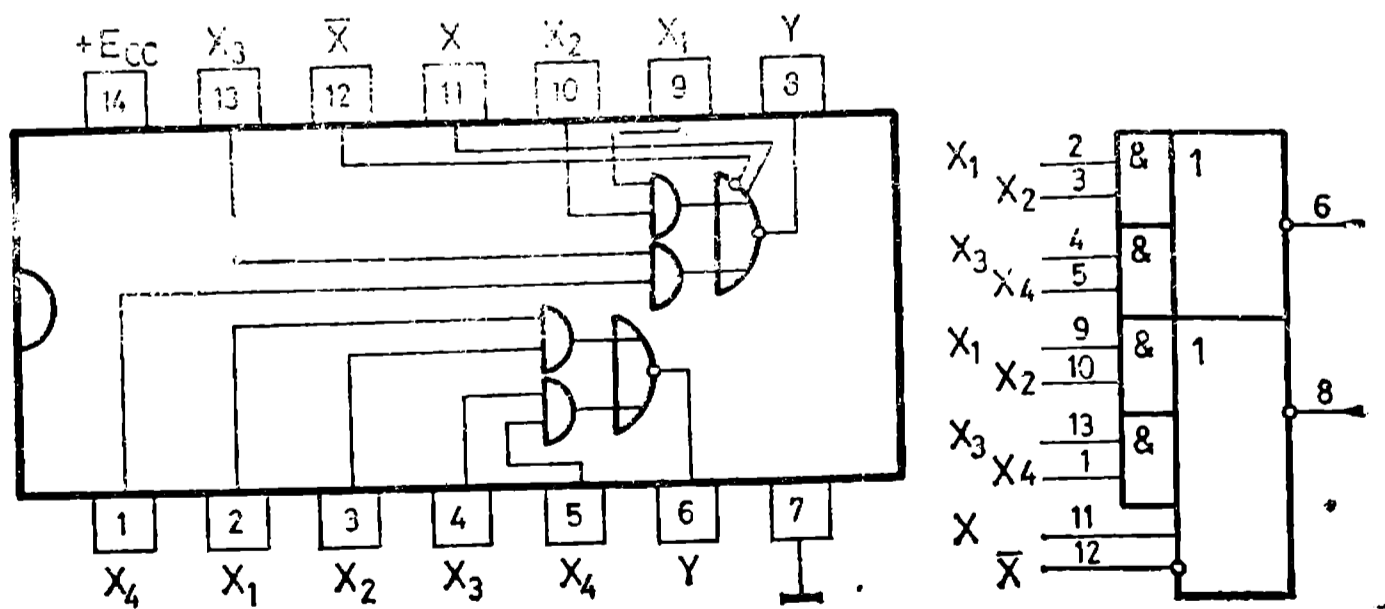
Два логически елемента 2И — 2ИЛИ — НЕ. Един от елементите е разширяем				7450
Параметър	7450			74Н50
	К155ЛР1			К131ЛР1
$t_{301} (t_{301 \max}), ns$	13 (22)			6,8 (11)
$t_{310} (t_{310 \max}), ns$	8 (15)			6,2 (11)
$I_{CC1} (I_{CC1 \max}), mA$	4 (8)			8 (13)
$I_{CC0} (I_{CC0 \max}), mA$	7,4 (14)			15 (24)
$N_{вх}$	1			1
$N_{вх} — \text{относ.}$	1			1,25
N_Q	10			10
$N_Q — \text{относ.}$	10			12,5
I_{Q0}, mA	16			20

— един от логическите елементи (с изход на краче 8) е предназначен за включване на разширител..60 (максимум четири) или съответно ..Н60 (максимум четири) или ..Н62 (максимум един)

— X и \bar{X} — входове за разширител

— при невключване на разширител входовете X и \bar{X} остават свободни

— логическа функция: $Y = X_1 X_2 + X_3 X_4$ $Y = X_1 X_2 + X_3 X_4 + X$
 X — изход от разширител

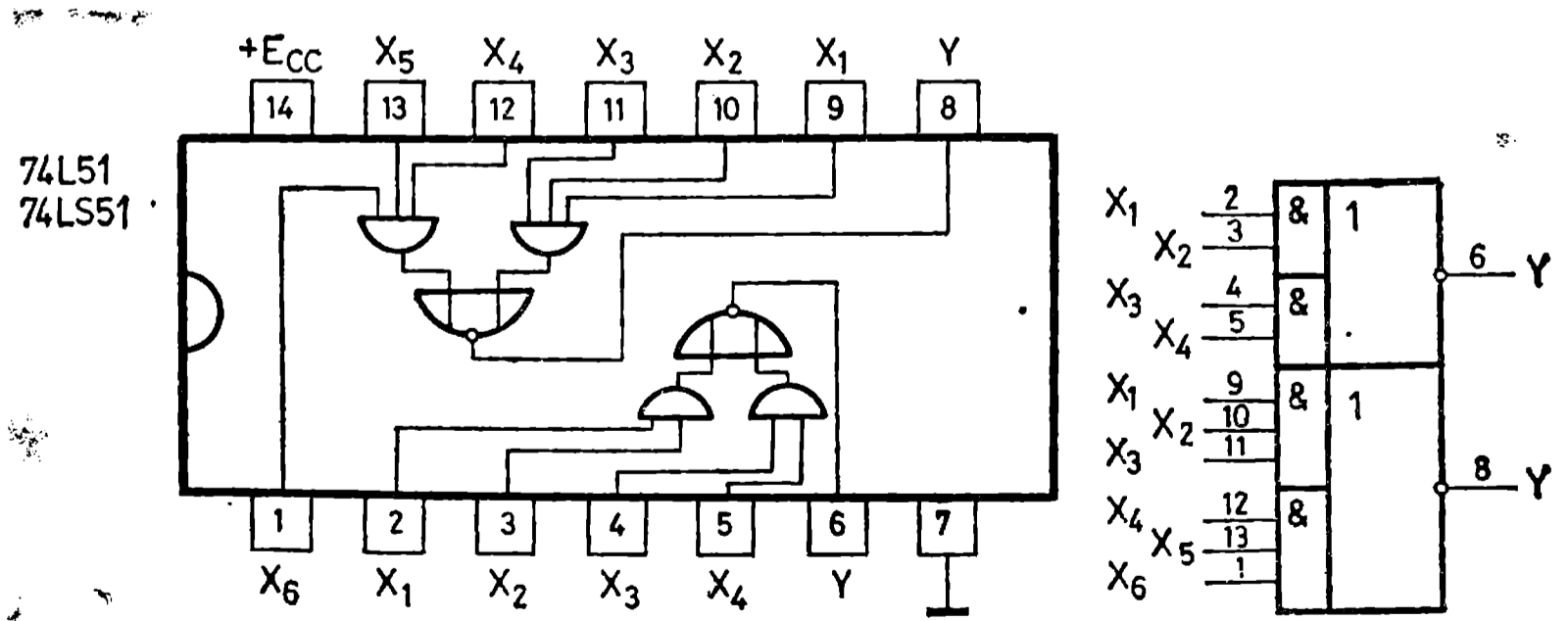
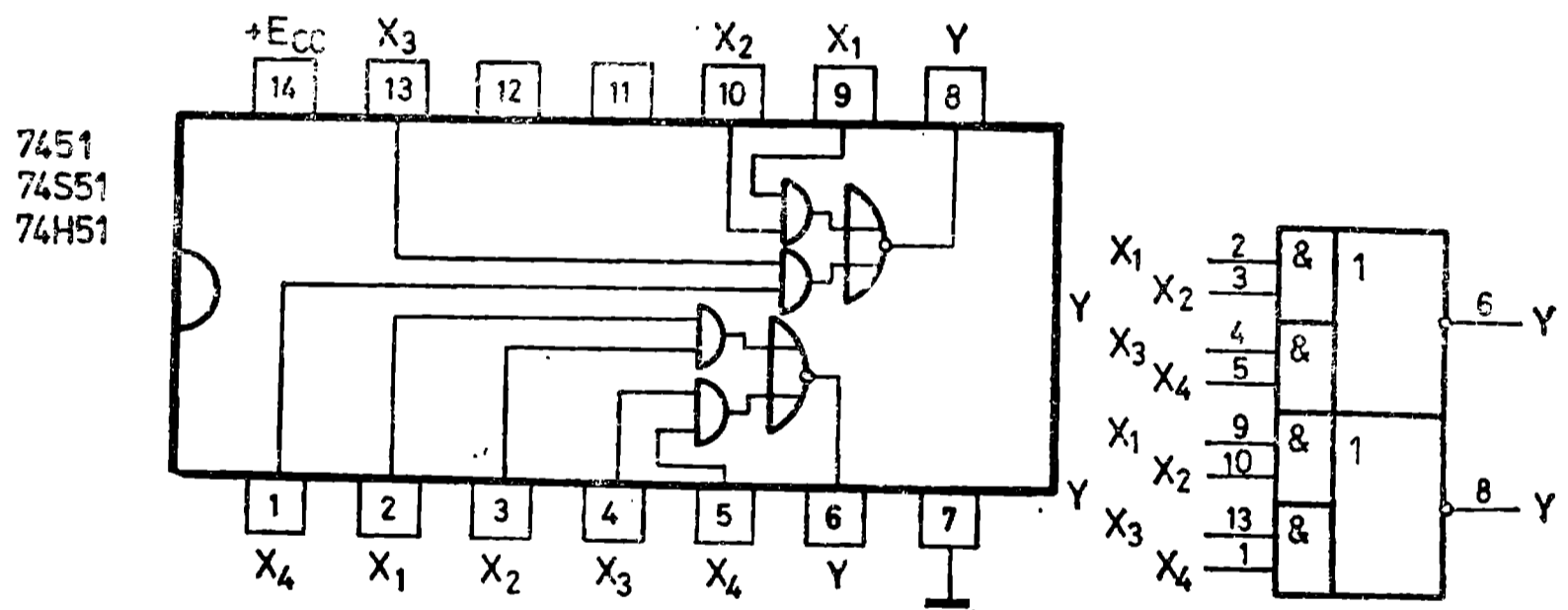


Два логически елемента 2И — 2ИЛИ — НЕ (3И-2ИЛИ — НЕ)

7451

Параметър	7451	74LS51	74S51	74L51	74H51
		K555ЛР11	K531ЛР11	K158ЛР1	
$t_{301} (t_{301 \max}), ns$	13 (22)	12 (20)	3,5 (5,5)	50 (90)	6,8 (11)
$t_{310} (t_{310 \max}), ns$	8 (15)	12,5 (20)	3,5 (5,5)	35 (60)	6,2 (11)
$I_{CC1} (I_{CC1 \max}), mA$	4 (8)	0,8 (1,6)	8,2 (18)	0,45 (0,8)	8 (13)
$I_{CC0} (I_{CC0 \max}), mA$	7,5 (14)	1,4 (2,8)	13,6 (22)	0,8 (1,3)	15 (24)
$N_{вх}$	1	1	1	1	1
$N_{вх} (N_{вх1})$ — относ.	1	0,225 (0,5)	1,25	0,112 (0,25)	1,25
$N_Q (N_{Q1})$	10	20	10 (20)	20	10
$N_Q (N_{Q1})$ — относ.	10	5 (10)	12,5 (75)	2,25 (5)	12,5
I_{Q0}, mA	16	8	20	3,6	20

— логическа функция: $Y = X_1 X_2 + X_3 X_4$ — за ..51, ..H51 и ..S51
 $Y = X_1 X_2 + X_3 X_4$; $Y = X_1 X_2 X_3 + X_4 X_5 X_6$ — за ..L51 и ..LS51



Един логически елемент 2И — 4ИЛИ — НЕ с възможност за разширяване				7453
Параметър	7453			74Н53
	К155ЛР3			К131ЛР3
$t_{301} (t_{301 \max}), \text{ ns}$	13 (22)			12
$t_{310} (t_{310 \max}), \text{ ns}$	8 (15)			8
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	4 (8)			7 (11)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	5 (10)			9 (14)
$N_{\text{вх}}$	1			1
$N_{\text{вх}}$ — относ.	1			1,25
N_Q	10			10
N_Q — относ.	10			12,5
I_{Q0} — mA	16			20

— схемата на К155ЛР3 съответствува на 74Н53;

— към 7453 може да се включва разширител 7460 (до четири)

— към 74Н53 може да се включва разширител 74Н60 (до четири) или 74Н62 (не повече от един)

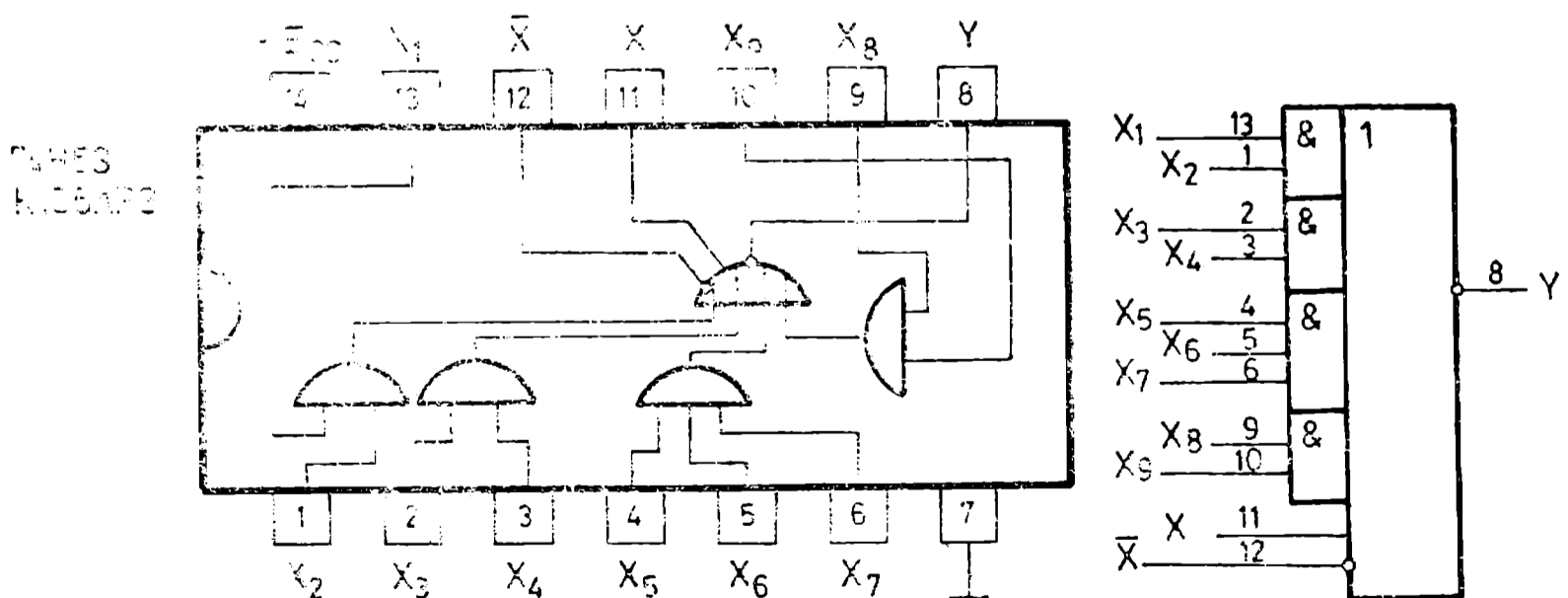
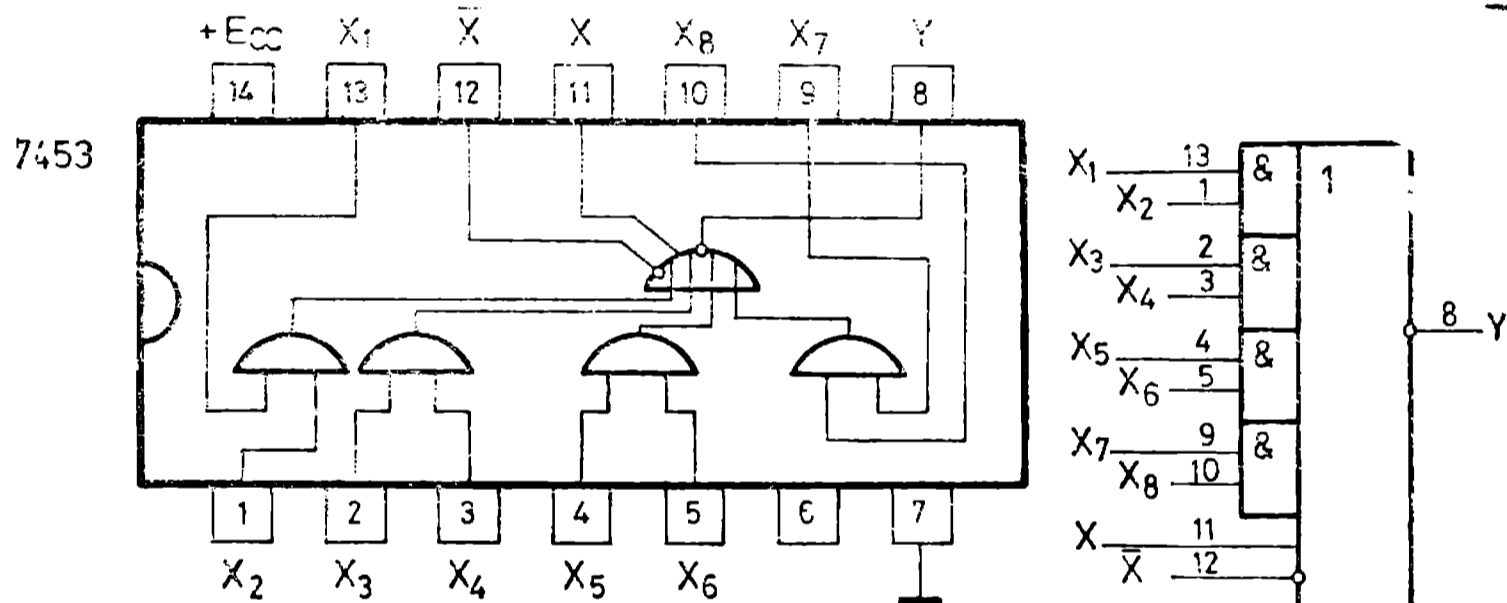
— X и \bar{X} — входове за разширител

— при невключване на разширител входовете X и \bar{X} остават свободни

— логическа функция:

$$Y = X_1 X_2 + X_3 X_4 + X_5 X_6 + X_7 X_8 + X \quad \text{— За 7453}$$

$$Y = X_1 X_2 + X_3 X_4 + X_5 X_6 X_7 + X_8 X_9 + X \quad \text{— за 74Н53 и К155ЛР3}$$



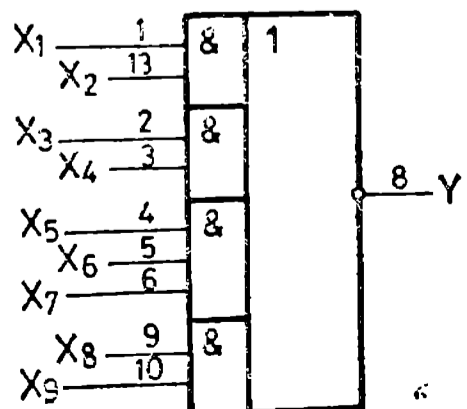
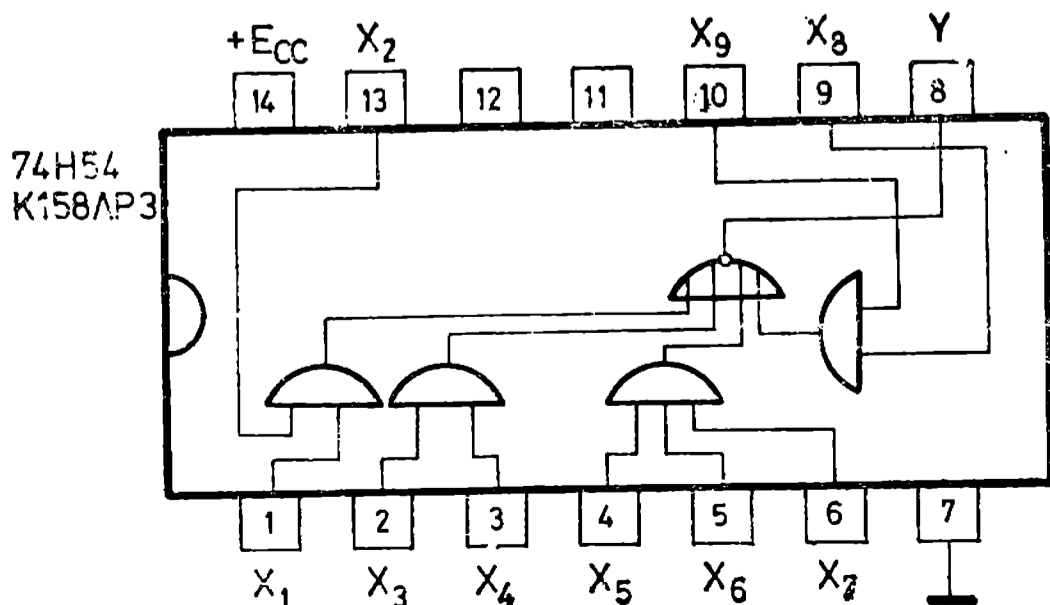
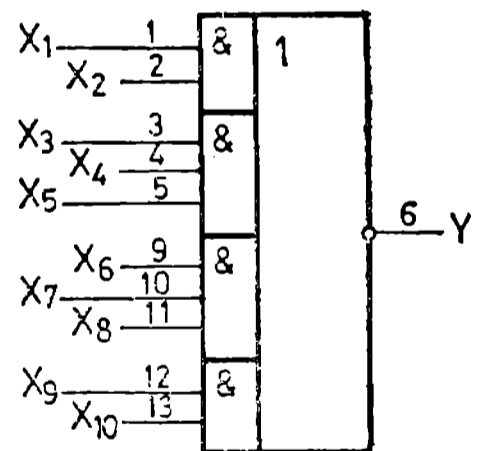
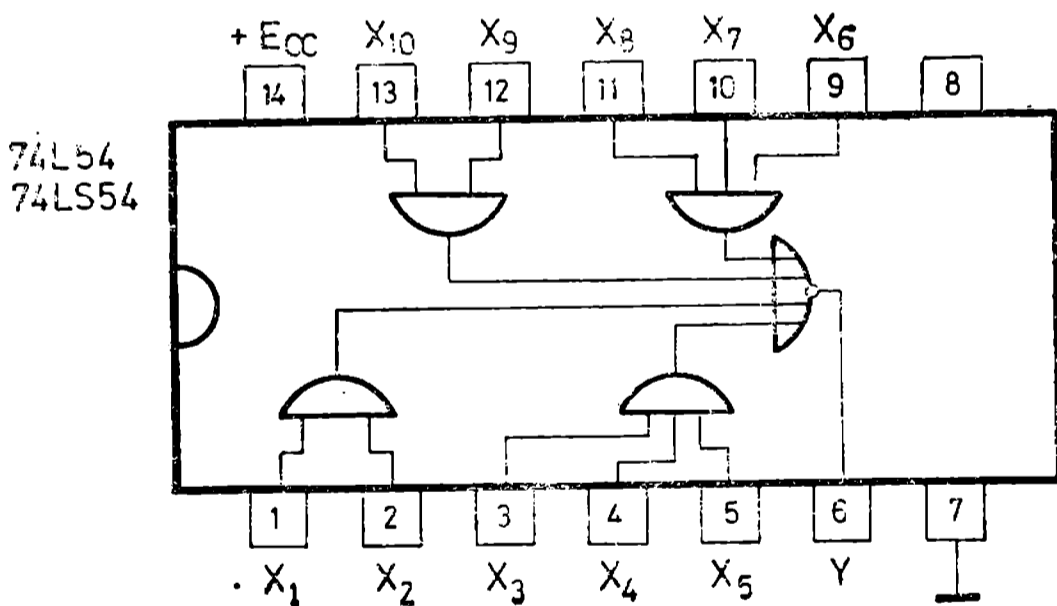
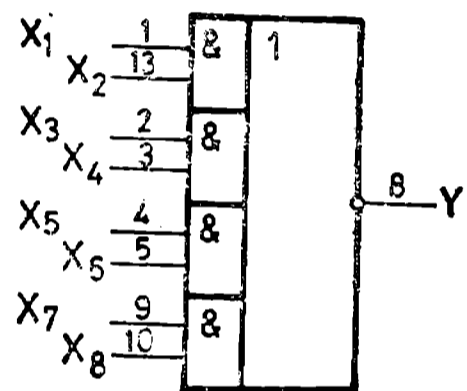
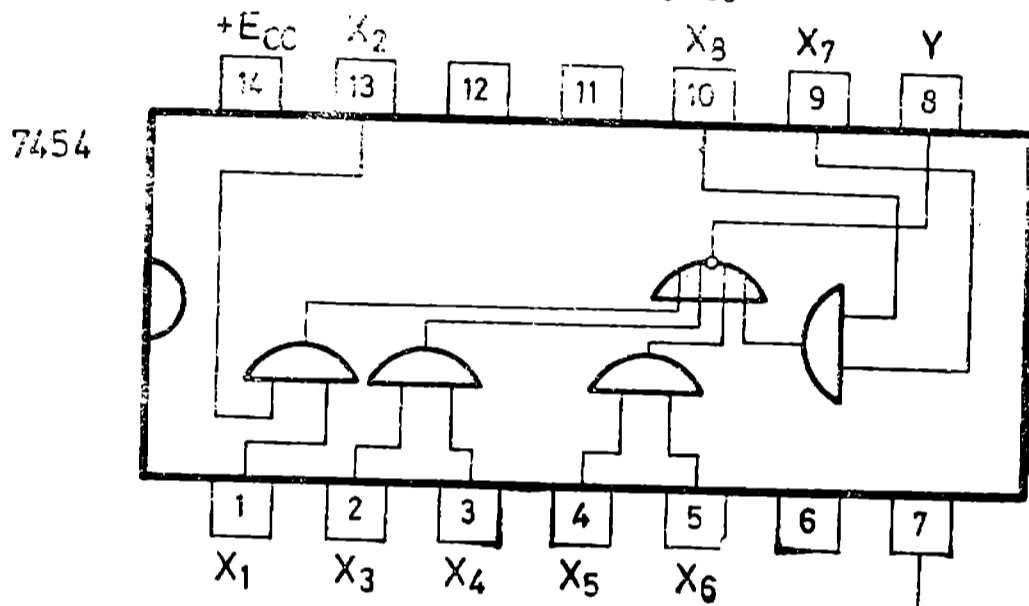
Параметър	7454	74LS54	74L54	74H54
			K158ЛРЗ	
$t_{301} (t_{301 \max}), \text{ ns}$	13 (22)	16 (20)	50 (90)	7 (11)
$t_{310} (t_{310 \max}), \text{ ns}$	8 (15)	12,5 (20)	35 (60)	6,2 (11)
$I_{CC1} (I_{CC1 \max}), \text{ mA}$	4 (8)	0,8 (1,6)	0,4 (0,8)	7 (11)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$	5 (10)	1 (2)	0,6 (1)	9,5 (14)
$N_{\text{вх}}$	1	1	1	1
$N_{\text{вх}} (N_{\text{вх1}}) - \text{относ.}$	1	0,225 (0,5)	0,112 (0,25)	1,25
N_Q	10	20	20	10
$N_Q (N_{Q1}) - \text{относ.}$	10	5 (10)	2,25	12,5
$I_{QQ}, \text{ mA}$	16	8	3,6	20

Логическа функция:

$$Y = \overline{X_1 X_2 + X_3 X_4 + X_5 X_6 + X_7 X_8} \quad \text{— за 7454}$$

$$Y = \overline{X_1 X_2 + X_3 X_4 + X_5 X_6 X_7 + X_8 X_9} \quad \text{— за 74H54 K158ЛРЗ}$$

$$Y = \overline{X_1 X_2 + X_3 X_4 X_5 + X_6 X_7 X_8 + X_9 X_{10}} \quad \text{— за 74L54 и 74LS54}$$



Един логически елемент 4И — 2ИЛИ — НЕ				7455
Параметър	74LS55		74L55	74Н55
	К155ЛР4		К158ЛР4	К131ЛР4
$t_{301} (t_{301 \max}), \text{ ns}$	22	12 (20)	50 (90)	7 (11)
$t_{310} (t_{310 \max}), \text{ ns}$	15	12,5 (20)	35 (60)	6,5 (11)
$I_{CC1} (I_{CC1 \max}), \text{ mA}$		0,4(0,8)	0,2 (0,4)	4,5 (6,5)
$I_{CC0} (I_{CC0 \max}), \text{ mA}$		0,7 (1,3)	0,4 (0,65)	7,5 (12)
$N_{\text{вх}}$	1	1	1	1
$N_{\text{вх}} — \text{относ.}$	1	0,225 (0,5)	0,112 (0,25)	1,25
N_Q	10	20	20	10
$N_Q (N_{Q1}) — \text{относ.}$	10	5 (10)	2,25	12,5
$I_{Q0}, \text{ mA}$		8	3,6	20

— към 74Н55 може да се включва разширител 74Н60 (до четири) или 74Н62 (не повече от един).

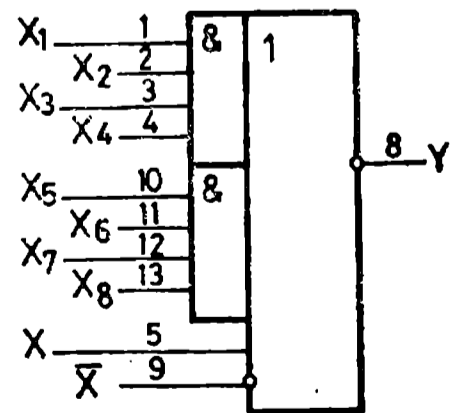
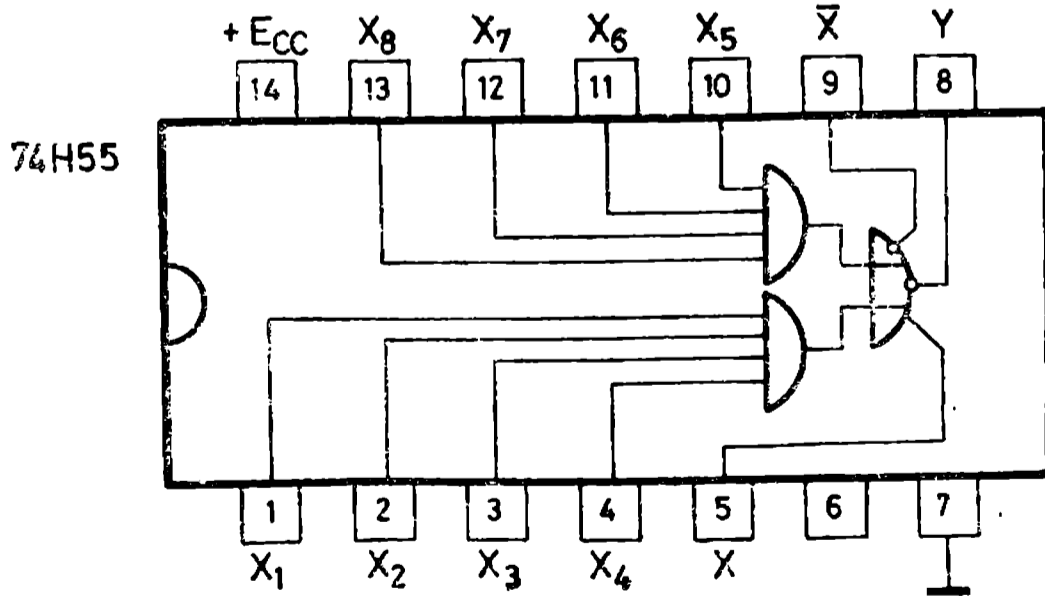
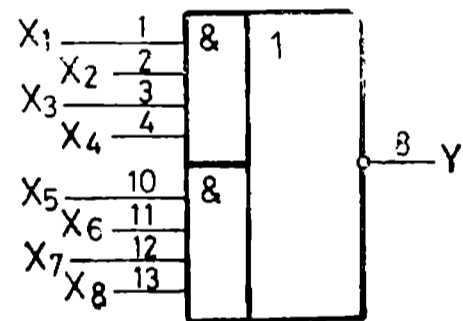
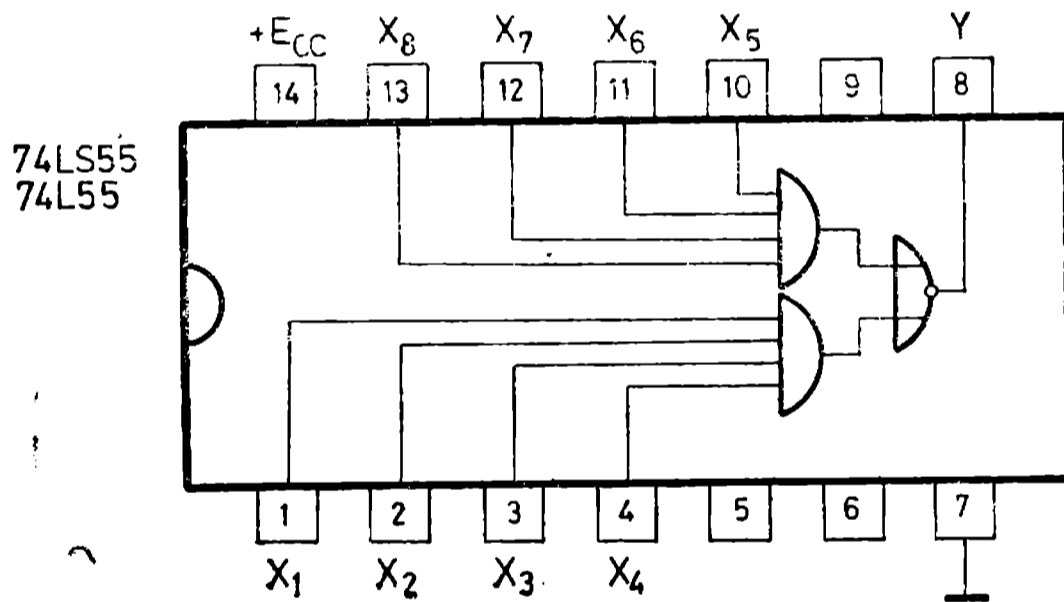
— X и \bar{X} — входове за разширител. При неизползуване на разширител входовете X и \bar{X} остават свободни

— логическа функция:

$$Y = \overline{X_1 X_2 X_3 X_4} + X_5 X_6 X_7 X_8 \quad \text{— за 74LS55 и 74L55}$$

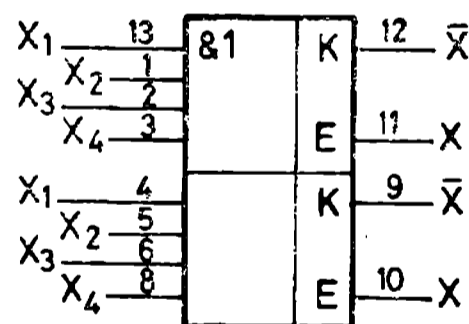
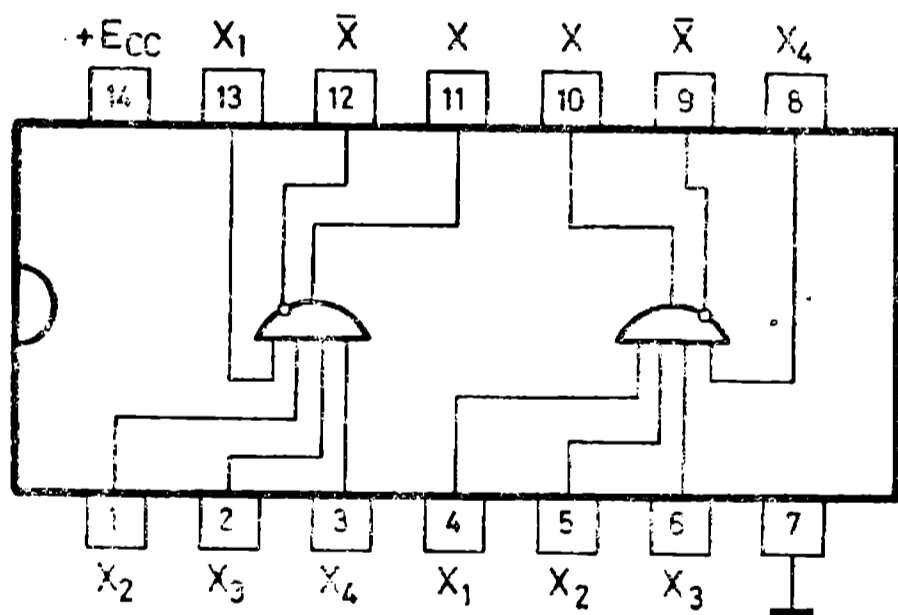
$$Y = \overline{X_1 X_2 X_3 X_4} + X_5 X_6 X_7 X_8 + X \quad \text{— за 74Н55}$$

X — изход на разширител



Параметър	7460			74Н60
	К155ЛД1			К131ЛД1
I_{CC} (T_2 — запушен)	2 (4)			3 (4,5)
I_{CC} (T_2 — наситен)	1,2 (2,5)			2 (3,5)
$N_{ВХ}$	1			1
$N_{ВХ}$ — относ.	1			1,25
I_Q (T_2 — наситен), mA	0,43			0,6

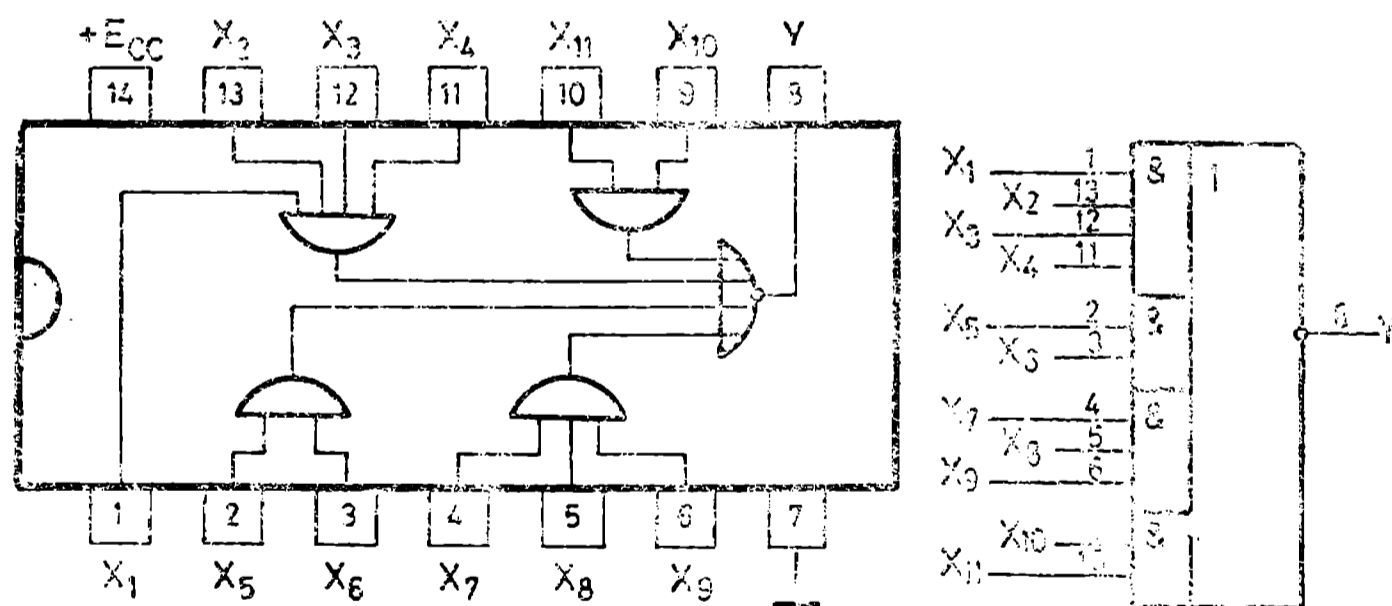
- 7460 — разширител за 7423, 7450, 7453
- 74Н60 — разширител за 74Н50, 74Н53 и 74Н55
- логическа функция: $X = X_1 X_2 X_3 X_4$
- T_2 — транзистор в изхода на разширителя
- Извод 7 се свързва с общия проводник



Параметр	74S64	
	K155ЛР9	K531ЛР9
$t_{301} (t_{301 \max}), \text{нс}$		3,5 (5,5)
$t_{310} (t_{310 \max}), \text{нс}$		3,5 (5,5)
$I_{CC1} (I_{CC1 \max}), \text{мА}$		7 (12,5)
$I_{CC0} (I_{CC0 \max}), \text{мА}$		8,5 (16)
$N_{\text{вх}}$		1
$N_{\text{вх}} — \text{относ.}$		1,25
$N_Q (N_{Q1})$		10 (20)
$N_Q (N_{Q1}) — \text{относ.}$		12,5 (25)
$I_{Q0}, \text{мА}$		20

— логическа функция

$$Y = X_1 X_2 X_3 X_4 + X_5 X_6 + X_7 X_8 X_9 + X_{10} X_{11}$$



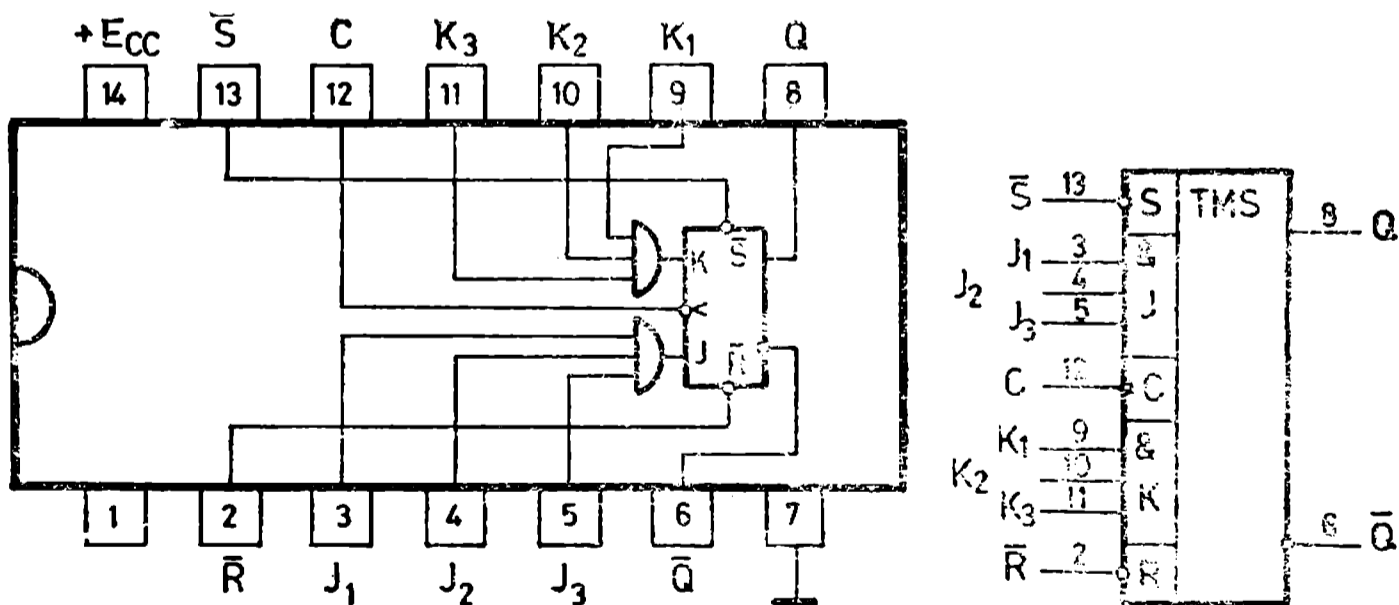
J — K — тригер				7472
Параметър	7472		74L72	74H72
	K155TB1		K158TB1	K131TB1
F_{max} , MHz	15		2,5	25
$t_{и(1)}$ — вход С, ns	20		200	12
$t_{и(0)}$ — вход С, ns	47		200	28
t_s , ns	0		0	0
$t_{п}$, ns	0		0	0
$t_{и}$ — вход R и S, ns	25		100	16
$t_{301}(t_{301 max})$ — за С, ns	16 (25)		35 (75)	14 (21)
$t_{310}(t_{310 max})$ — за С, ns	25 (40)		60 (150)	22 (27)
$I_{cc}(I_{cc max})$, mA	10 (20)		0,75 (1,4)	16 (25)
$N_{вх}$ — вход R, S	2		2	2
$N_{вх}$ — вход С	2		2	1
$N_{вх}$ — вход J, K	1		1	1
N_Q	10		20	10
N_Q — относ.	10		2,25	12,5

— J — K — управляващ-управляван тригер с по три J- и K-входове:

$$J = J_1 J_2 J_3 \text{ и } K = K_1 K_2 K_3$$

— изходът на тригера се превключва от отрицателния (спадащия) фронт на тактовия импулс С

— тригерът се установява в състояние $Q=1$ при $R=1, S=0$ и в състояние $Q=0$ — при $R=0, S=1$. За да се превключва тригера трябва $RS=1$.



Два J — K — тригера

7473

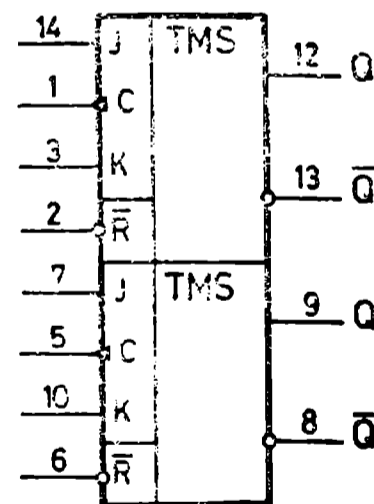
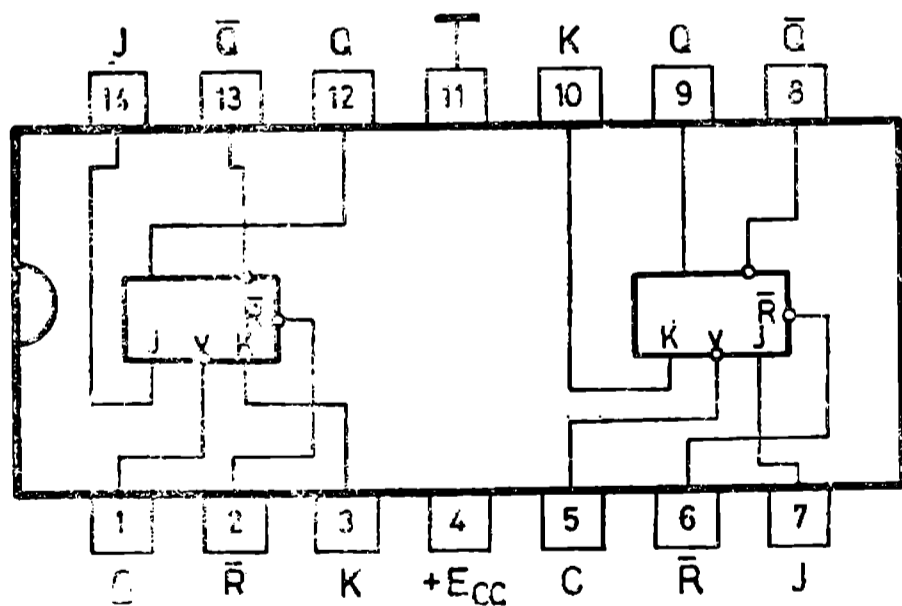
Параметър	7473	74LS73	74L73	74Н73
F_{\max} , MHz	15	30	2,5	30
$t_{и(1)}$ — вход С, ns	20	20	200	12
t_s , ns	0	20	0	0
t_H , ns	0	0	0	0
$t_{и}$ — вход R и S, ns	25	25	100	16
t_{301} ($t_{301 \max}$) — за С, ns	16 (25)	10 (20)	35 (75)	14 (21)
t_{310} ($t_{310 \max}$) — за С, ns	25 (40)	15 (30)	60 (150)	22 (27)
I_{CC}^* ($I_{CC \max}^*$), mA	10 (20)	2 (4)	0,76 (1,44)	16 (25)
$N_{вх}$ — вход R, С	2	2	2	2
$N_{вх}$ — вход J, K	1	1	1	1
N_Q	10	20	20	10
N_Q — относит.	10	5	2,25	12,5

* за един тригер

—7473, 74L73, 74Н73 — два J — K-тригера от типа управляващ-управяван с по един J- и K-вход. Изходът се превключва от отрицателния фронт на тактовия импулс С

—74LS73 — два J — K-тригера, управлявани от фронта (отрицателния) на тактовите импулси С

— тригерите се нулират ($Q=0$) при $R=0$. За да се превключва тригерът трябва $R=1$.



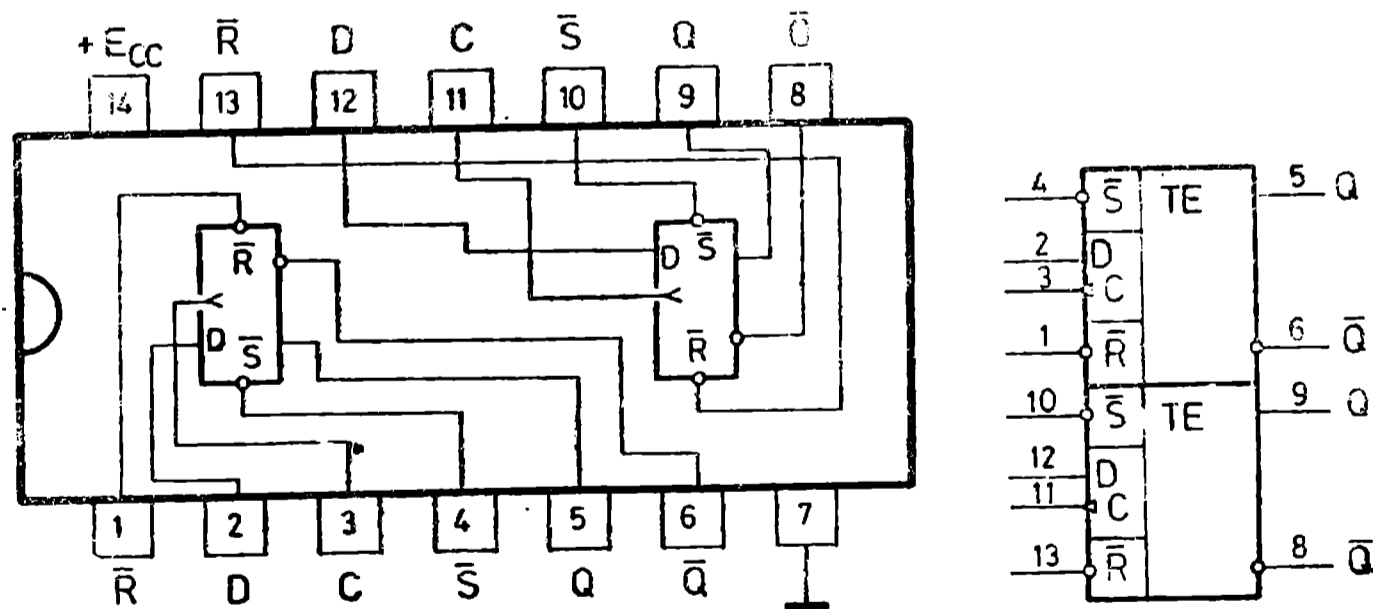
Два D-тригера					7474
Параметър	7474	74LS74	74S74	74L74	74H74
	K155TM2		K531TM2		K131TM2
f_{max} , Hz	15	25	75	2,5	35
$t_{н(1)}$ — вход C, ns	30	25	6	200	15
t_s , ns	20	25	3	50	15
$t_{н}$, ns	5	5	2	0	5
$t_{н}$ — вход \bar{R} , \bar{S}	30	25	7	100	25
t_{301} ($t_{301 max}$) — за C, ns	14 (25)	13 (25)	6 (9)	65 (100)	8,5 (15)
t_{310} ($t_{310 max}$) — за C, ns	20 (40)	25 (40)	6 (9)	65 (150)	13 (20)
I_{CC}^* ($I_{CC max}$), —mA	8,5 (15)	2 (4)	15 (25)	0,8 (1,5)	15 (25)
$N_{вх}$ — вход R	3	3,3	3	2	2
— вход C, \bar{S}	2	2,2	2	2	2
— вход D	1	1,1	1	1	1
N_Q (N_{Q1})	10	20	10 (20)	20	10 (20)
N_Q (N_{Q1}) — относ.	10	5 (10)	12,5 (25)	2,25	12,5 (25)

* за един тригер

—D-тригер, превключван от фронта (положителния)

— тригерът се установява в състояние $Q=1$ при $\bar{R}=1$ и $\bar{S}=0$

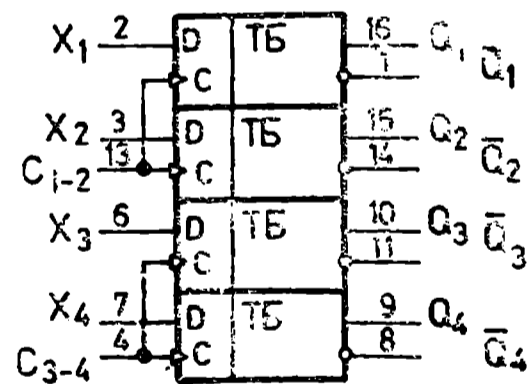
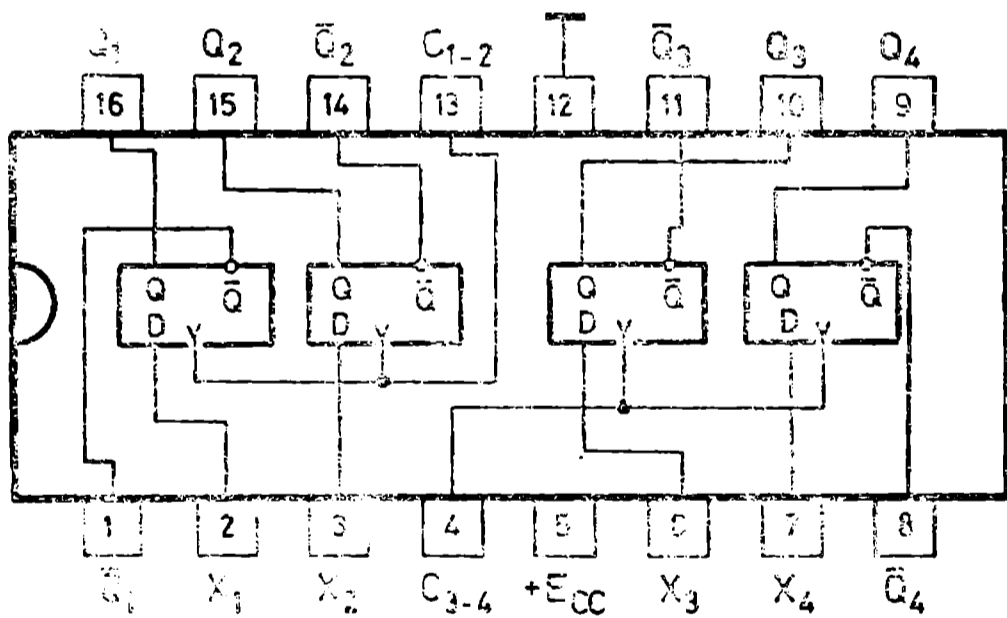
и се превключва в състояние $Q=0$ при $\bar{R}=0$ и $\bar{S}=1$. За да се превключва тригерът, трябва $\bar{R} \bar{S} = 1$.



Параметър	7475	74LS75		74L75
	K155TM7			
$t_{зср}, ns$	15	11		23
t_s, ns	20	20		40
t_h, ns	5	0		10
$I_{CC} (I_{CC max}), mA$	32 (53)	6,4 (10)		16 (27)
$N_{вх}$ — вход D	2	1,1		4
— вход C_{1-2}, C_{3-4}	4	4,4		8
N_Q	10	20		20
N_Q — относ.	10	5		2,25

— приложение — паралелен регистър-памет

— тригерите се превключват от тактовите импулси — изходът повтаря сигнала от входа D винаги, когато на тактовия вход C нивото е 1. Изходът остава в това състояние, в което е бил входът D в момента на превключване на сигнала C в ниво 0.

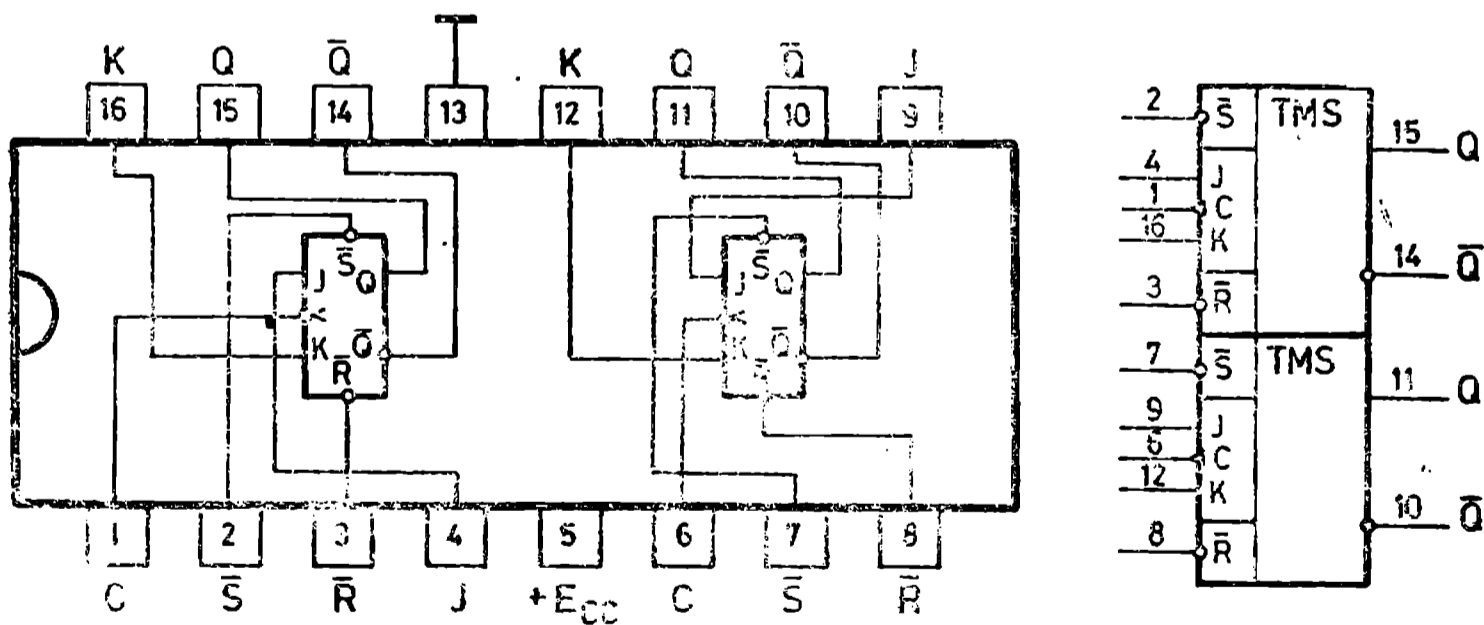


Два J-K-тригера

7476

Параметър	7476	74LS76		74H76
F_{max} , MHz	15	30		25
$t_H(1)$ — вход C, ns	20	20		12
t_S , ns	0	20		0
t_H , ns	0	0		0
$t_H(0)$ — вход \bar{R} , \bar{S} , ns	25	25		16
$t_{301}(t_{301 max})$ — за C, ns	16 (25)	11 (20)		14 (21)
$t_{310}(t_{310 max})$ — за C, ns	25 (40)	15 (30)		22 (27)
$I_{CC}(I_{CC max})$, mA	20 (40)	4 (8)		32 (50)
$N_{вх}$ — вход \bar{R} , \bar{S}	2	2		2
— вход C	2	2		1
— вход J, K	1	1		1
N_Q	10	20		10
N_Q — относ.	10	5		12,5

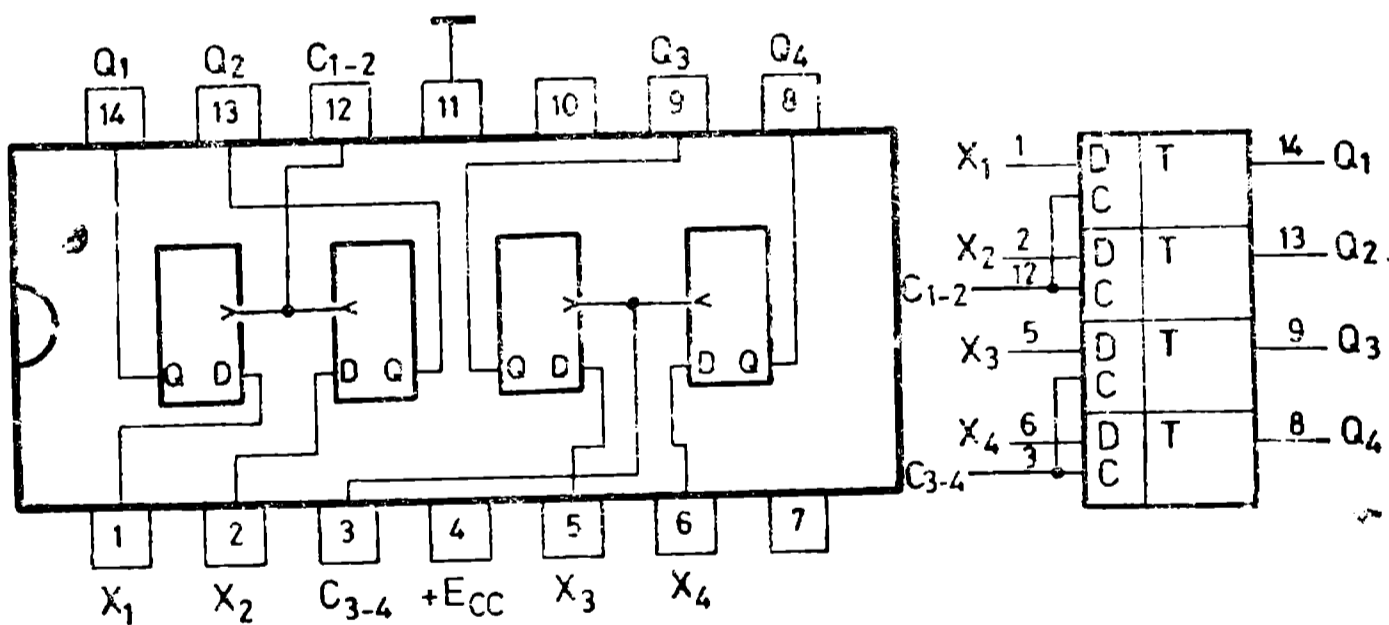
- 7476, 74H76 — J — K-тригер от типа управляващ-управляван с по един J- и K-вход. Изходът се превключва от отрицателния фронт на тактовия импулс C
- 74LS76 — тригер, превключван от фронта (отрицателния) на тактовия импулс C
- тригерът се установява в състояние $Q=1$ при $\bar{R}=1$ и $\bar{S}=0$ и в състояние $Q=0$ — при $\bar{R}=0$ и $\bar{S}=1$. За да се превключва, тригерът трябва $\bar{R}\bar{S}=1$



Параметър	7477	74LS77	74L77
	K155TM5		
$t_{зсп}$, ns	15	11	23
I_{CC} ($I_{CC \max}$), mA	32 (53)	6,4 (13)	16 (27)
$N_{вх}$ — вход D	2	1,1	4
— вход C_{1-2} , C_{3-4}	4	4,4	8
N_Q	10	20	20
N_Q — относ.	10	5	2,25

— приложение — паралелен регистър-памет (Latch)

— тригерите се превключват от тактовите импулси — изходът повтаря сигнала от входа **D** винаги, когато на тактовия вход **C** нивото е 1. Изходът остава в това състояние, в което е бил входът **D** в момента на превключване на сигнала **C** в ниво 0.



Параметър	7480			
	K155ИМ1			
$t_{з\text{ ср}}$ — от C_n към \bar{C}_{n+1} , ns	10,5			
$t_{з\text{ ср}}$ — от A, B към Σ , ns	52			
$I_{CC}(I_{CC\text{ max}})$, mA	21 (35)			
$N_{\text{вх}}$ — вход C_n	5			
— входове A^* , B^*	1			
N_Q — изход \bar{C}_{n+1}	5			
— изход Σ , $\bar{\Sigma}$	10			
— изход A^* , B^*	3			

Таблица на истинност

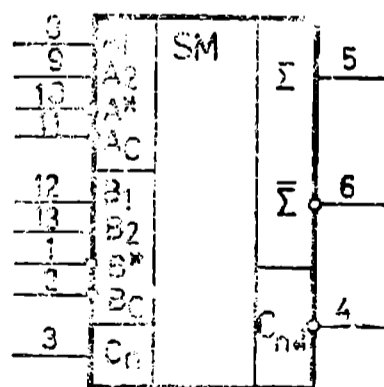
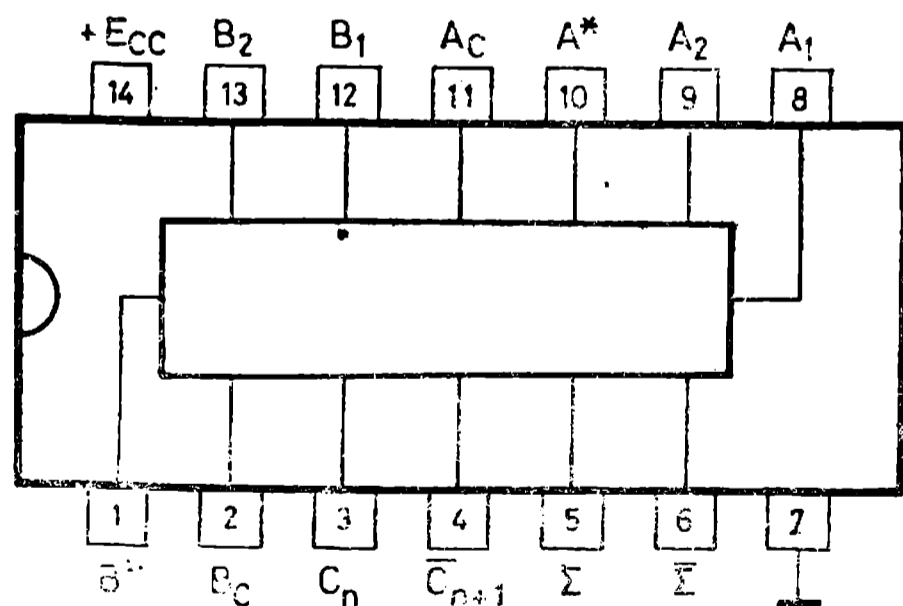
$$A = \bar{A}_C + \bar{A}^* + A_1 A_2$$

$$B = \bar{B}_C + \bar{B}^* + B_1 B_2$$

— ако се използват A^* или B^* като входове, входовете A_1 и A_2 съответно B_1 B_2 трябва да се свържат към маса

— ако се използват входовете A_1 и A_2 или B_1 и B_2 , входовете A^* и съответно B^* или остават отворени

C_n	B	A	\bar{C}_{n+1}	$\bar{\Sigma}$	Σ
0	0	0	1	1	0
0	0	1	1	0	1
0	1	0	1	0	1
0	1	1	0	1	0
1	0	0	1	0	1
1	0	1	0	1	0
1	1	0	0	1	0
1	1	1	0	0	1



Параметър	7481 А			
	K155PY1			
E_{CCQ} , V	5,5			
Време за достъп, ns	15			
I_{CC} ($I_{CC \max}$), mA	45 (65)			
$N_{ВХ}$ — входове X, Y	10			
$N_{ВХ}$ — вход Z_0, Z_1	1			
N_Q	25			
I_{Q0} , mA	40			

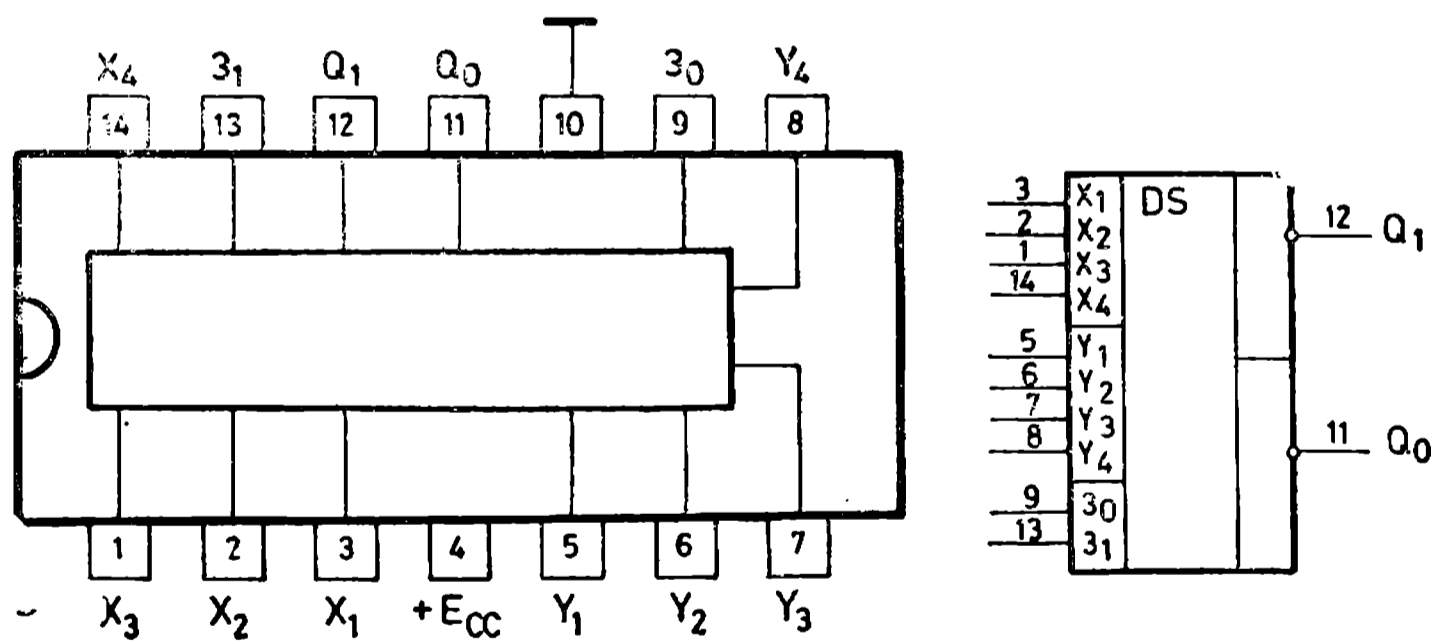
— организация — 16×1 бит

— изходи с отворен колектор

— Z_0 и Z_1 — отделни входове за записване на 0 и 1

Q_0 и Q_1 — отделни изходи за четене на 0 и 1

— клетките на паметта са изпълнени като статични тригери, подредени в матрица 4×4 . Хоризонталните $X_1 — X_4$ и вертикалните $Y_1 — Y_4$ адресни шини са изведени от интегралната схема



Параметър	7482			
	К155ИМ2			
$t_{3\text{ ср}}$ — от C_0 към Σ_2 , ns	38			
$t_{3\text{ ср}}$ — от C_0 към C_2 , ns	19			
$t_{3\text{ ср}}$ — от В към Σ , ns	40			
I_{CC} ($I_{CC\text{ max}}$), mA	35 (58)			
$N_{\text{вх}}$ — вход A_1, B_1, C_0	4			
— вход A_2, B_2	1			
N_Q — изход C_2	5			
— изход Σ_1, Σ_2	10			

— A_1, B_1 — входове на първи разряд

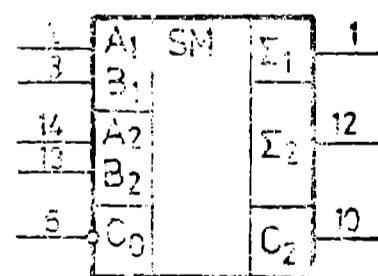
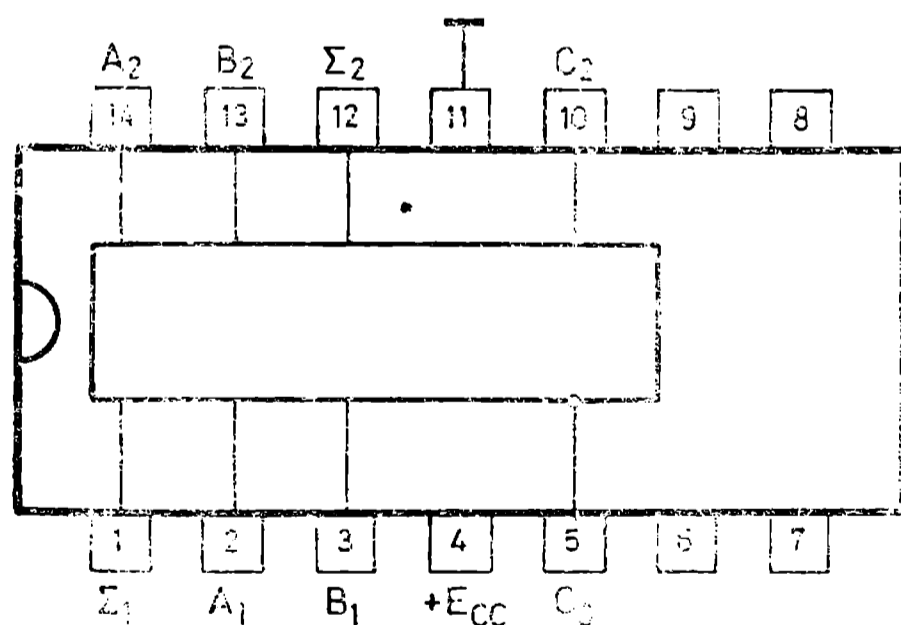
— C_0 — вход за сигнала за пренос от предходния разряд

— A_2, B_2 — входове за втория разряд

— Σ_1, Σ_2 — сигнал за сумата от първия разряд и за сумата от втория разряд
(в схемата е предвиден пренос от първия към втория разряд)

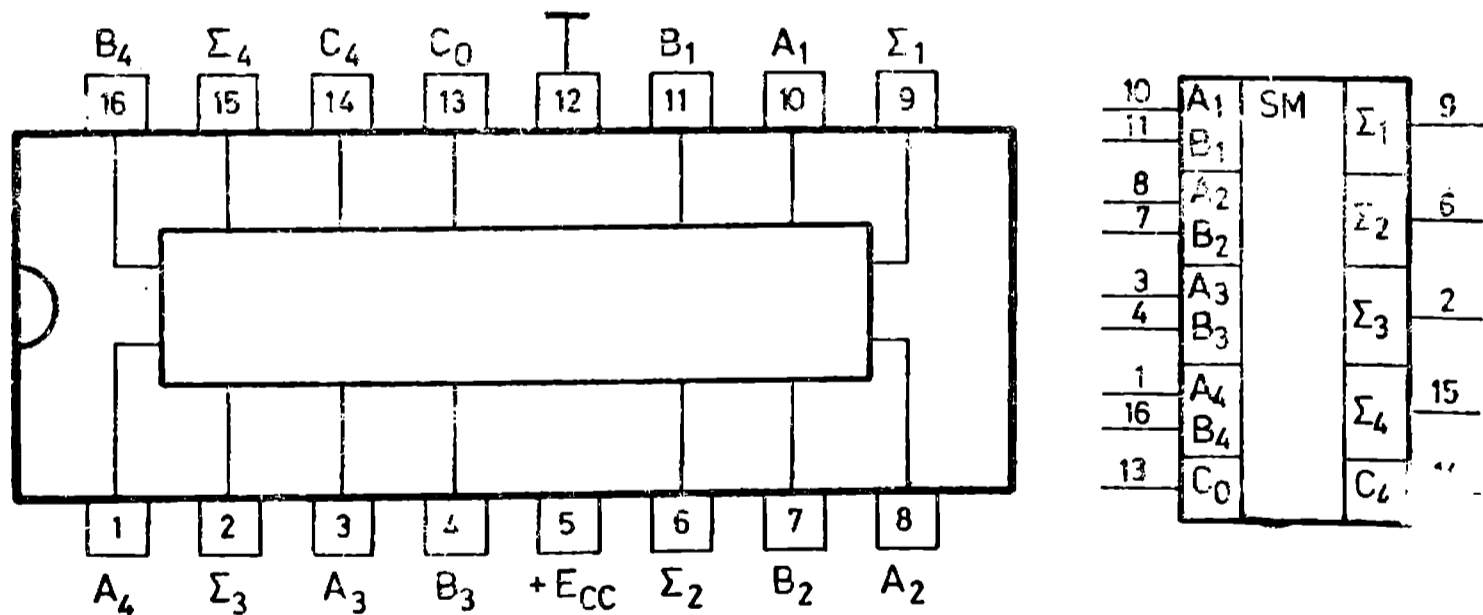
— C_2 — сигнал за пренос от втория разряд

— наличието на вход и изход за сигнал за пренос позволява да се включват два или повече суматора 7482



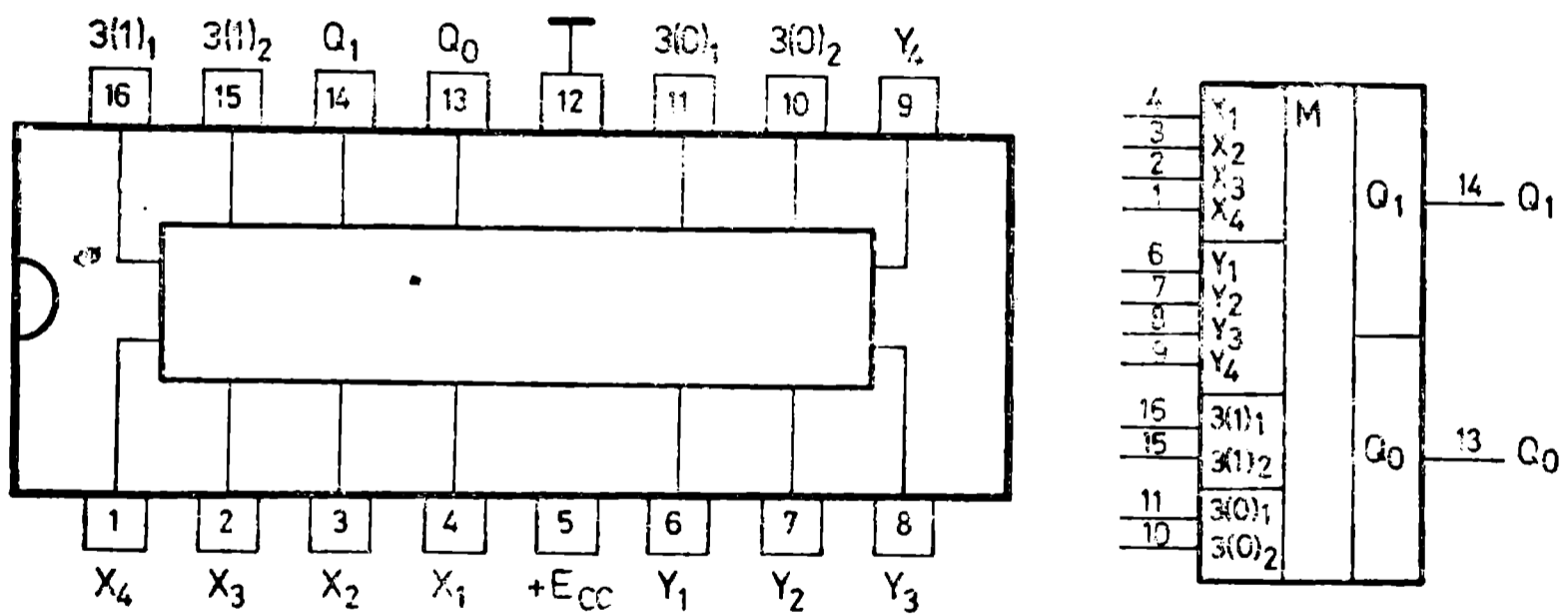
Параметър	7483A	74LS83A			
	K155И M3				
$t_{3\text{ ср}}$ — от C_0 към Σ , ns	13	16			
$t_{3\text{ ср}}$ — от A, B към Σ , ns	16	15			
$t_{3\text{ ср}}$ — от C_0 към C_4 , ns	10	11			
$t_{3\text{ ср}}$ — от A, B към C_4 , ns	10	11			
I_{CC} ($I_{CC\text{ max}}$), mA	62 (110)	19 (34)			
$N_{\text{вх}}$ — входове A, B	1	2			
— вход C_0	1	1			
N_Q (N_{Q1}) — изход C_4	5 (10)	20			
N_Q (N_{Q1}) — всички други	10 (20)	20			

- $A_1 B_1$ — $A_4 B_4$ — входове съответно за първия до четвъртия разряд
- C_0 — вход за сигнал за пренос от предходния разряд
- Σ_1 — Σ_4 — изходи за сумата съответно за първия до четвъртия разряд
- C_4 — изход за сигнал за пренос от четвъртия разряд
- наличието на вход и изход за сигнал за пренос позволява да се включват два или повече суматора .. 83



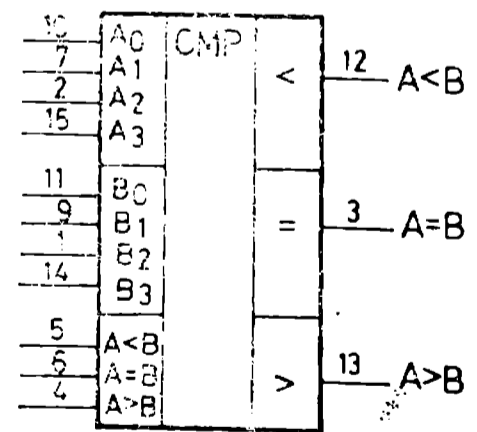
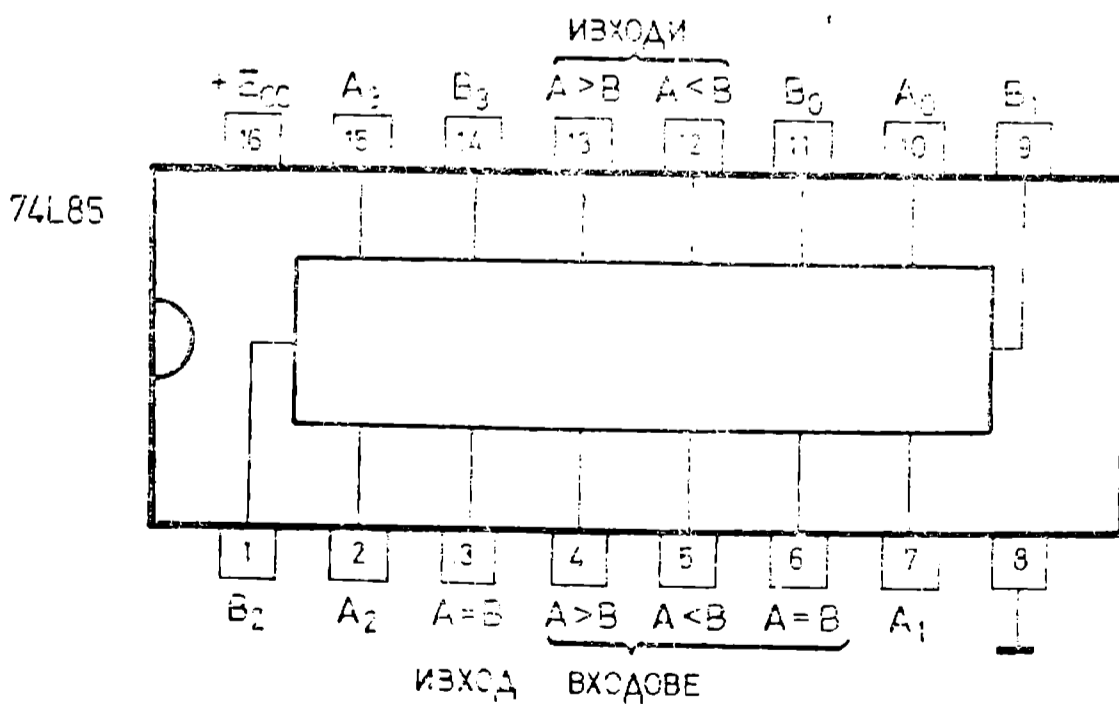
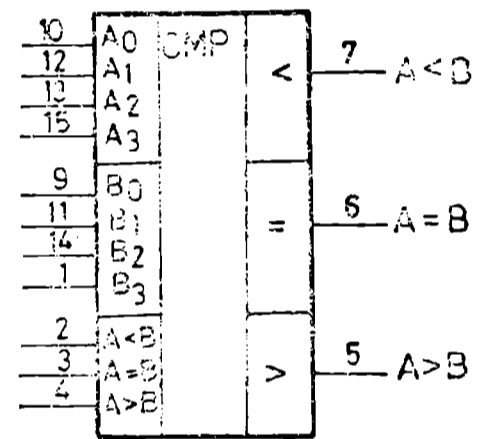
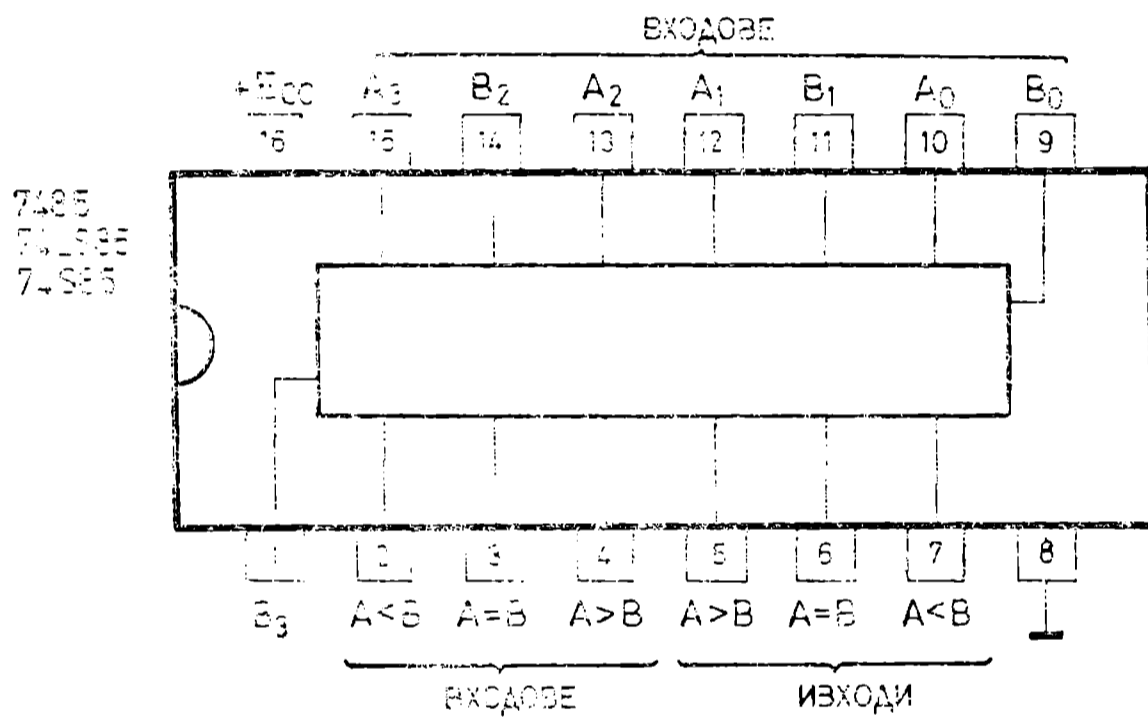
Параметър	7484A			
	K155PY3			
E_{CCQ}, V	5,5			
Време за достъп, ns	15			
$I_{CC} (I_{CC \max}), mA$	45 (65)			
$N_{вх}$ — входове X, Y	10			
— входове Z	1			
N_Q	25			
I_{Q0}, mA	40			

- организация и функциониране — също както при 7481A
- има по два входа за запис $Z(0)_1, Z(0)_2, Z(1)_1$ и $Z(1)_2$ съответно на 0 и 1, обединени чрез логическата операция И
- изходи Q_0 и Q_1 с отворен колектор
- $X_1 — X_4$ — хоризонтални адресни шини
- $Y_1 — Y_4$ — вертикални адресни шини



Параметър	7485	74LS85	74S85	74L85
			K555СП1	
$t_{з\ ср}$, ns	23	24	11	90
I_{CC} ($I_{CC\ max}$), mA	55 (88)	10 (20)	(110)	3,2 (7,2)
$N_{вх}$ — входове $A > B$, $A < B$	1	1	1	1
— всички други	3	3	3	3
N_Q (N_{Q1})	10	20	10 (20)	20

- възможно е последователно свързване на два или повече компаратора
- A_1 — A_4 — четирибитов входен сигнал
- B_1 — B_4 — четирибитов входен сигнал



Входове				Последователни входове			Изходи		
A_3, B_3	A_2, B_2	A_1, B_1	A_0, B_0	$A > B$	$A < B$	$A = B$	$A > B$	$A < B$	$A = B$
$A_3 > B_3$	X	X	X	X	X	X	1	0	0
$A_3 < B_3$	X	X	X	X	X	X	0	1	0
$A_3 = B_3$	$A_2 > B_2$	X	X	X	X	X	1	0	0
$A_3 = B_3$	$A_2 < B_2$	X	X	X	X	X	0	1	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 > B_1$	X	X	X	X	1	0	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 < B_1$	X	X	X	X	0	1	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 > B_0$	X	X	X	1	0	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 < B_0$	X	X	X	0	1	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	1	0	0	1	0	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	0	1	0	0	1	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	0	0	1	0	0	1

7485, 74LS85, 74S85

$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	X	X	1	0	0	1
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	1	1	0	0	0	0
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	0	0	0	1	1	0

74L85

$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	0	1	1	0	1	1
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	1	0	1	1	0	1
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	1	1	1	1	1	1
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	0	0	0	0	0	0

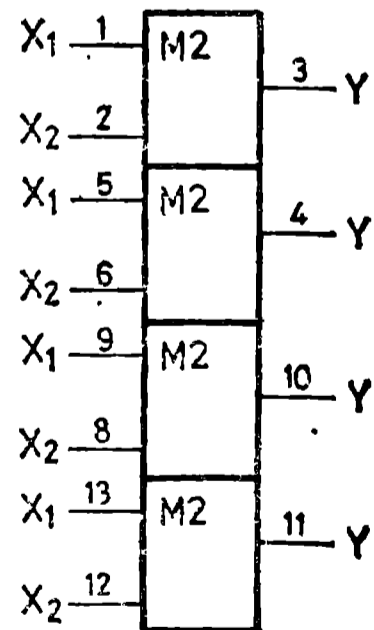
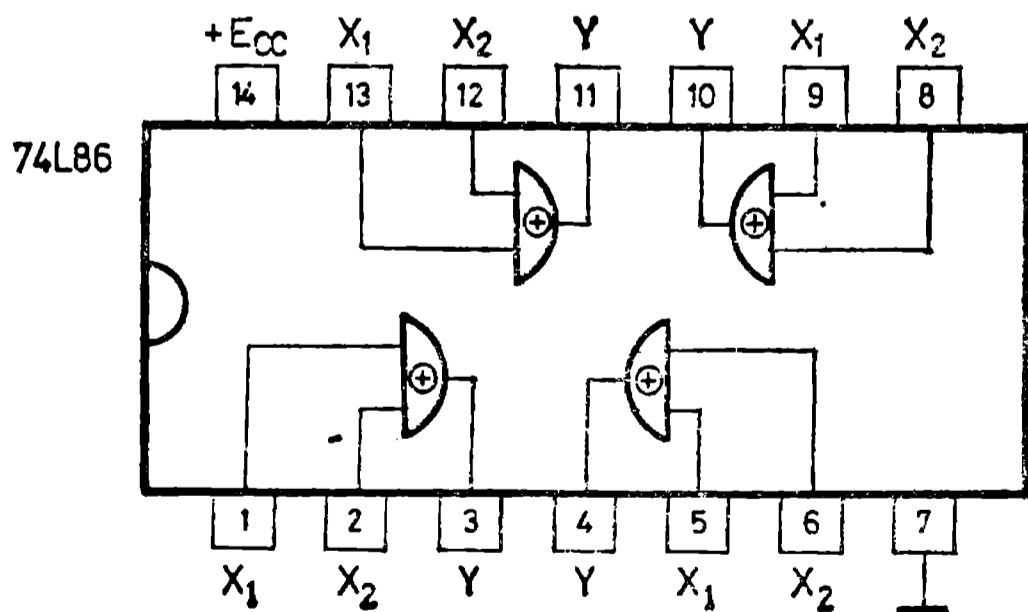
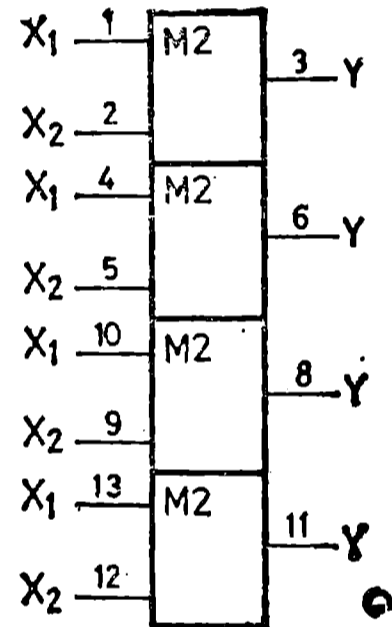
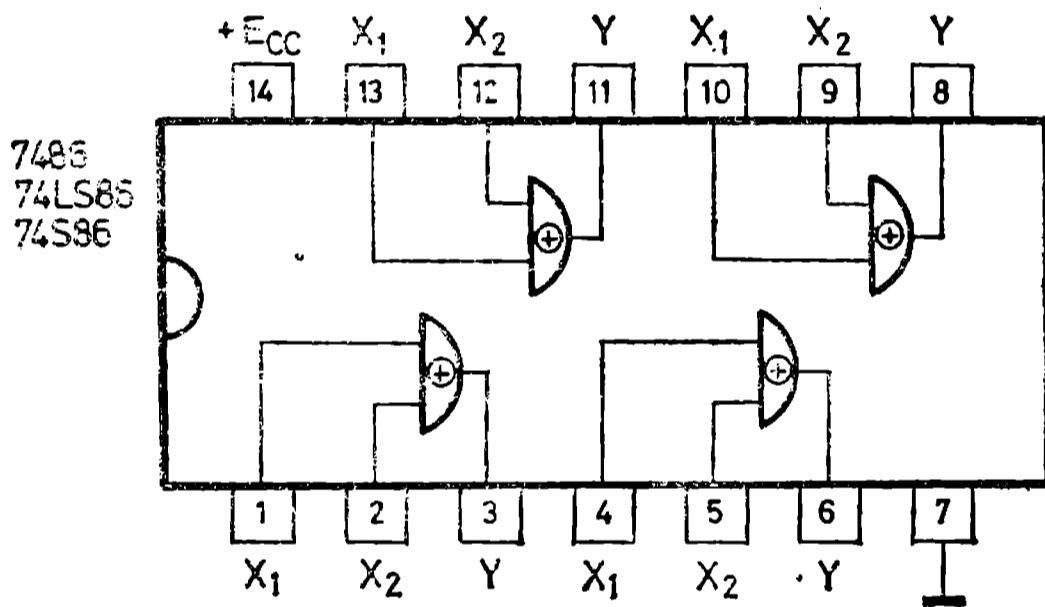
X — сигналът може да е 0 или 1

Параметър	7486	74LS86	74S86	74L86
	К155ЛП5		К531ЛП5	
t_{301}, ns	15	12	7	75
t_{310}, ns	11	10	6 5	60
$I_{CC} (I_{CC \max}), mA$	30 (50)	6 (10)	50 (75)	3 (6)
$N_{вх}$	1	2	1	2
$N_Q (N_{Q1})$	10 (20)	20	10 (20)	20
I_{Q0}, mA	16	8	20	3,6

Логическа функция: $Y = \bar{X}_1 X_2 + X_1 \bar{X}_2$

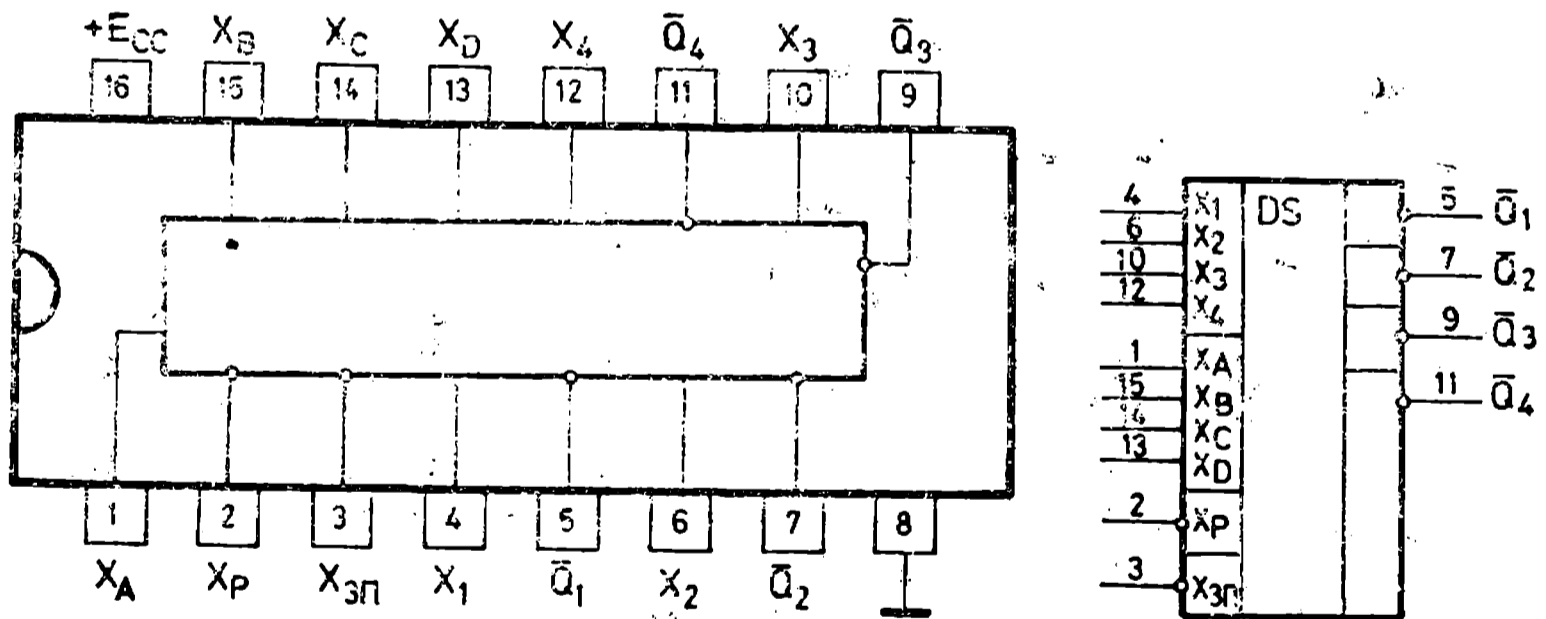
Таблица на истинност

Входове		Изход Y
X_1	X_2	
0	0	0
0	1	1
1	0	1
1	1	0



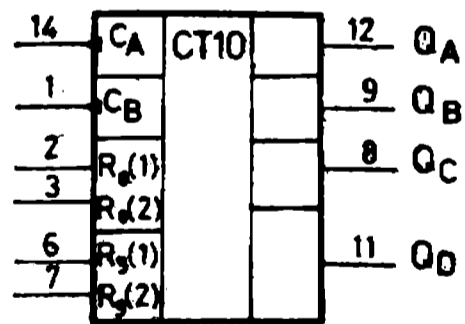
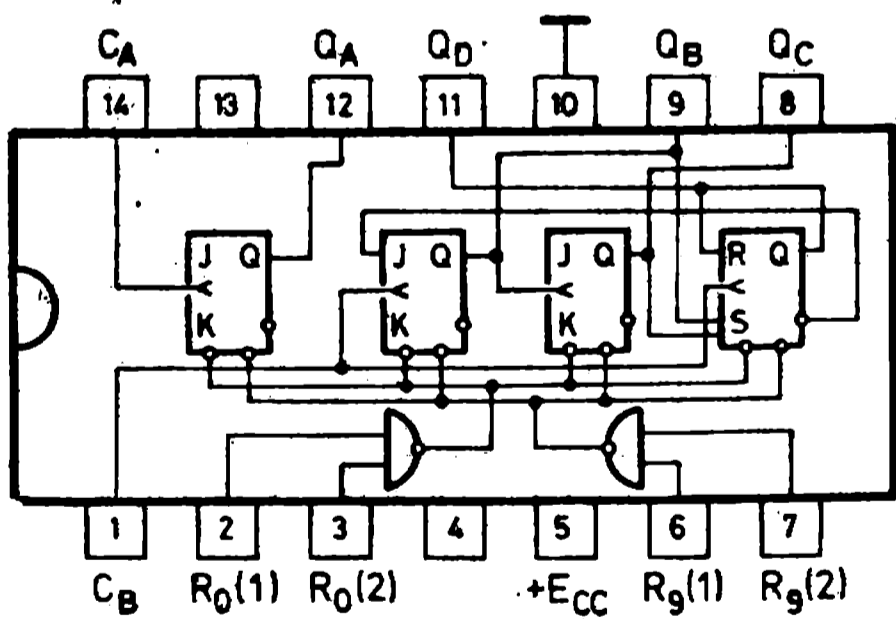
Параметър	7489	74LS89	74S89		
	K155PY2				
Време за достъп, ns	32				
$I_{CC} (I_{CC \max})$, mA	75 (105)	(45)	(120)		
E_{CCQ} , V	5,5	5,5	5,5		
$N_{вх}$	1	1	1		
N_Q	7,5	7,5	30		

- организация — 16 думи по 4 бита
- изходи с от есрен колектор. Изходният сигнал е инверсен на входния. Изходите могат да се свързват по схемата „опроводено ИЛИ“ и да се изграждат памети с обем до 4096 думи.
- X_A, X_B, X_C, X_D — адресни входове, с които се избира при запис и при четене една от 16-те думи
- $\bar{Q}_1 - \bar{Q}_4$ — изходи. Изходната информация се получава в паралелен код.
- $X_1 - X_4$ — входове, на които се подава сигнала за запис
- X_p — стробиращ вход. При $X_p=0$ може да се чете и записва. При $X_p=1$ и $X_{зп}=1$ всички изходи са в състояние 1
- $X_{зп}$ — сигнал за запис. При $X_{зп}=0$ входната дума се записва инверсно в паметта. При $X_{зп}=1$ се чете паметта



Параметър	7490A	74LS90	74L90
	K155IE2		
F_{max} — вход C_A , MHz	32	32	3
F_{max} — вход C_B , MHz	16	16	3
I_{CC} ($I_{CC max}$), mA	29 (42)	3,2 (6,6)	9 (15)
t_n — вход C_A , ns	15	15	200
— вход C_B , ns	30	30	200
— вход R_0 , ns	15	15	200
$N_{вх}$ — вход А	2	4	2
— вход В	2	8	2
— входове R	1	1	1
N_Q (N_{Q1})	10 (20)	20	20

- тригерите се превключват от отрицателния фронт на входните импулси
- $R_0=R_0(1), R_0(2)$ — нулиращи входове, обединени с операцията И. Тригерите се нулират при $R_0(1)$ и $R_0(2)$ равни на 1. Броячът работи при $R_0(1)=0$ или (и) $R_0(2)=0$
- $R_9=R_9(1) R_9(2)$ — входове за установяване на брояча в състояние 9 ($Q_A=1, Q_B=0, Q_C=0, Q_D=1$). Тригерите се установяват в състояние 9 при $R_9(1)=1$ и $R_9(2)=1$. Броячът работи при $R_9(1)=0$ или (И) $R_9(2)=0$
- приложение — за броячи с коефициент 10, 2 и 5.

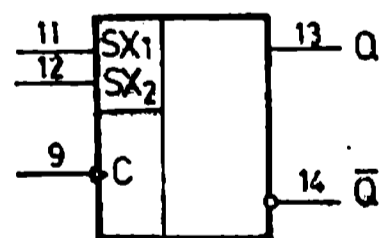
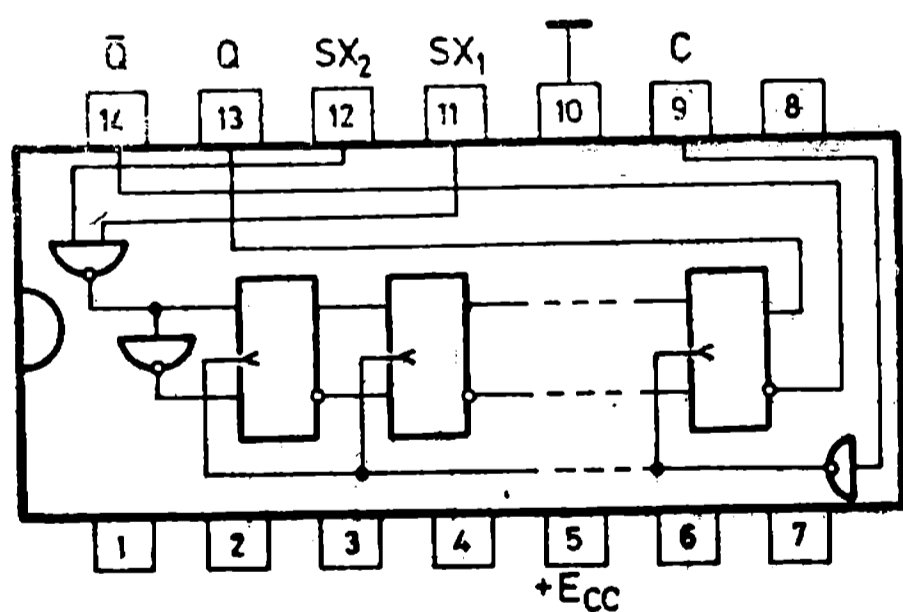


8-битов преместващ регистър

7491

Параметър	7491A	74LS91		74L91	
F_{\max} , MHz	10	10		3	
$t_{\text{всп}}$, ns	25	25		77	
I_{CC} (I_{CCmax}), mA	35 (58)	12 (20)		3,5 (6,6)	
$N_{\text{вх}}$ — всеки вход	1	1		1	
N_{Q}	10	20		20	

- регистър с последователен вход и последователен изход
- информацията в регистъра се премества отляво надясно от положителния фронт на тактовия импулс С
- на входа С е включен буферен логически елемент
- двата последователни входа SX_1 и SX_2 са обединени с логическата операция И
- Q — последователен изход

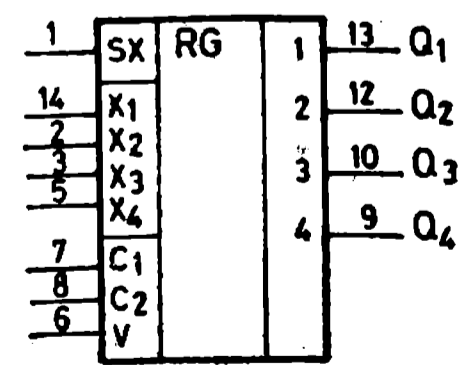
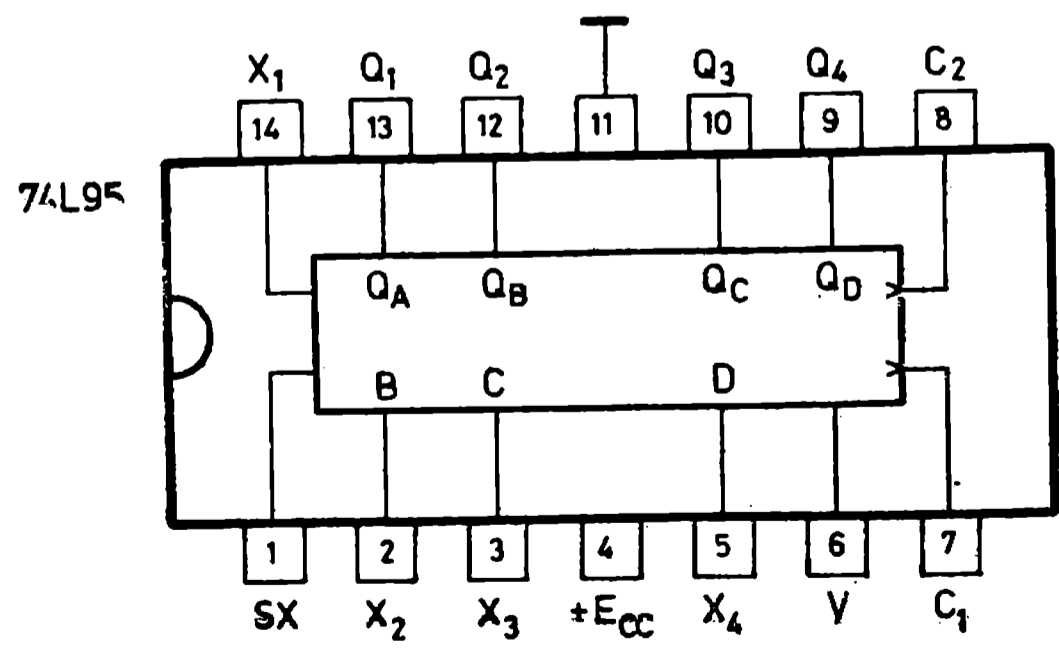
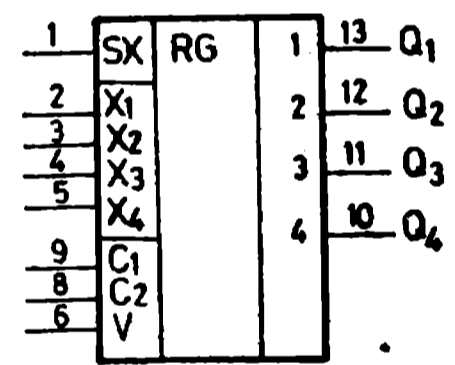
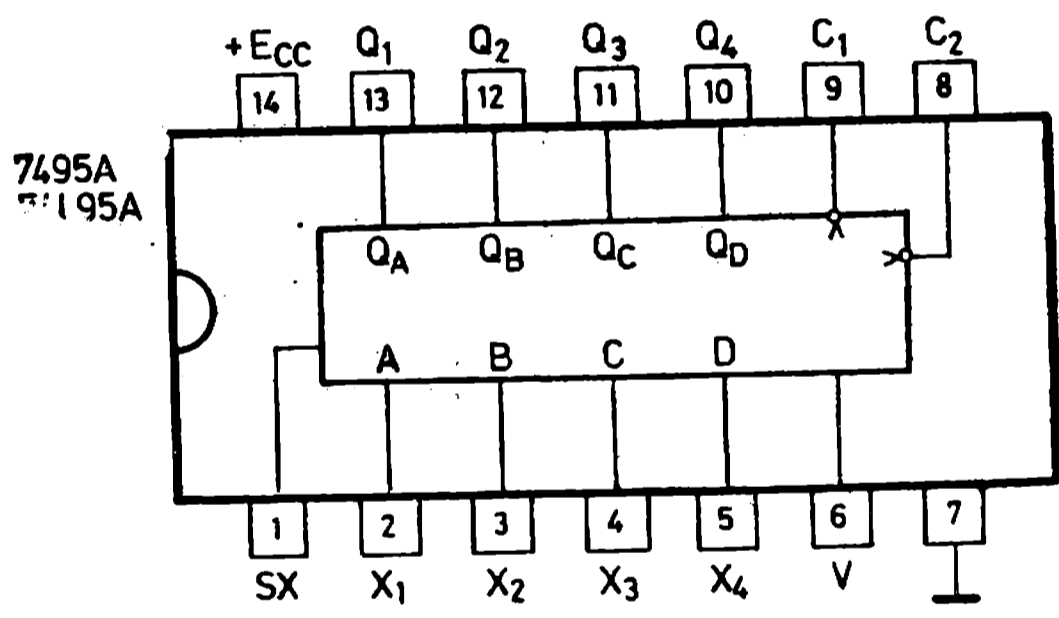


4-битов преместващ регистър

7495

Параметър	7495A	74LS95A	74L95	
	K155IP1			
F_{max} , MHz	25	25	3	
t_{in} — вход C, ns	20	25	200	
t_s , ns	15	20	100	
t_h , ns	0	10	120	
t_{3cp} — вход C, ns	19,5	32,5	120	
I_{CC} (I_{CCmax}), mA	39 (63)	13 (21)	3,8 (9)	
$N_{вх}$ — вход C	1	2	2	
— вход V	2	1	1	
— входове X	1	1	1	
N_Q (N_{Q1})	10 (20)	20	20	

- регистър с последователни и паралелни входове и изходи
- информацията, записана в регистъра, се премества от отрицателния фронт на тактовите импулси C
- SX — последователен вход
- Q_1 — Q_4 паралелни изходи
- X_1 — X_4 паралелни входове
- V — вход за определяне режима на работа. При $V=0$ преместването е отляво надясно от входа SX, под действие на тактовите импулси C_1 . При $V=1$ информацията се въвежда от входовете X_1 — X_4 под действието на тактовите импулси C_2 . В този режим чрез свързване на X_1 с Q_2 , X_2 с Q_3 и т. н. се построява регистър с преместване отляво наляво
- при смяна на нивото на сигнала V нивото на входовете C_1 и C_2 трябва да е 0.

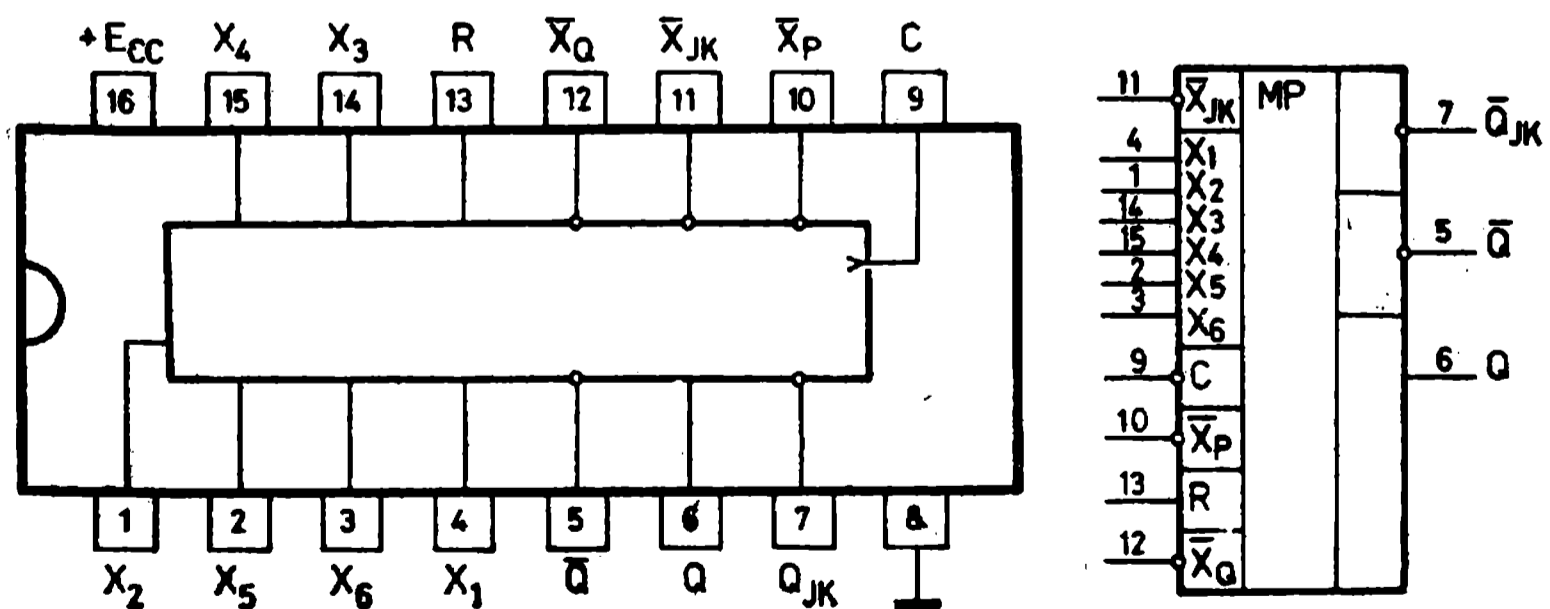


Параметър	7497				
	K155IE8				
F_{max} , MHz	25				
F_H — вход C, ns	20				
— вход R, ns	15				
t_S , ns	25				
t_H , ns	20				
I_{CC} ($I_{CC max}$), mA	80 (120)				
$N_{вх}$ — вход C	2				
— всички други	1				
N_Q	10				

- тригерите се превключват от отрицателния фронт на тактовите импулси
- R — нулиращ вход. Тригерите се нулират при $R=1$, независимо от състоянието на входовете C, \bar{X}_P и \bar{X}_{jk}
- \bar{X}_P — разрешаващ (стробиращ) вход. При $\bar{X}_P=1$ се забранява постъпването на тактови импулси от входа C към брояча
- \bar{X}_{jk} — информационен вход
- X_Q — вход за сигнал при последователно свързване на 7497
- при работа входовете R, \bar{X}_P и \bar{X}_{jk} трябва да се свържат към ниво 0, а \bar{X}_Q — към ниво 1
- \bar{Q}_{jk} — изход за сигнал за пренос при последователно свързване на 7497
- Q — \bar{Q} — прав и инверсен изход
- при последователно свързване на две или повече 7497 изходът \bar{Q}_{jk} се свързва с входа \bar{X}_P и \bar{X}_{jk} , а изходът Q — с входа \bar{X}_Q
- приложение — делител на честота с променлив коефициент на деление K, където

$$K = 64 / (2^0 X_0 + 2^1 X_1 + 2^2 X_2 + 2^3 X_3 + 2^4 X_4 + 2^5 X_5)$$

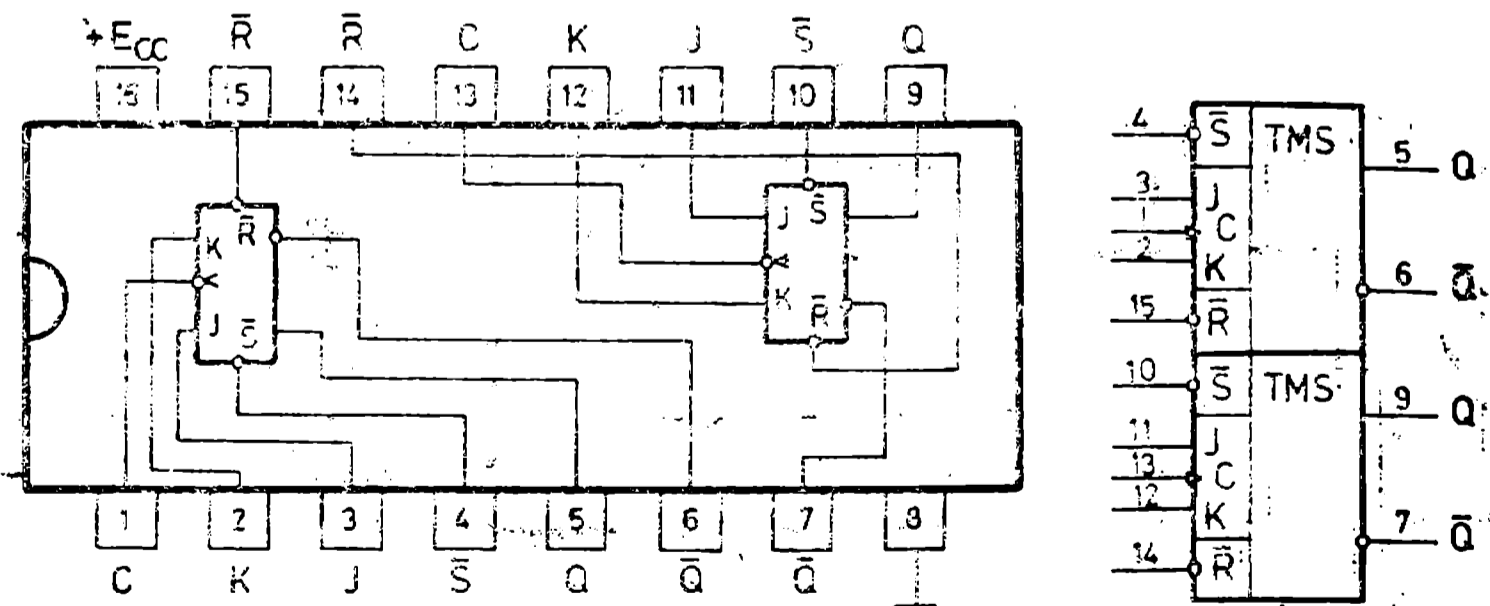
Тук $X_0 - X_5$ са нивата на сигналите, подадени на входовете $X_0 - X_5$



Параметър	74LS112	74S112	K531TB9
F_{max} , MHz	30	80	
$t_{н(1)}$ — вход C, ns	20	6	
$t_{н(0)}$ — вход C, ns	25	7,3	
t_S , ns	20	30	
t_h , ns	0	0	
t_{301} ($t_{301 max}$), ns	11 (20)	4 (7)	
t_{310} ($t_{310 max}$), ns	15 (30)	4 (7)	
I_{CC}^* ($I_{CC max}^*$), mA	2 (4)	15 (25)	
$N_{вх}$ — вход C	4	2	
$N_{вх}$ ($N_{вх1}$) — вход \bar{R} \bar{S}	2,2 (3)	3,5 (2)	
$N_{вх}$ — вход J, K	1	2	
N_Q (N_{Q1})	22,2 (20)	10 (20)	

* за всеки тригер

— тригерите се превключват от отрицателния фронт на тактовите импулси C
 — \bar{R} , \bar{S} — нулиращ и установяващ вход. При $\bar{R}=0$ и $\bar{S}=1$ тригерът се нулира ($Q=0$). При $\bar{R}=1$ и $\bar{S}=0$ тригерът се установява в състояние $Q=1$. Тригерът се превключва (от C) при $\bar{R}=1$ и $\bar{S}=1$.



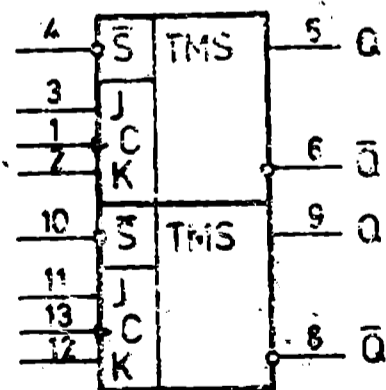
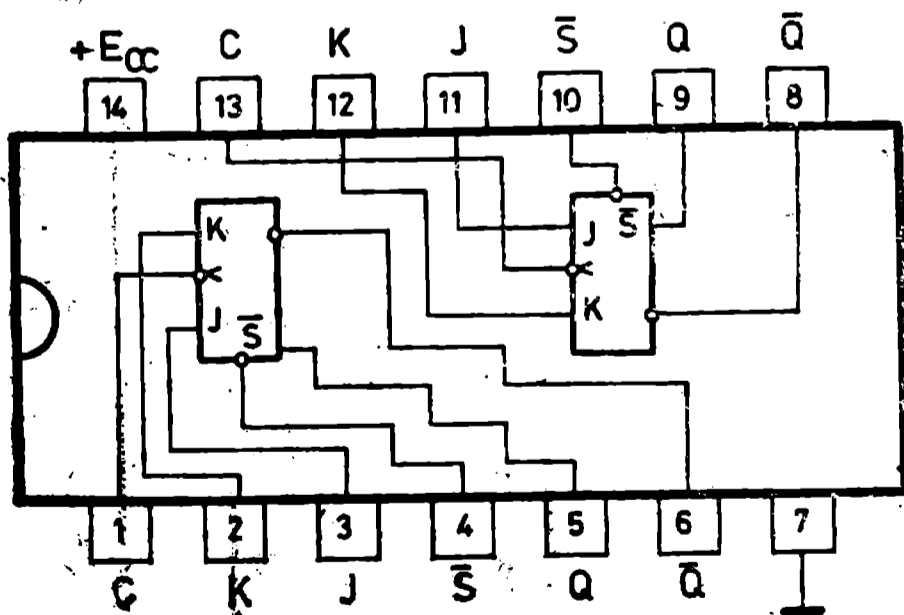
Параметър	74LS113	74S113	K531TB10
F_{max} , MHz	30	80	
$t_H(1)$ — вход C, ns	20	6	
$t_H(0)$ вход C, ns	25	6,5	
t_S , ns	20	3	
t_H , ns	0	0	
$t_{301} (t_{301 max})$, ns	11(20)	4(7)	
$t_{310} (t_{310 max})$, ns	15(30)	5(7)	
$I_{CC}^* (I_{CC max}^*)$, mA	2(4)	15(25)	
$N_{вх}$ — вход C	4	2	
$N_{вх}(N_{вх1})$ — вход \bar{S}	2,2(3)	3,5(2)	
$N_{вх}$ — вход J,K	1	1	
$N_Q (N_{Q1})$	22,2(20)	10(20)	

* за всеки тригер

— тригерът се превключва от отрицателния фронт на тактовия импулс C

— \bar{S} — установяващ вход. При $\bar{S}=0$ тригерът се установява в състояние $Q=1$.

Тригерът се превключва (от C) при $\bar{S}=1$.



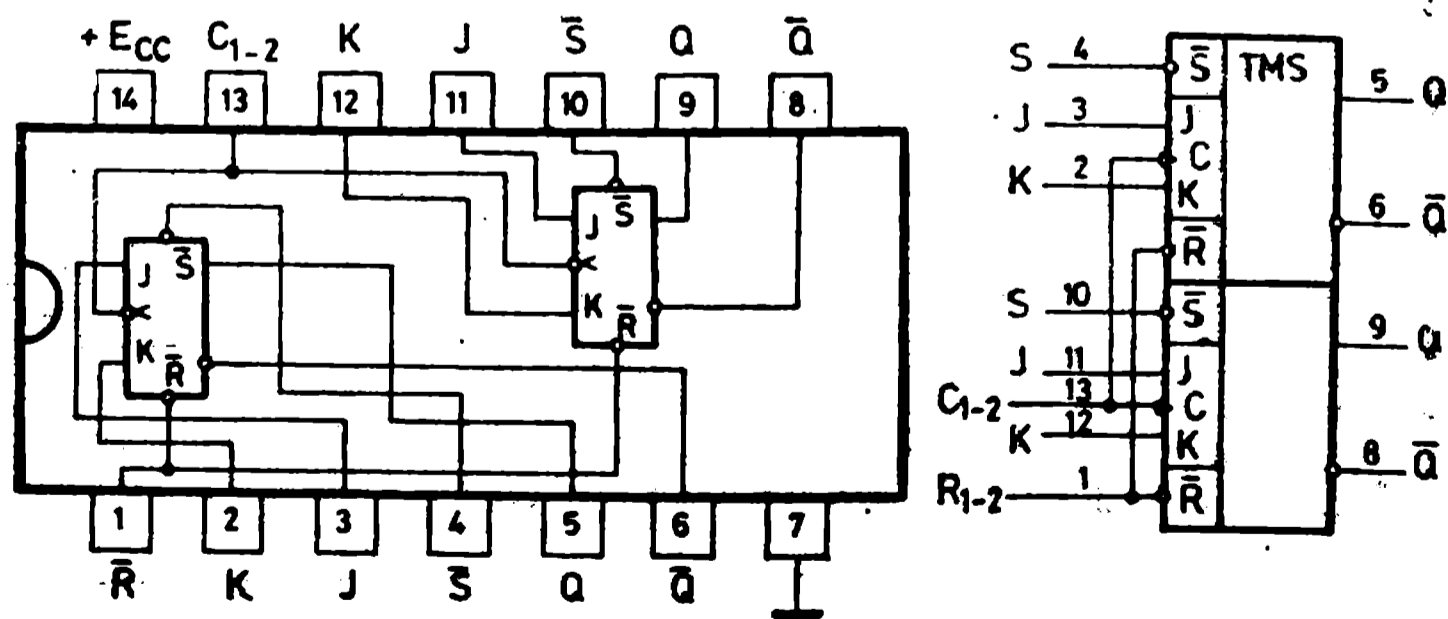
Параметър	74LS114	74S114	K531TB11
F_{max} , MHz	30	80	
$t_n(1)$ — вход C, ns	20	6	
$t_n(0)$ — вход C, ns	25	6,5	
t_s , ns	20	3	
t_h , ns	0	0	
t_{301} ($t_{301 max}$), ns	11 (20)	4 (7)	
t_{310} ($t_{310 max}$), ns	15 (30)	4 (7)	
I_{CC}^* ($I_{CC max}^*$), mA	2 (4)	15 (25)	
$N_{вх}$ — вход C	8	4	
$N_{вх}(N_{вх1})$ — вход \bar{R}	4,4 (6)	7 (4)	
— вход \bar{S}	2,2 (3)	3,5 (2)	
$N_{вх}$ — вход J, K	1	1	
$N_Q(N_{Q1})$	22,2 (20)	10 (20)	

* за всеки тригер

— тригерите се превключват от отрицателния фронт на тактовия импулс C. Тактовият вход C е общ за двата тригера

\bar{R} — нулиращ вход, общ за двата тригера. Тригерите се нулират ($Q=0$) при $\bar{R}=0$ и $\bar{S}=1$. Тригерът се превключва (от C) при $\bar{R}=1$ и $\bar{S}=1$

— \bar{S} — установяващи входове. При $\bar{S}=0$ и $\bar{R}=1$ тригерът се установява в състояние $Q=1$



Параметър	74121			74L121
	K155AG1			
$t_{и}, ns$	50			100
$t_{з ср}$ — от X_1, X_2 към Q , ns	47,5			150
$t_{з ср}$ — от X_3 към Q , ns	37,5			120
$I_{CC} (I_{CC max}), mA$	23 (40)			9 (20)
$N_{вх}$ — вход X_1, X_2	1			4,5
— вход X_3	2			9
$N_Q (N_{Q1})$	10			20 (40)

— входен сигнал $X = (\overline{X_1} + \overline{X_2}) X_3$

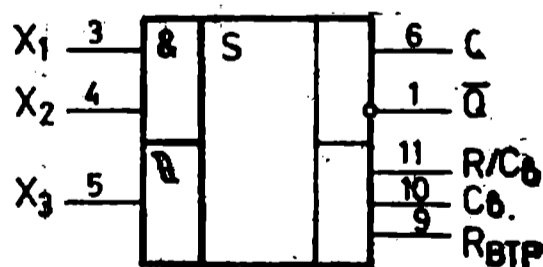
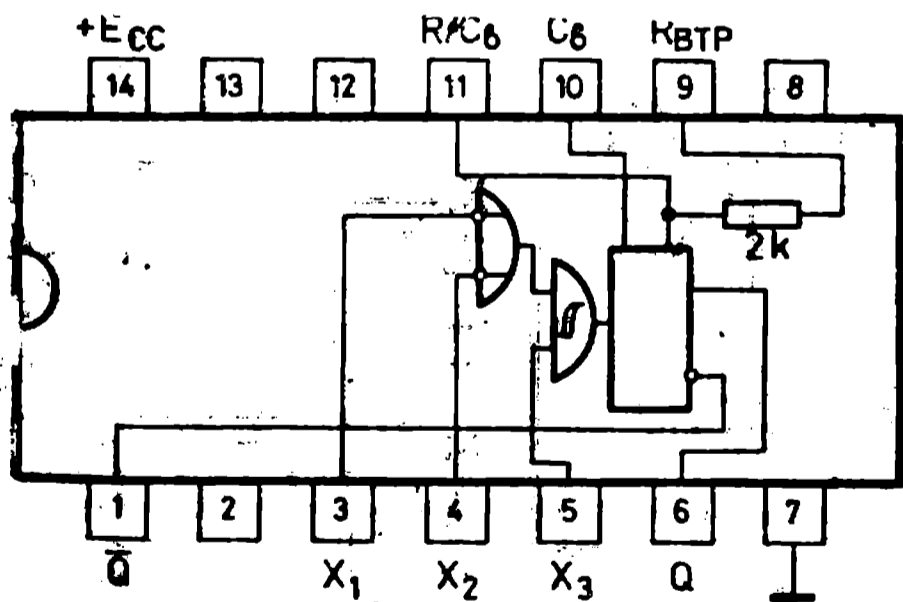
— скоростта на нарастване на фронтите на сигнала на входовете X_1 и X_2 — $1 V/\mu s$, а на входа X_3 — $1 V/s$ (на входа X_3 е включен тригер на Шмит)

— резисторът на времезадаващата верига се включва между извода R/C_B и положителния полюс на захранването. Съпротивлението може да е от 1,4 до 40 k Ω .

— кондензаторът на времезадаващата верига се включва между изводите R/C_B и C_B . Капацитетът може да е от 10 pF до 1000 μF .

— в интегралната схема е предвиден времезадаващ резистор със съпротивление 2 k Ω (извод 9)

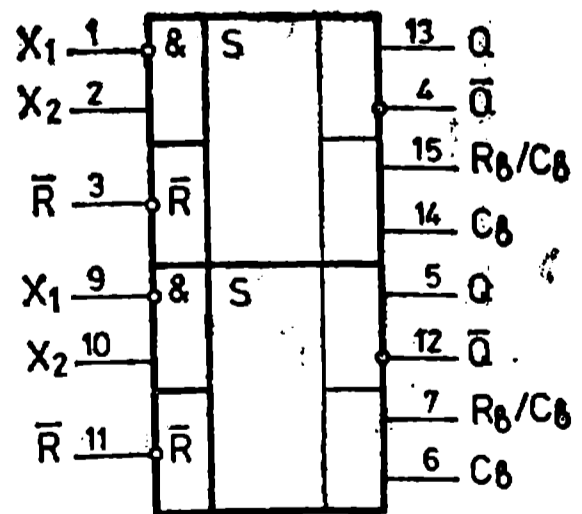
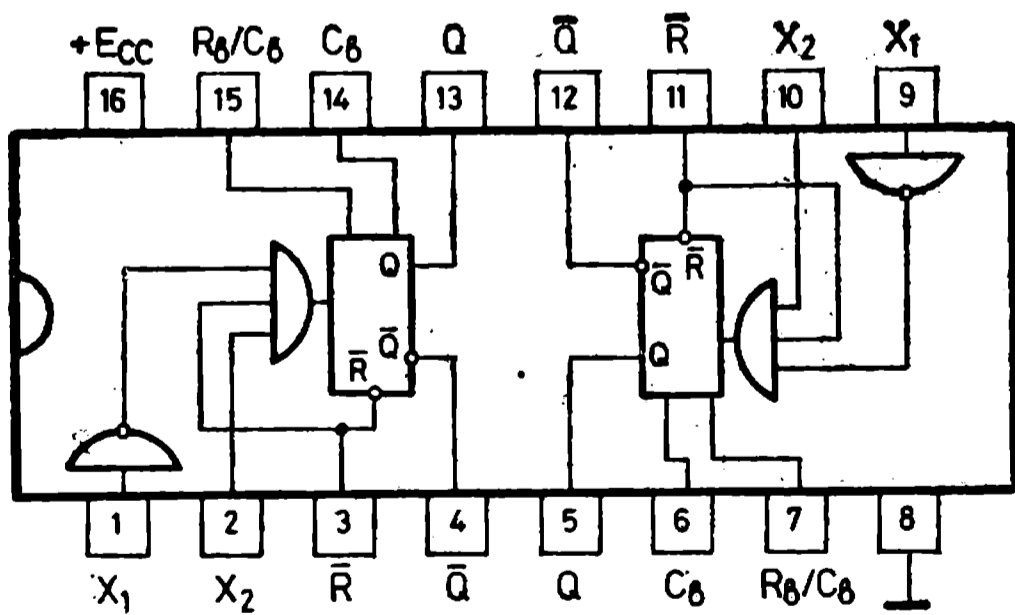
— продължителността на формирания импулс е $t_Q \approx 0,7 RC$ и може да бъде в границите от 40 ns до 28 s. Продължителността на входния импулс може да бъде по-малка или по-голяма от тази на изходния импулс



Два чакаци мултивибратора

Параметър	74123	74LS123		74L123	74123
	K155АГЗ				
t_n, ns	40	40		50	
$t_{cp} — от X_1 до Q, ns$	26	26		52	
$t_{cp} — от X_2 до Q, ns$	23	33		46	
$I_{CC} (I_{CC max}), mA$	46 (66)	12 (20)		23 (33)	
$N_{вх} — вход R$	2	1		9	
— вход X_1, X_2	1	1		4,5	
$N_Q (N_{Q1})$	10 (20)	20		40	

- входен сигнал — $X = \bar{X}_1 X_2$
- вход X_2 — мултивибраторът се пуска от положителния фронт
- вход X_1 — мултивибраторът се пуска от отрицателния фронт
- R — нулиращ вход. Мултивибраторът работи при $R=1$. При $R=0$ изходното състояние е $Q=0$, независимо от режима и входните сигнали на мултивибратора. Мултивибраторът се пуска от прехода $0 \rightarrow 1$ на сигнала R при $X_1=0$ и $X_2=1$.
- възможно е многократно пускане на мултивибратора по време на формиране на изходния импулс
- резисторът се включва между извода R_B/C_B и положителния полюс на захранването. Съпротивлението може да е от 5 до 50 kΩ.
- кондензаторът се включва между изводите R_B/C_B и C_B
- продължителността на формирания импулс е $t_Q = kRC \left(1 + \frac{0,7}{R}\right)$, където $k=0,28$ за 74123 и $k=0,29$ за 74LS123. При 74LS123 $t_Q = 0,4 RC$. Тук R е в kΩ, C — в pF, а t_Q — в ns

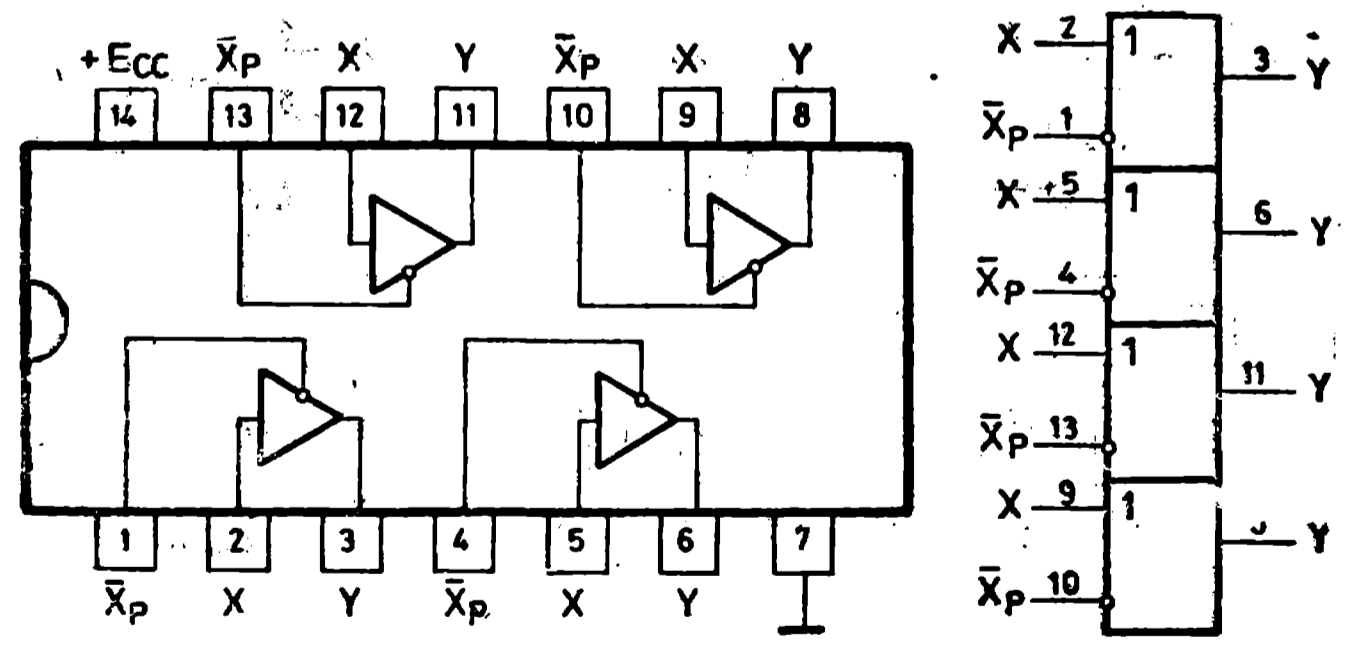


Параметър	74125	74LS125			
	К155ЛП8				
t_{301} , ns	13	18			
t_{310} , ns	18	15			
I_{CC} ($I_{CC \max}$), mA	32 (54)	(20)			
$N_{вх}$	1	1			
N_Q	10	40			
I_{Q0} , mA	16	16			
I_{Q1} , mA	5,2	2,6			

— приложение — за директно свързване към линии за предаване на данни
 — в третото състояние изходът е високоомен (състояние z)

Таблица за истинност

Входове		Изход Y
\bar{X}_p	X	
1	X	Z
0	1	1
0	0	0

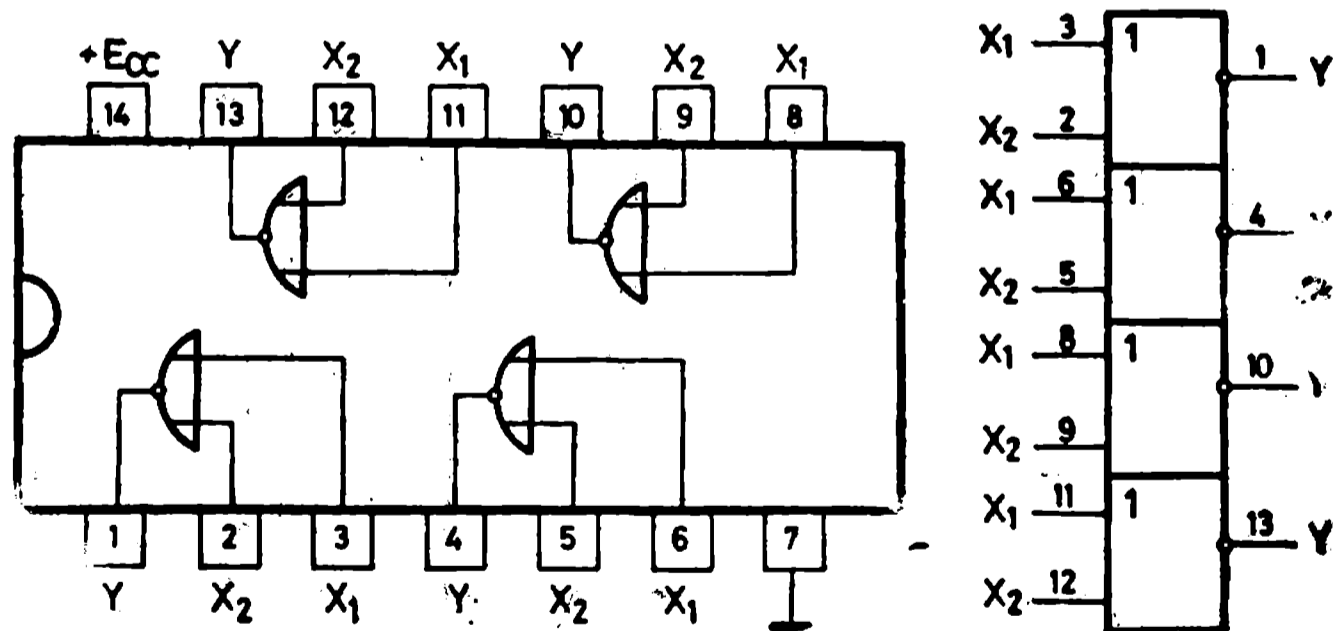


Параметър	74128			
	K155ЛЕ6			
$t_{801} (t_{301 \max}), ns$	6 (9)			
$t_{310} (t_{310 \max}), ns$	8 (12)			
$I_{CC1} (I_{CC1 \max}), mA$	12 (21)			
$I_{CC0} (I_{CC0 \max}), mA$	33 (57)			
N_{\max}	1			
N_Q	30			
I_{Q0}, mA	48			
$I_{Q1} (при U_{Q1}=2V), mA$	42,4			

— приложение — за работа с кабел с характеристично съпротивление 50Ω или 75Ω

— изводи като на 7402

— логическо уравнение: $Y = \overline{X_1 + X_2}$



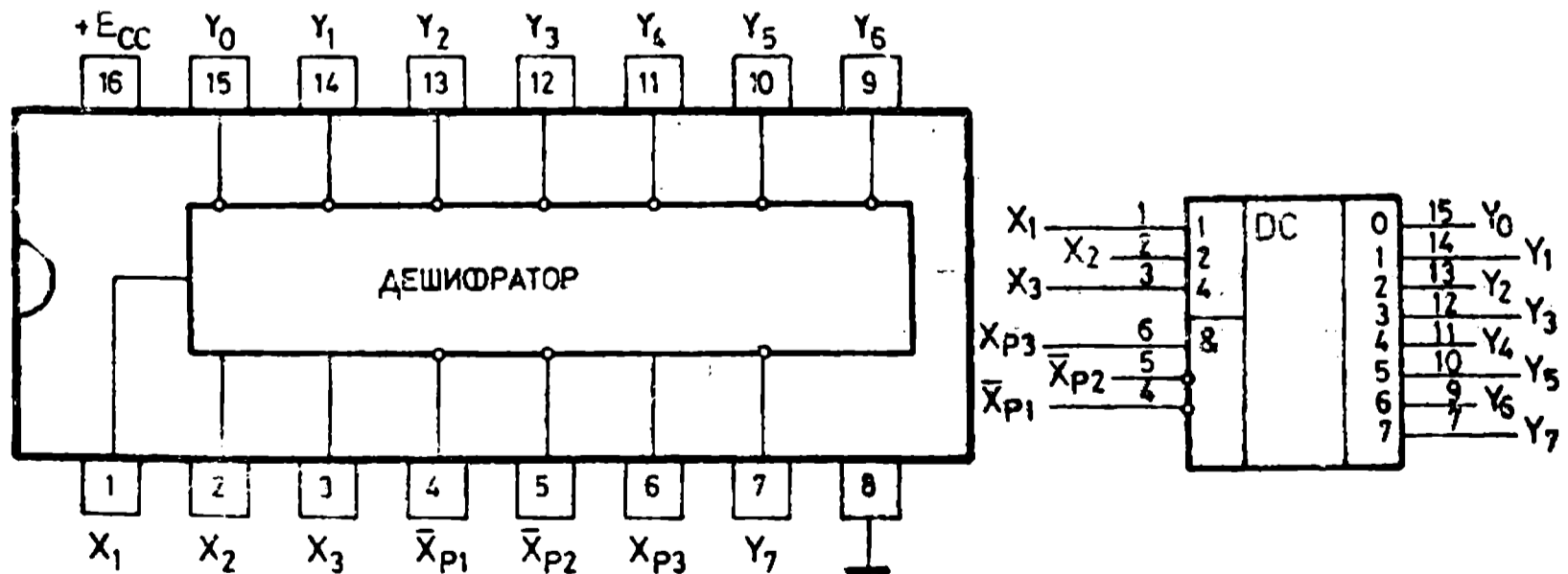
Параметър	74LS138	74S148
	К555ИД 7	
$t_{301} (t_{301 \max}), \text{нс}$	13 (20)	4,5 (7)
$t_{310} (t_{310 \max}), \text{нс}$	20 (41)	7 (10,5)
$I_{CC} (I_{CC \max}), \text{мА}$	6,3 (10)	49 (74)
$N_{\text{вх}}$ — всеки вход	1	1
$N_Q (N_{Q1})$ — всеки изход	22 (20)	10 (20)

- $X_{p1}, \bar{X}_{p2}, \bar{X}_{p3}$ — разрешаващи входове, свързани с логическото уравнение $X_p = X_{p1}(\bar{X}_{p2} + \bar{X}_{p3})$. За да функционира дешифраторът трябва $X_{p1} = 1, \bar{X}_{p2} = 0, \bar{X}_{p3} = 0$. В противен случай на всички изходи се установява ниво 1.
- X_1, X_2, X_3 — входове на дешифратора
- $Y_0 - Y_7$ — изходи на дешифратора

Таблица на истинност

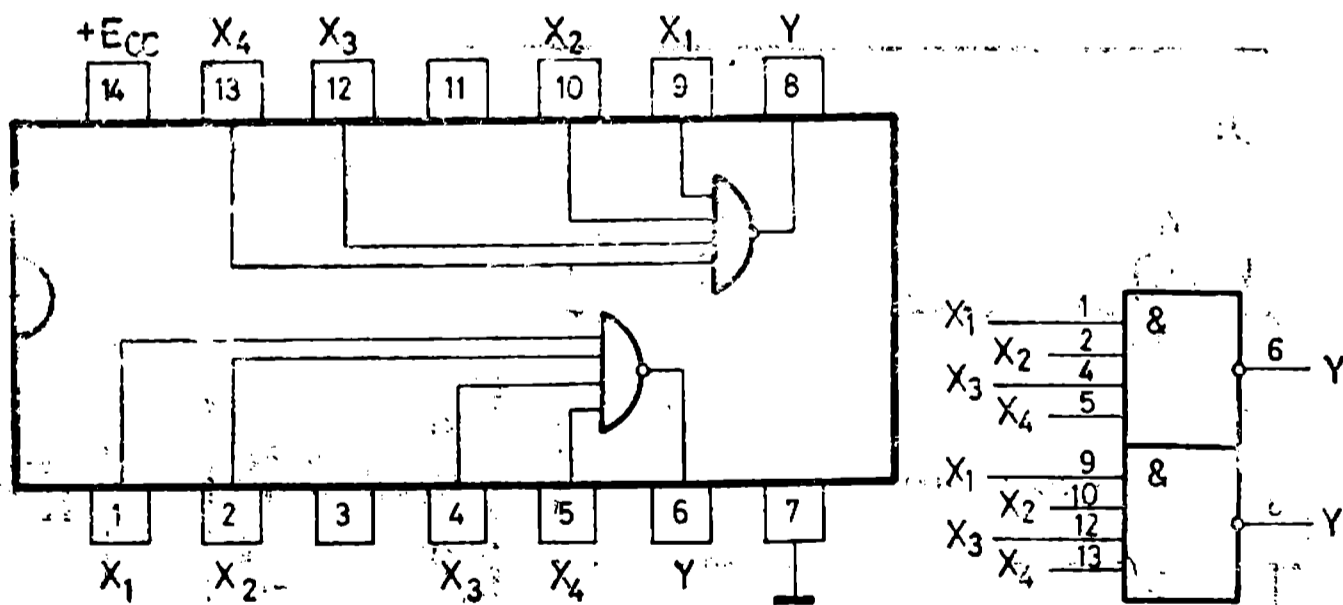
Входове			Изходи							
X_{p1}	X_p^*	X_1, X_2, X_3	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7
X	1	X X X	1	1	1	1	1	1	1	1
0	X	X X X	1	1	1	1	1	1	1	1
1	0	0 0 0	0	1	1	1	1	1	1	1
1	0	0 0 1	1	0	1	1	1	1	1	1
1	0	0 1 0	1	1	0	1	1	1	1	1
1	0	0 1 1	1	1	1	0	1	1	1	1
1	0	1 0 0	1	1	1	1	0	1	1	1
1	0	1 0 1	1	1	1	1	1	0	1	1
1	0	1 1 0	1	1	1	1	1	1	0	1
1	0	1 1 1	1	1	1	1	1	1	1	0

$$X_p^* = \bar{X}_{p2} + \bar{X}_{p3}$$



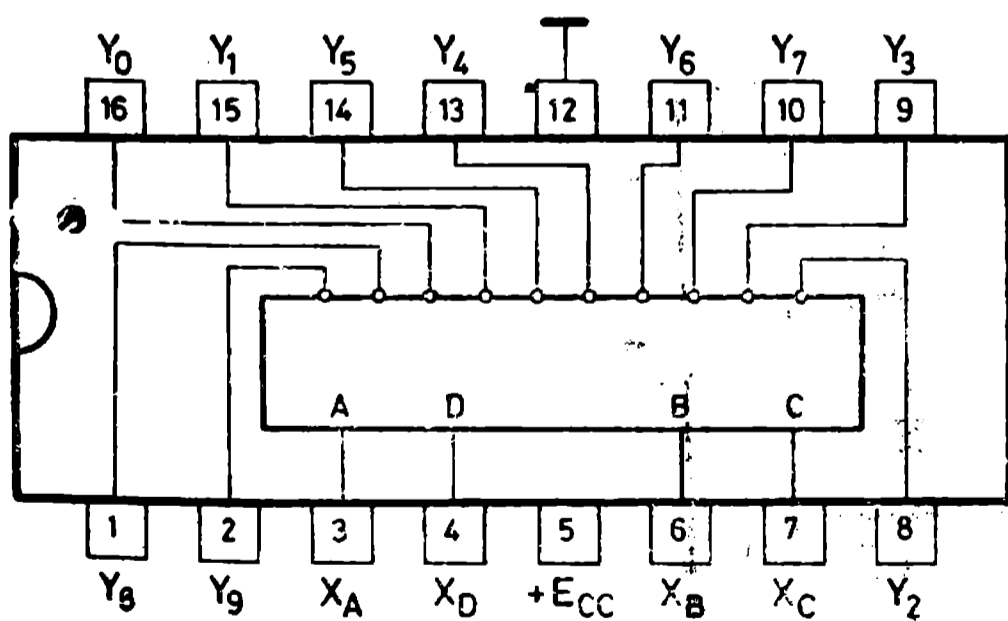
Параметър	74S140	
	K531ЛА16	
$t_{301} (t_{301 \max}), ns$	4 (6,5)	
$t_{310} (t_{310 \max}), ns$	4 (6,5)	
$I_{CC1} (I_{CC1 \max}), mA$	10 (18)	
$I_{CC0} (I_{CC0 \max}), mA$	25 (44)	
$N_{вх}$	2	
N_Q	30	
I_{Q0}, mA	60	
$I_{Q1} (при U_{Q1}=2V), mA$	40	

- приложение — за работа с кабели с характеристично съпротивление 50 или 75 Ω
- изводи — като на .. 20
- логическо уравнение — $Y = X_1 X_2 X_3 X_4$



Параметър	74141			
	K155ИД1			
E_{Qmax} , V	60			
I_{Q0max} , mA	7			
I_Q — утечка при $E_Q = 55$ V, μ A	50			
I_{CC} ($I_{CC max}$), mA	16 (25)			
$N_{вх}$ — вход X_A	1			
— входове X_B, X_C, X_D	2			

- приложение — за управление на цифрови газоразрядни лампи,
- таблица на истинност — като на 7442
- X_A, X_B, X_C и X_D — входове, които се свързват към двоичнодесетичен брояч
- Y_0, Y_9 — изходи, които се свързват към съответните катоди на газоразрядните лампи



X_A	X_B	X_C	X_D	B/D	0	1	2	3	4	5	6	7	8	9
3	6	7	4		16	15	6	9	13	14	11	10	1	2
					Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7	Y_8	Y_9

Параметър	74150			
	K155КП1			
t_{301} — входове $X_0 - X_{15}$, ns	20			
t_{310} — входове $X_0 - X_{15}$, ns	14			
t_{301} — входове $X_A - X_D$, ns	35			
t_{310} — входове $X_A - X_D$, ns	33			
$I_{CC}(I_{CCmax})$, mA	40 (68)			
$N_{вх}$	1			
N_Q	10			

— приложение — комутиране на 16 входни сигнала към един изход, генератор на функция с пет променливи

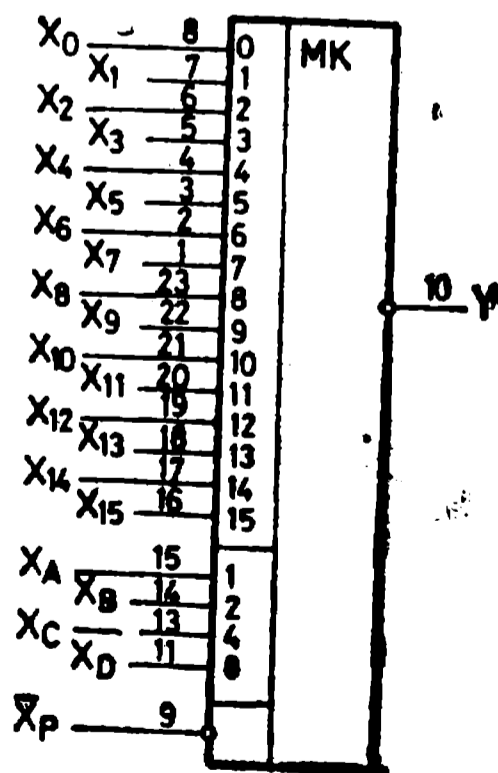
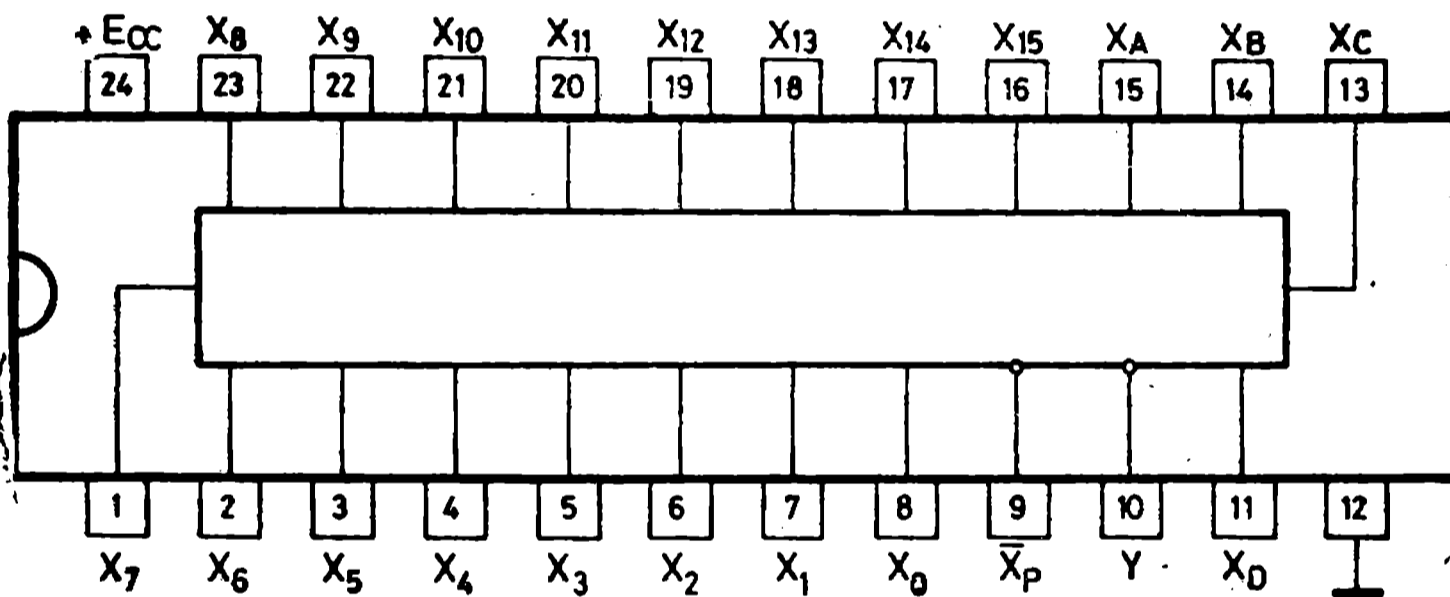
— \bar{X}_p — разрешаващ (стробиращ) вход. При $\bar{X}_p=1$ изходът е в състояние $Y=1$. Мултиплексорът функционира при $X_p=0$.

— $X_0 - X_{15}$ — входове. На изхода входните сигнали са инвертирани

— $X_A - X_D$ — адресни входове

— логическа функция:

$$Y = X_p (\bar{X}_0 \bar{X}_D \bar{X}_C \bar{X}_B \bar{X}_A + \bar{X}_1 \bar{X}_D \bar{X}_C \bar{X}_B \bar{X}_A + \dots + \bar{X}_{15} \bar{X}_D \bar{X}_C \bar{X}_B \bar{X}_A)$$



Параметър	74151A	74LS151	74S151		
	K155КП7				
t_{201} — от X_0 — X_7 към Y , ns	29	24	12		
t_{310} — от X_0 — X_7 към Y , ns	24	17	12		
t_{301} — от X_A — X_C към Y , ns	52	30	18		
t_{310} — от X_A — X_C към Y , ns	30	26	18		
I_{CC} ($I_{CC \max}$), mA	29 (48)	6 (10)	45 (70)		
$N_{вх}$	1	1	1		
N_Q (N_{Q1})	10 (20)	20	10 (20)		

— приложение — комутиране на 8 входни сигнала към един изход, генератор на функция с четири променливи

— \bar{X}_P — разрешаващ (стробиращ) вход. При $\bar{X}_P=1$ изходът е в състояние $Y=0$.

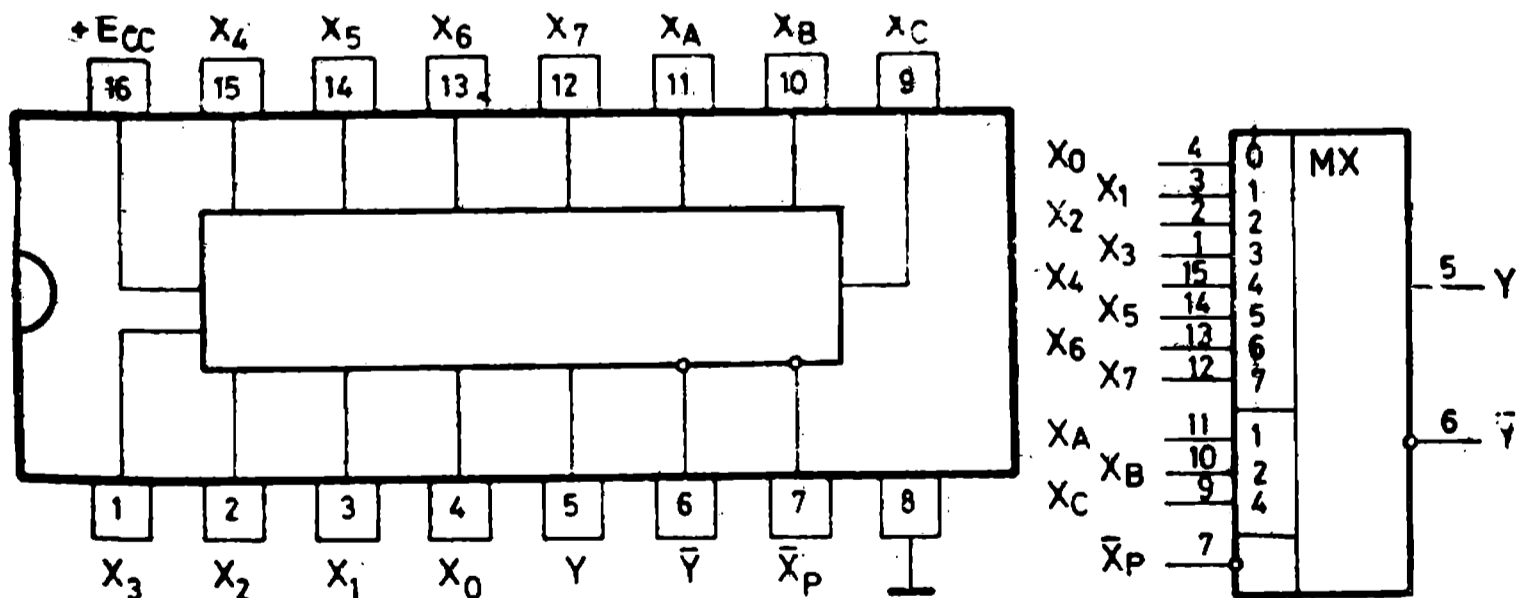
Мултиплексорът функционира при $\bar{X}_P=0$.

— X_0 — X_7 — входове

— X_A , X_B , X_C — адресни входове

— логическа функция:

$$Y = \bar{X}_P (\bar{X}_0 \bar{X}_C \bar{X}_B \bar{X}_A + X_1 \bar{X}_C \bar{X}_B \bar{X}_A + \dots + X_7 X_C X_B X_A)$$

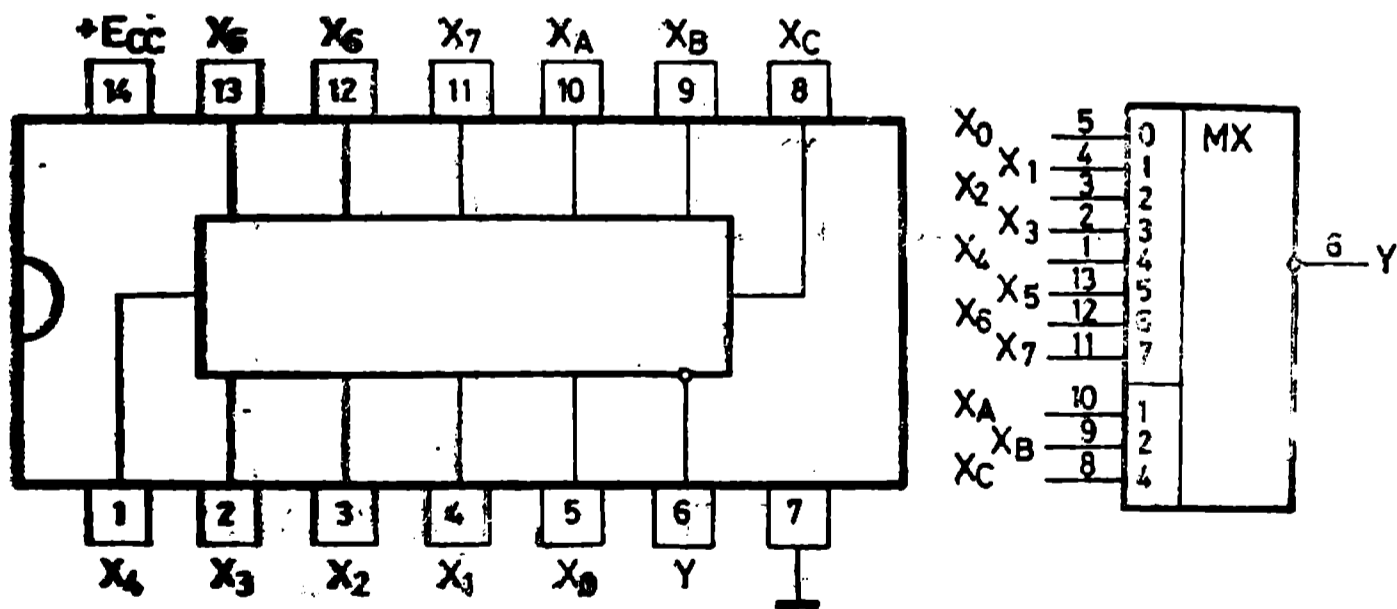


Параметър	74152A	74LS152			
	K155КП5				
$t_{зср}$ — от X_0 — X_7 към \bar{Y} , ns	8	13			
$t_{з01}$ — от X_A — X_C към \bar{Y} , ns	17	14			
$t_{з10}$ — от X_A — X_C към \bar{Y} , ns	19	20			
I_{CC} ($I_{CC \max}$), mA	26 (43)	5,6 (9)			
$N_{вх}$	1	1			
N_Q (N_{Q1})	10 (20)	20			

— функционира също като . . .151, с тази разлика, че няма разрешаващ вход и прав изход

— логическа функция:

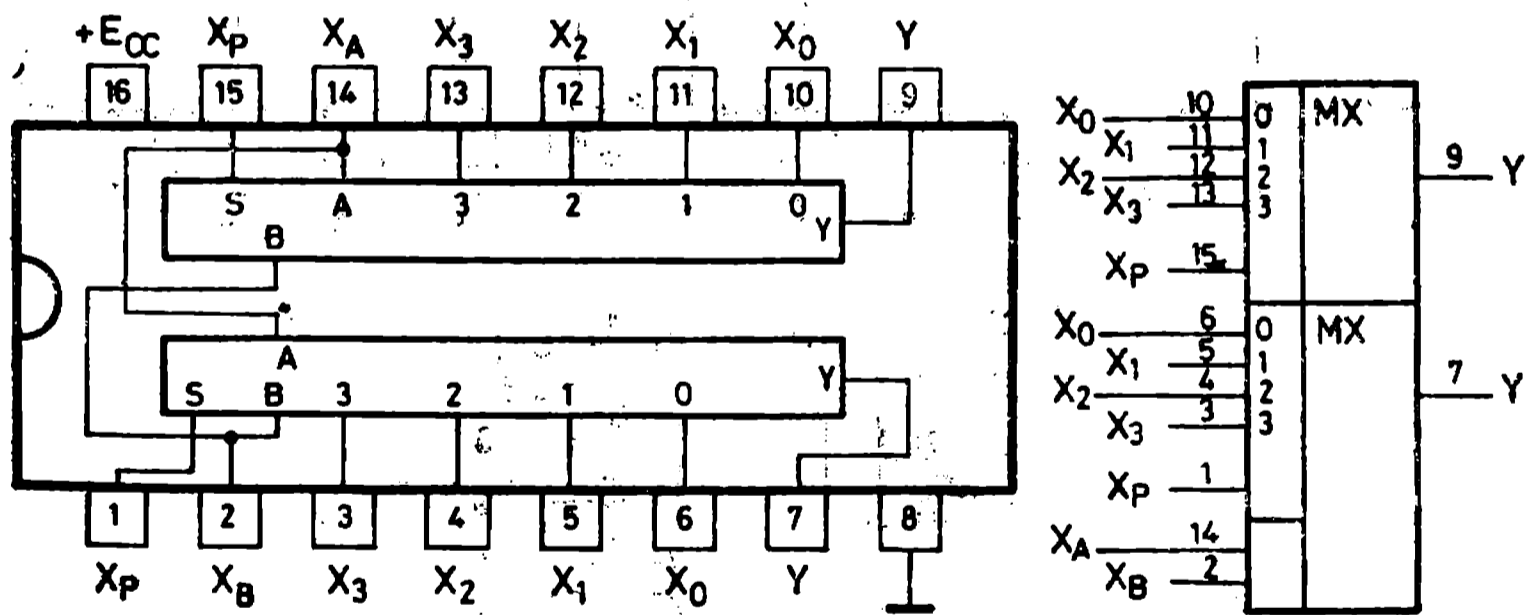
$$Y = (\bar{X}_0 \bar{X}_C \bar{X}_B \bar{X}_A + \bar{X}_1 \bar{X}_C \bar{X}_B \bar{X}_A + \dots + \bar{X}_7 \bar{X}_C \bar{X}_B \bar{X}_A)$$



Параметър	74153	74LS153	74S153	74L153
	K155КП2		K531КП2	
t_{301} — от X_0-X_3 към Y , ns	18	15	9	24
t_{310} — от X_0-X_3 към Y , ns	23	26	9	30
t_{301} — от X_A, X_B към Y , ns	34	18	29	44
t_{310} — от X_A, X_B към Y , ns	34	18	38	44
$I_{CC} (I_{CCmax})$, mA	36 (60)	6,2 (10)	45 (70)	18 (30)
$N_{вх}$	1	1	1	1
$N_Q (N_{Q1})$	10 (20)	20	10 (20)	40

- приложение — комутиране на четири входни сигнала към един изход
- X_0-X_3 — входове
- Y — изход
- X_A, X_B — адресни входове, общи за двата мултиплексора
- \bar{X}_p — разрешаващ (стробиращ) вход. Двата мултиплексора имат отделни разрешаващи входове. При $\bar{X}_p=1$ изходът е $Y=0$. Мултиплексорът функционира при $\bar{X}_p=0$.
- логическа функция:

$$Y = X_p (X_0 \bar{X}_B \bar{X}_A + X_1 \bar{X}_B X_A + X_2 X_B \bar{X}_A + X_3 X_B X_A)$$



Параметър	74154	74LS154		74L154
	К155ИДЗ			
$t_{301} (t_{301 \max}), \text{ns}$	24 (36)	(36)		48 (72)
$t_{310} (t_{310 \max}), \text{ns}$	22 (33)	(33)		44 (66)
$I_{CC} (I_{CC \max}), \text{mA}$	34 (56)	(14)		17 (28)
$N_{\text{вх}}$	1	1		4,5
$N_Q (N_{Q1})$	10 (20)	20		40

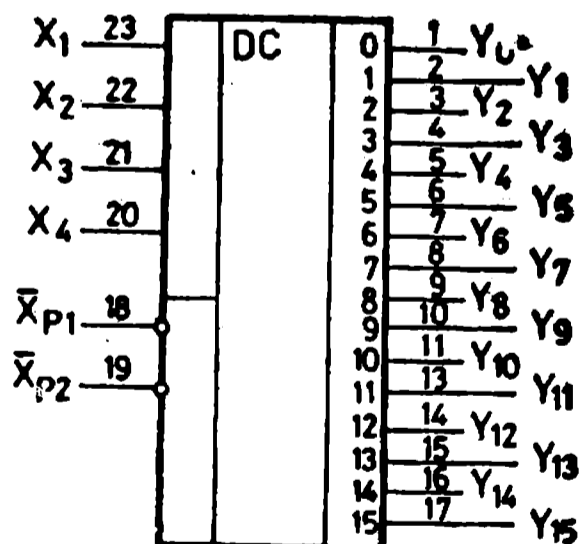
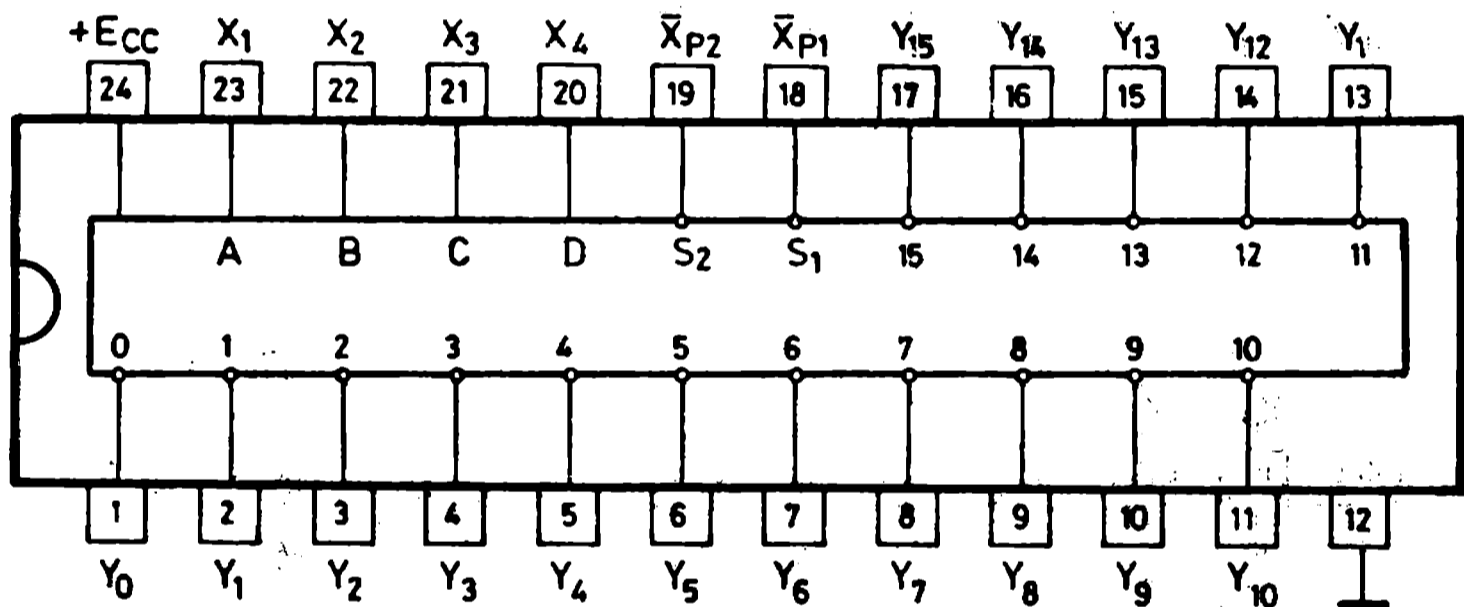
— $\bar{X}_{p1}, \bar{X}_{p2}$ — разрешаващи (стробиращи) входове, обединени с операцията ИЛИ-НЕ. Дешифраторът функционира при $\bar{X}_{p1}=0$ и $\bar{X}_{p2}=0$. Ако $\bar{X}_{p1}=1$ или $\bar{X}_{p2}=1$, на всички изходи нивото е 1 независимо от състоянието на входовете X_1-X_4 .

— X_1, X_2, X_3, X_4 — входове

— Y_0-Y_{15} — изходи

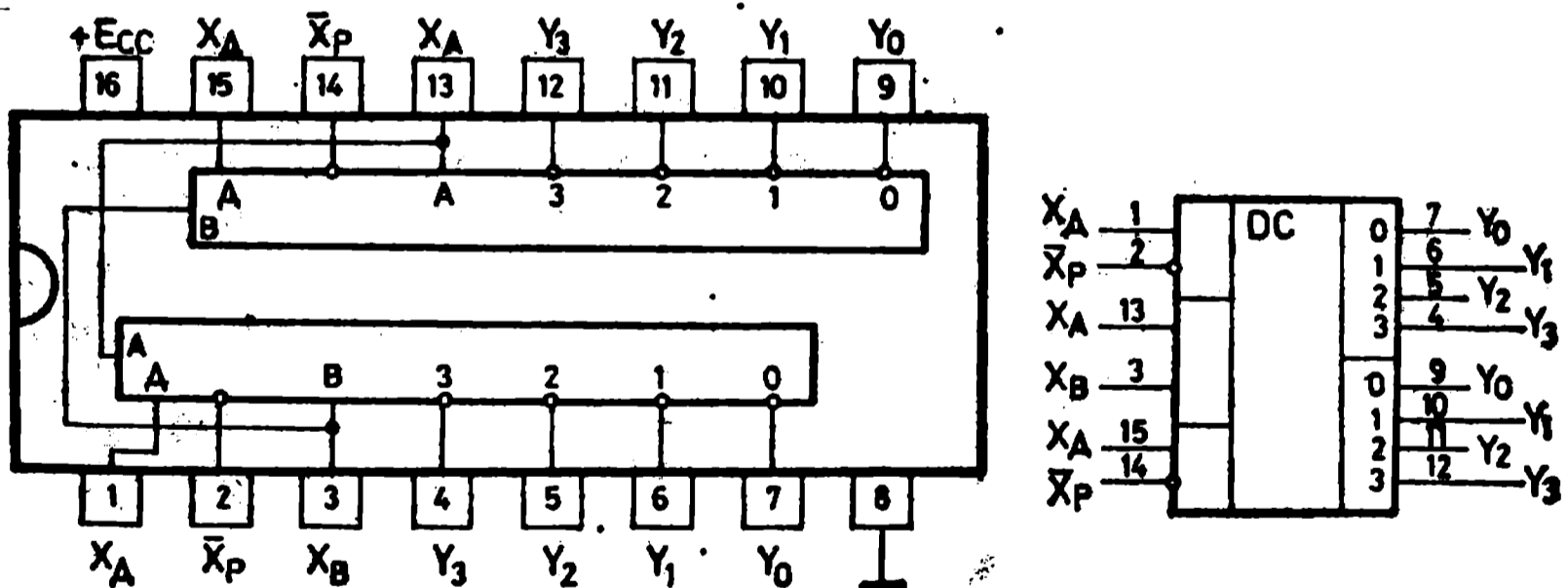
— логическа функция:

$$Y_0 = \bar{X}_D \bar{X}_C \bar{X}_B \bar{X}_A, Y_1 = \bar{X}_D \bar{X}_C \bar{X}_B X_A, \dots, Y_{15} = X_D X_C X_B X_A.$$



Параметър	74155	74LS155			
	К155ИД4	К555ИД4			
t_{301} — от X_A, X_B към \bar{Y} , ns	21	17			
t_{310} — от \bar{X}_A, X_B към \bar{Y} , ns	21	19			
$I_{CC} (I_{CCmax})$, mA	25 (40)	6,1 (10)			
$N_{вх}$	1	1			
N_Q	10	20			

— приложение: дешифратор 2 входа — 4 изхода; дешифратор 3 входа — 8 изхода; демультиплексор 1 вход — 4 изхода; демультиплексор 1 вход — 8 изхода
 — X_A, X_B — адресни входове (входове на дешифратора), общи за двата дешифратора/демультиплексора
 — $Y_0 - Y_3$ — изходи
 — X_d — информационен вход. Този сигнал определя нивото в извания от адресните входове изход на дешифратора (извод 1 — без инверсия, извод 15 — с инверсия)
 — X_p — разрешаващ (стробиращ) вход. При $X_p = 1$ всички изходи са в състояние 1, независимо от нивото на сигнала на останалите входове. Дешифраторът функционира при $X_p = 0$.



Параметър	74160	74LS160			
	K155ИЕ9				
	74161				
F_{max} , MHz	25	25			
$t_{и}$ — вход С, ns	25	25			
— вход R, ns	20	20			
t_s , ns	20	20			
t_h , ns	0	25			
t_{301} ($t_{301 max}$) — от С към Q, ns	13 (20)	16 (24)			
t_{310} ($t_{310 max}$) — от С към Q, ns	15 (23)	18 (27)			
I_{CC1} ($I_{CC1 max}$), mA	59 (94)	18 (31)			
I_{CC0} ($I_{CC0 max}$), mA	63 (101)	19 (32)			
$N_{вх}$ — вход С	2	3			
— вход XJK	2	2			
— вход $\bar{X}_S R$	1	2			
— другите входове	1	1			
N_Q (N_{Q1})	10 (20)	20			

— приложение — програмируем брояч с коефициент от 1:1 до 1:10 (за 74160) и до 1:16 (за 74161)

— тригерите се превключват от положителния фронт на тактовите импулси С

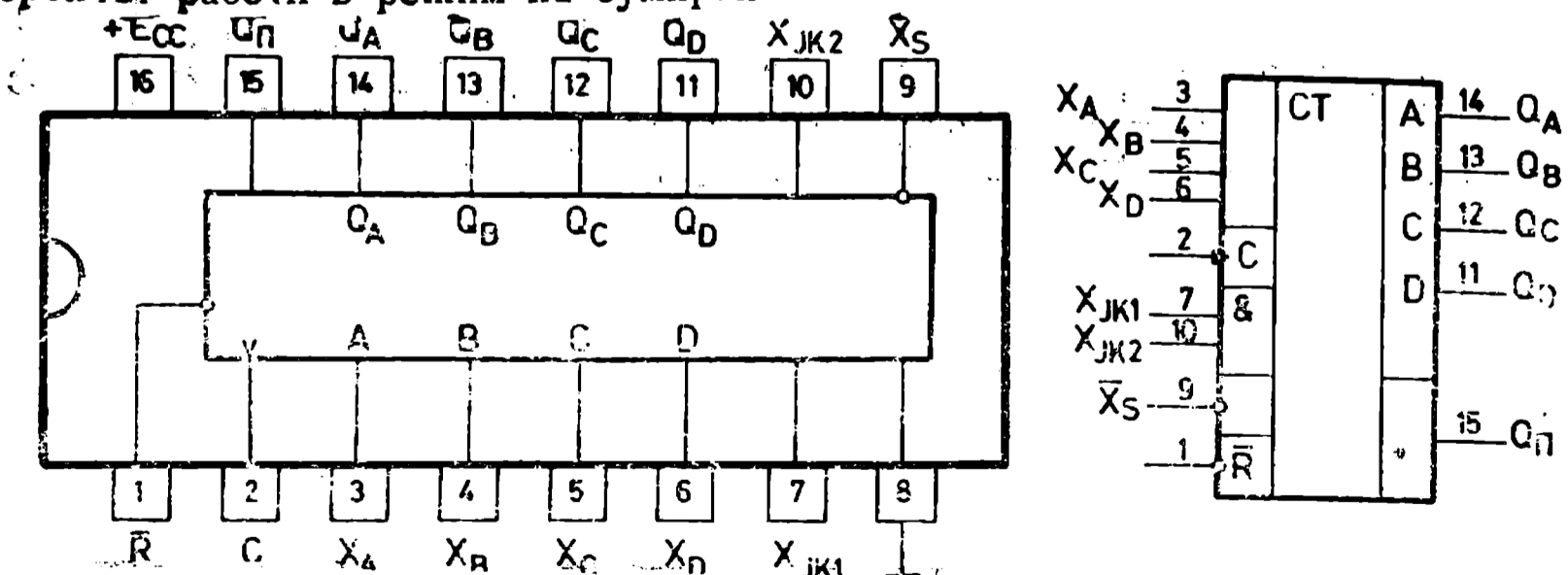
— R — нулиращ асинхронен вход. Тригерите се нулират при R=0. Броячът работи при R=1

— $X_A - X_D$ — входове за програмиране. При $\bar{X}_S = 0$ тригерите на брояча се установяват съответно на сигналите $X_A - X_D$. Програмирането е независимо от състоянието на входа XJK и протича при положителния фронт на тактовия импулс С. Броячът работи при $X_S = 1$

— Q_n — сигнал за пренос. При последователно свързване на броячите ...160 и ...161 изходът Q_n се свързва с входа XJK на следващия брояч.

— X_{JK1}, X_{JK2} — информационни входове, свързани с логическата функция И. За да работи броячът, трябва и на двата входа X_{JK1} и X_{JK2} нивото да е 1

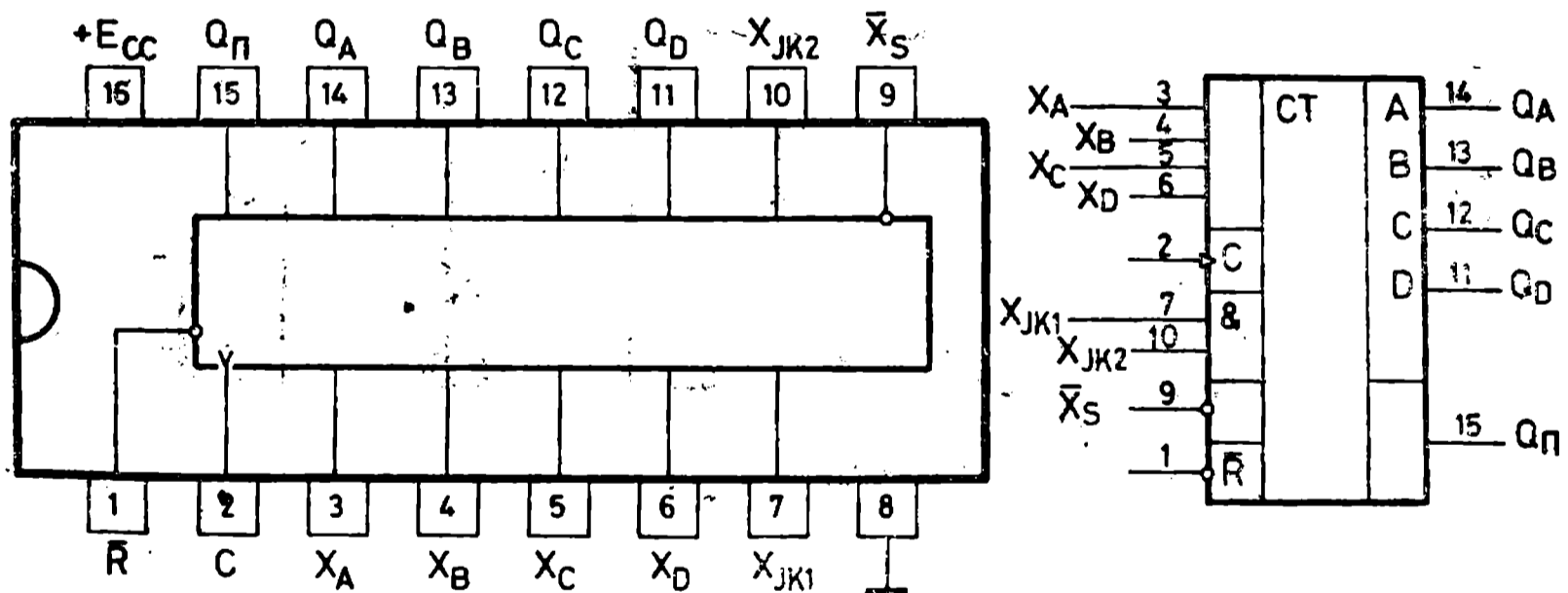
— броячът работи в режим на сумиране



Синхронен двоичнодесетичен брояч				74162
Синхронен брояч на 16				74163
Параметър	74162	74LS162	74S162	
	74163	74LS163	74S163	
F_{max} , MHz	25	25	40	
I_{CC} ($I_{CC max}$), mA	61 (97)	18 (31)	95	
$N_{вх}$ — вход С	2	3	1	
— вход X_{JK}	2	2	2	
— вход X_S, \bar{R}	1	2	1	
— другите входове	1	1	1	
N_Q (N_{Q1})	10 (20)	20	10 (20)	

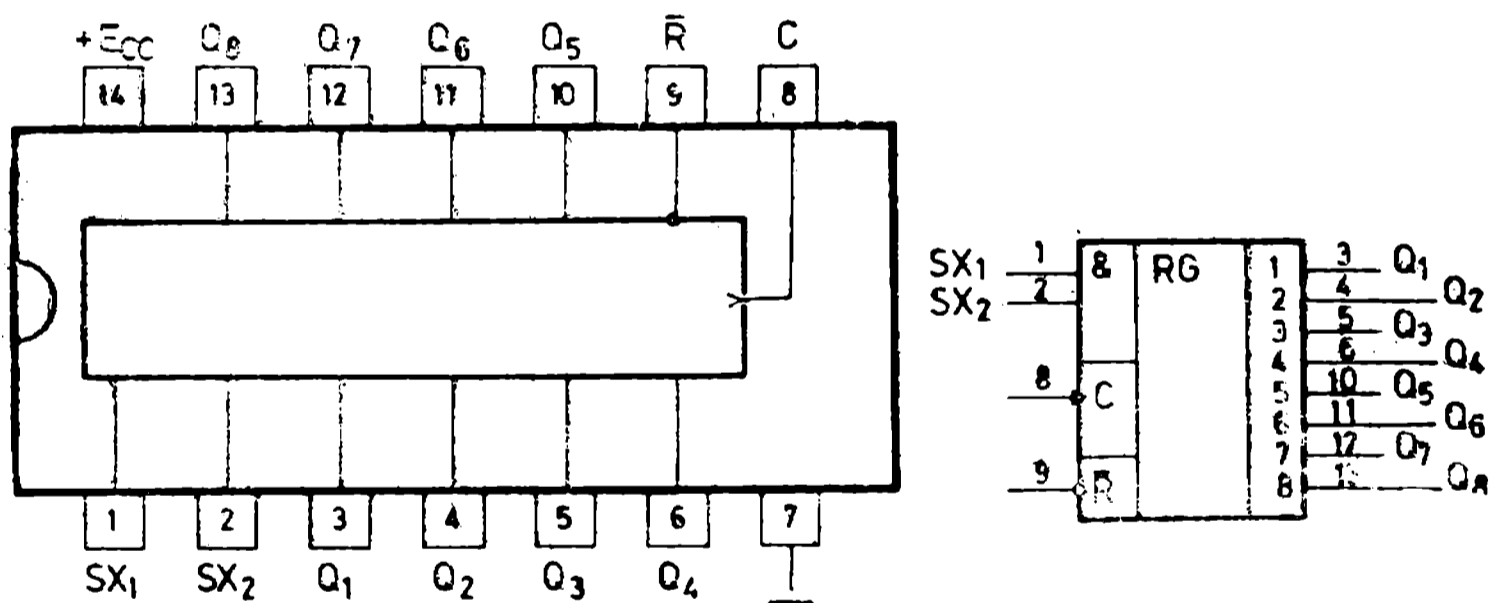
— .. 162 — функционира също като .. 160, с разлика, че входът \bar{R} е синхронен — нулирането протича при $\bar{R}=0$ от положителния фронт на тактовия импулс

— .. 163 — функционира също като .. 161 с разлика, че входът \bar{R} е синхронен



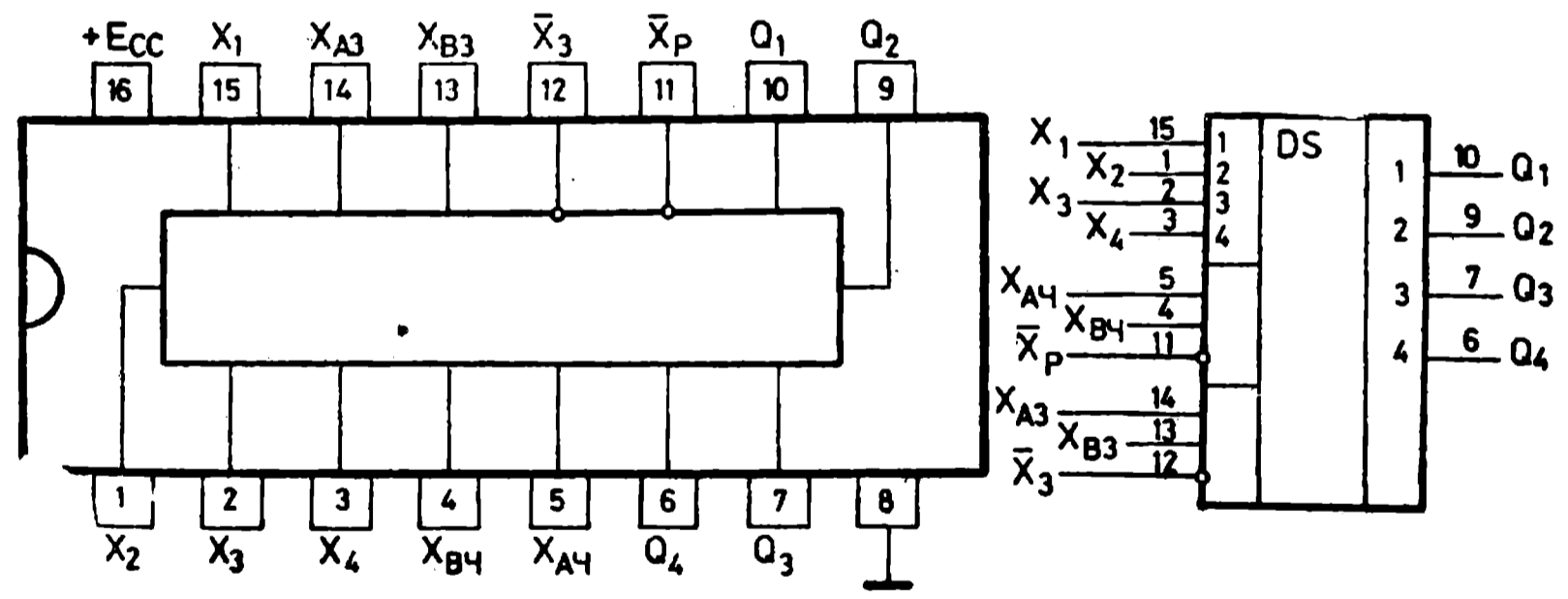
Параметър	74164	74LS164		74L164	
F_{\max} , MHz	25	25		12	
$t_{зсп}$, ns	19	19		38	
I_{CC} ($I_{CC \max}$), mA	37 (54)	16 (27)		19 (27)	
$N_{вх}$	1	1		4,5	
N_Q (N_{Q1})	5 (10)	20		20	

- тригерите се превключват от положителния фронт на тактовите импулси С.
- Информацията се премества отляво надясно
- SX_1, SX_2 — последователни входове, обединени с операцията И
- Q_1, Q_8 — паралелни изходи (Q_8 — последователен изход)
- \bar{R} — нулиращ вход. Тригерите се нулират при $\bar{R}=0$. Регистърът функционира при $\bar{R}=1$



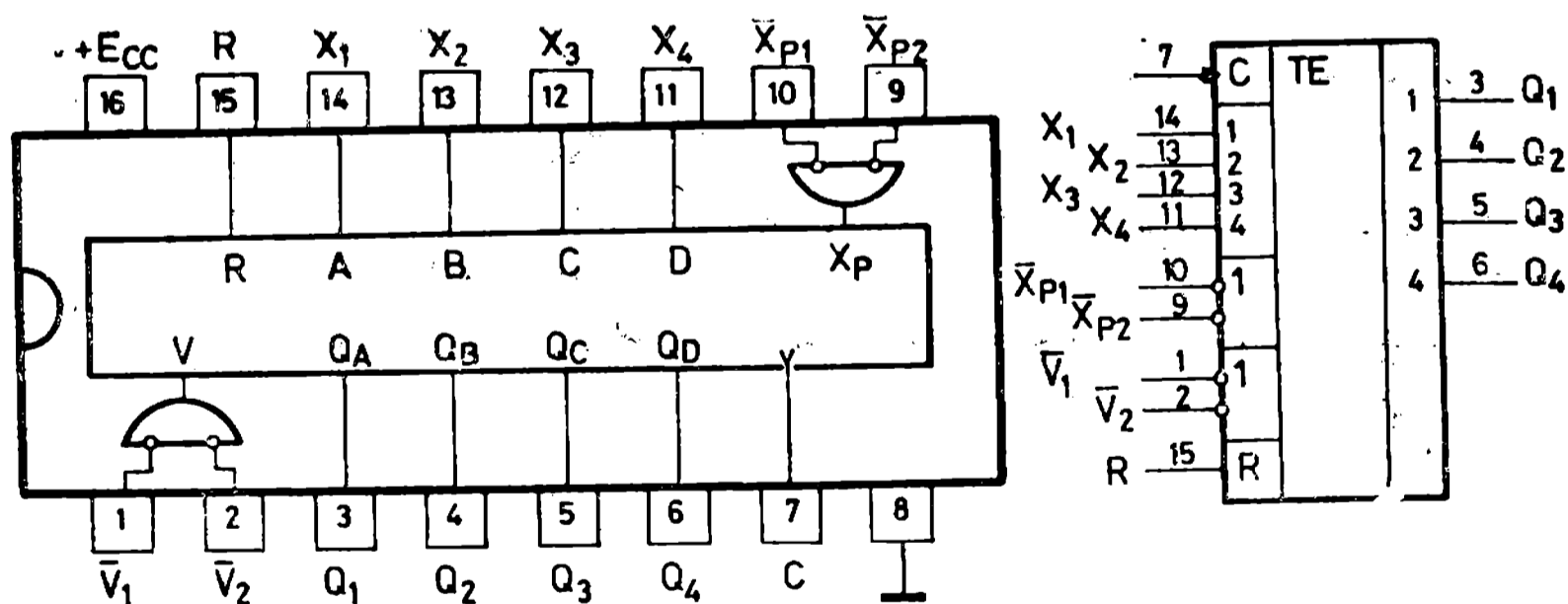
16-битова памет			74170		
Параметър	74170	74LS170			
	К155РП1				
$E_{CC} Q, V$	5,5	5,5			
Време за достъп, ns	20	20			
$I_{CC} (I_{CC \max}), mA$	127(150)	25 (40)			
I_{QQ}, mA	16	8			
$N_{вх}$ — входове X_3, X_P	1	2			
— останали входове	1	1			

- организация — 4 думи по 4 бита
- процесът на записване и процесът на четене са независими
- X_{A3}, X_{B3} — адресни входове за записване
- \bar{X}_3 — сигнал за запис. Записването протича при $X_3=0$.
- X_{A4}, X_{B4} — адресни входове за четене
- \bar{X}_P — разрешаващ (стробиращ) вход. При $X_P=1$ на всички изходи сигналът е 1. При $X_P=0$ на изходите се получава сигналът в паралелен код от шината, избрана с адреса X_{A4} и X_{B4}
- Q_1-Q_4 — изходи



Параметър	74173			
	K155ИР15			
F_{max} , MHz	25			
$t_{и}$ — вход C, ns	20			
t_s — входове X_p , ns	17			
— входове X_1-X_4 , ns	10			
t_h — входове X_p , ns	2			
— входове X_1-X_4 , ns	10			
$t_{зср}$, ns	23,5			
$I_{CC}(I_{CC max})$, mA	50 (72)			
I_{Q1} , mA	52			
I_{Q0} , mA	16			
$N_{вх}$	1			
N_Q	10			

- тригерите се превключват от положителния фронт на тактовите импулси C
- X_1-X_4 — входове
- Q_1-Q_4 — изходи
- R — нулиращ вход. При $R=1$ всички изходи се установяват в състояние 0. При $R=0$ в тригерите може да се въвежда информация
- $X_p = X_{p1} + X_{p2}$ — разрешаващ вход. При $\bar{X}_{p1}=0$ и $\bar{X}_{p2}=0$ в тригерите може да се въвежда информация
- $V = \bar{V}_1 + \bar{V}_2$ — вход за управляване на изхода. При $\bar{V}_1=1$ или $\bar{V}_2=1$ (или при $\bar{V}_1=1$ и $\bar{V}_2=1$) изходното състояние е високоомно.

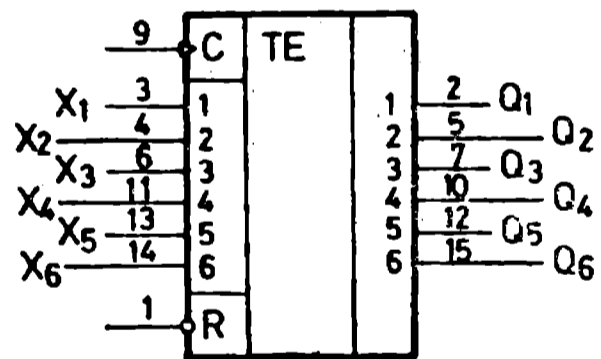
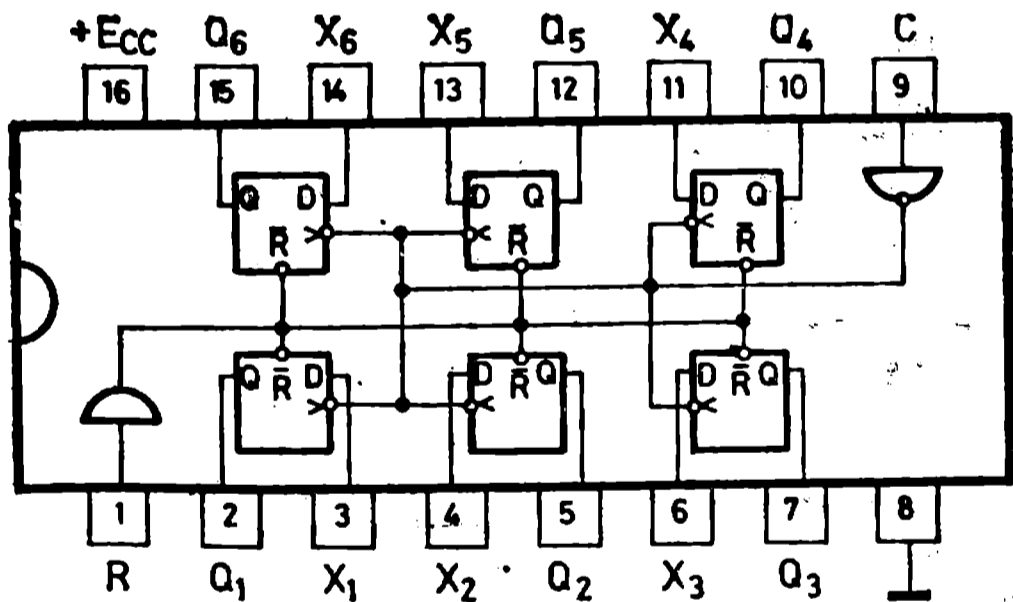


Шест D-тригера (6-битов паралелен регистър-памет)

74174

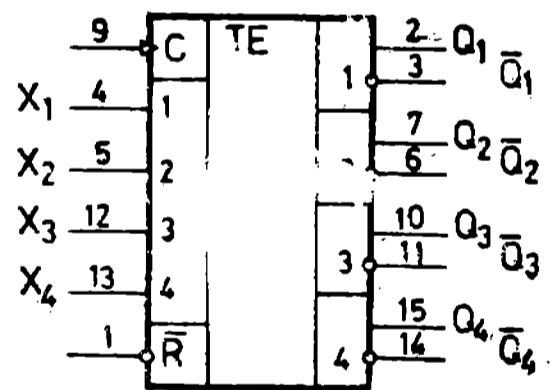
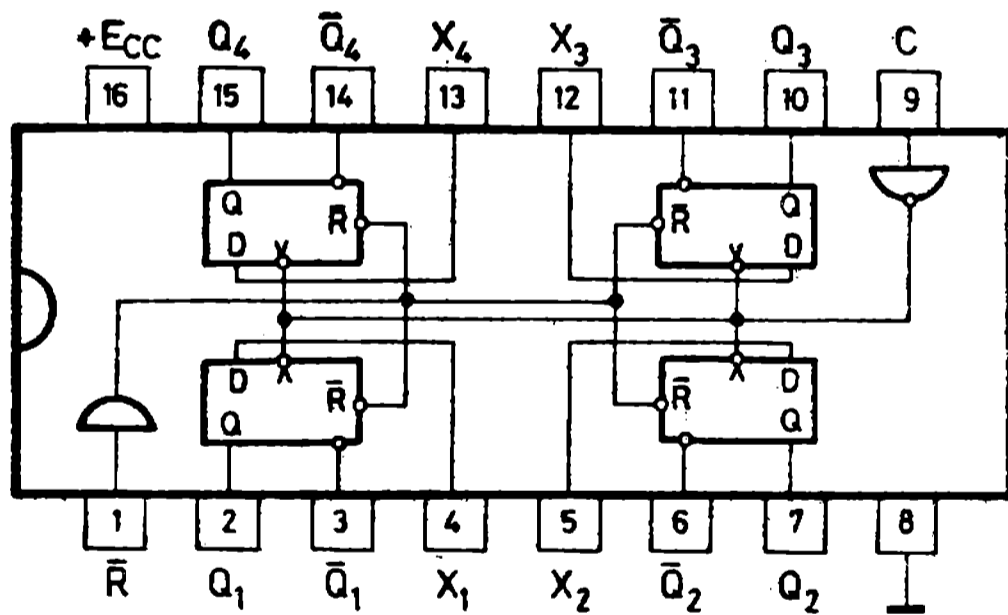
Параметър	74174	74LS174	74S174
	F_{max} , MHz	25	30
t_H — вход C, ns	20	20	7
t_s , ns	20	20	5
t_{th} , ns	5	5	3
$t_{зсп}$, ns	20,5	20,5	9
I_{CC} (I_{CC1}), mA	45 (65)	16 (26)	90 (144)
$N_{вх}$	1	1	1
N_Q (N_{Q1})	10 (20)	20	10 (20)

- тригерите се превключват от положителния фронт на тактовите импулси C
- $X_1 - X_6$ — входове
- $Q_1 - Q_6$ — изходи
- \bar{R} — нулиращ вход. При $\bar{R}=0$ всички изходи се установяват в състояние 0. При $\bar{R}=1$ в тригерите може да се записва



Параметър	74175	74LS175	74S175		
	K155TM8				
F_{max} , MHz	25	30	75		
$t_{и}$ — вход C, ns	20	20	7		
t_s , ns	20	20	5		
t_h , ns	5	5	3		
$t_{з\ ср}$, ns	20,5	20,5	9		
I_{CC} ($I_{CC\ max}$), mA	30 (45)	11 (18)	60 (96)		
$N_{вх}$	1	1	1		
N_Q (N_{Q1})	10 (20)	20	10 (20)		

- тригерите се превключват от положителния фронт на тактовите импулси C
- $X_1 - X_4$ — входи
- $Q_1 - Q_4, \bar{Q}_1 - \bar{Q}_4$ — прави и инверсни изходи
- \bar{R} — нулиращ вход. При $\bar{R} = 0$ всички тригери се установяват в състояние $Q = 0$. При $\bar{R} = 1$ в тригерите може да се записва информация

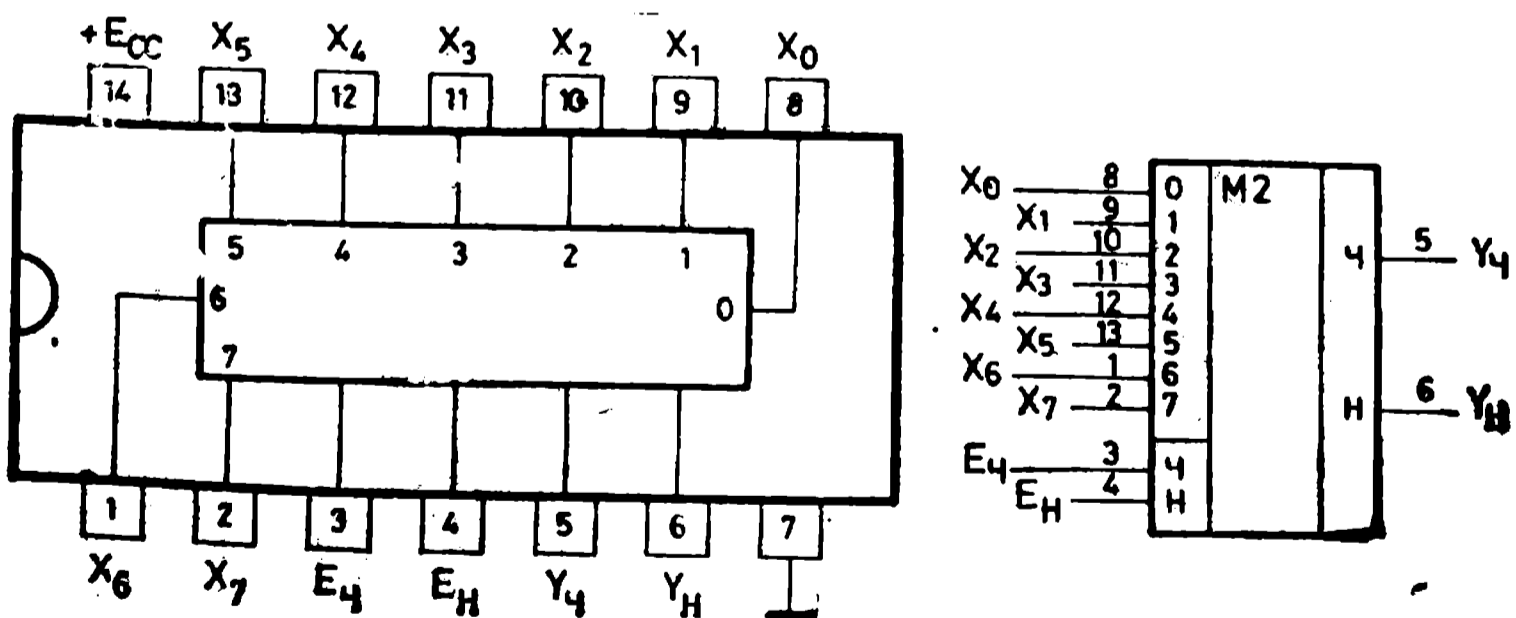


Параметър	74180			
	К155ИП2			
$t_{\text{всп}}$, ns	35			
I_{CC} ($I_{\text{CC max}}$), mA	34 (56)			
$N_{\text{вх}}$ — входове $E_{\text{ч}}$, $E_{\text{н}}$	2			
— входове X_0 — X_7	1			
N_{Q}	10			

- приложение — формиране на бит за четност (нечетност); проверка за четност (нечетност)
- X_0 — X_7 — входове за проверявания сигнал
- $Y_{\text{ч}}$, $Y_{\text{н}}$ — изходи за формиран бит за четност, съответно за нечетност.
- $E_{\text{ч}}$, $E_{\text{н}}$ — входове за сигнал за четност, съответно за нечетност. Използват се при последователно свързване на 74180

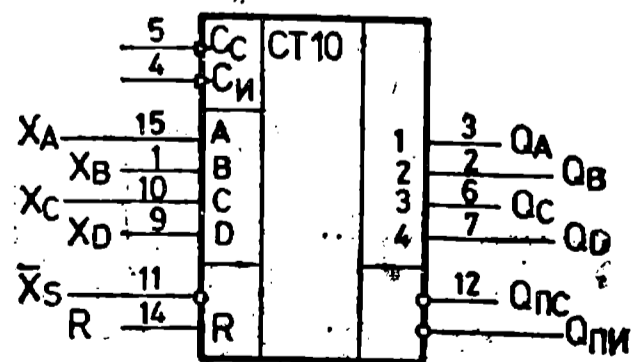
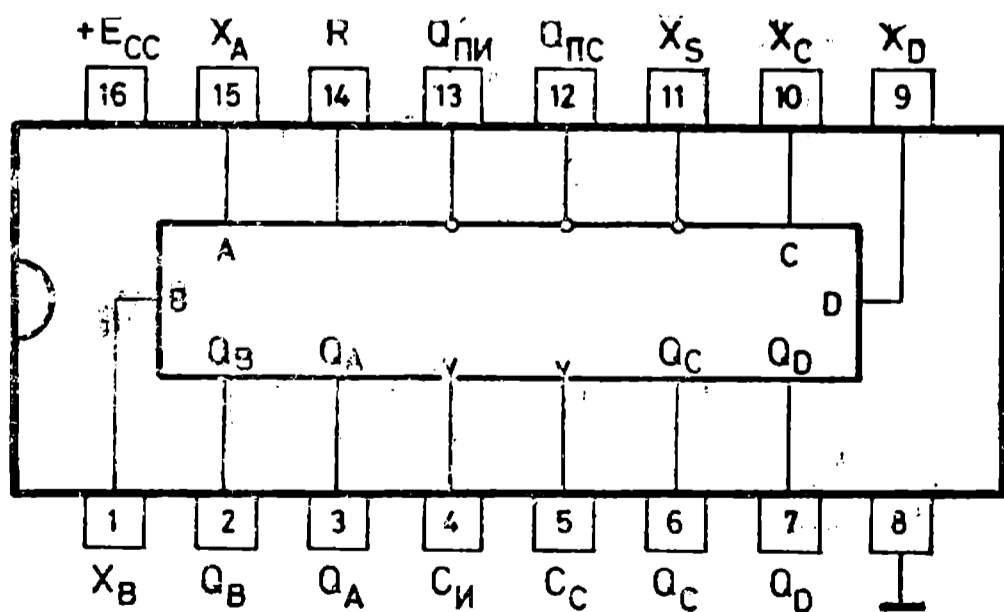
Таблица на истинност

Комбинация X_0 — X_7	Входове		Изходи	
	$E_{\text{ч}}$	$E_{\text{н}}$	$Y_{\text{ч}}$	$Y_{\text{н}}$
четна	1	0	1	0
нечетна	1	0	0	1
четна	0	1	0	1
нечетна	0	1	1	0
X	1	1	0	0
X	0	0	1	1



Параметър	74192	74LS192		74L192		
	K155ИЕ6					
	74193	74LS193				74L193
	K155ИЕ7	K555ИЕ7				
F_{max} , MHz	25	25		3		
I_{CC} ($I_{CC max}$), mA	65 (102)	19 (34)		8,5 (15)		
t_s , ns	20	20		100		
t_h , ns	20	0		0		
$t_{и}$ — за всеки вход	20	20		200		
t_{301} ($t_{301 max}$) — вход $C_{и}$ — изход $Q_{п}$, ns	17 (24)	17 (26)		65 (130)		
t_{310} ($t_{310 max}$) — вход $C_{с}$ — изход $Q_{п}$, ns	16 (24)	21 (33)		65 (130)		
$N_{вх}$ — всеки изход	1	1,1		1		
N_Q (N_{Q_i})	10 (20)	22 (20)		20 (20)		

- тригерите се превключват от положителния фронт на импулсите, подадени на входа $C_{и}$ или $C_{с}$
- 74192 — коефициентът на броене може да се програмира от 1:1 до 10:1
- 74193 — коефициентът на броене може да се програмира от 1:1 до 16:1
- R — нулиращ вход. Тригерите се нулират при $R=1$. Броячът работи при $R=0$. Нулирането е независимо от състоянието на входовете $C_{и}$, $C_{с}$, X_s
- $C_{с}$, $C_{и}$ — тактови входове за работа съответно в режим на събиране и изваждане. При работа в режим на събиране трябва $C_{и}=1$, а в режим на изваждане — $C_{с}=1$.
- X_A , X_C , X_B , X_D — информационни входове за установяване на тригерите на брояча в определено състояние
- \bar{X}_s — установяващ вход. При $\bar{X}_s=0$ тригерите се установяват в състояние, определено от сигналите X_A — X_D . Броячът работи при $\bar{X}_s=1$.
- $Q_{пс}$, $Q_{пи}$ — сигнали за пренос съответно в режим на събиране и в режим на изваждане. При последователно свързване на броячи изходите $Q_{пс}$ и $Q_{пи}$ се включват съответно към $C_{с}$ и $C_{и}$.



Параметър	74194	74LS194	74S194		
F_{\max} — вход C, MHz	25	20	70		
$t_{\text{и}}$ — вход C, R, ns	25	20	12		
t_{S} — вход A_{S1} , X_{SD} , ns	30	30	11		
— вход SX, X_1 — X_4 , ns	20	20	5		
вход R, ns	25	25	9		
t_{h} — всеки вход, ns	0	0	3		
I_{CC} ($I_{\text{CC max}}$), mA	39 (63)	12 (20)	85 (135)		
$t_{\text{з ср}}$	15,5	29	9,5		
$N_{\text{вх}}$ — вход R	1	1,2	1		
$N_{\text{вх}}$ — другите входове	1	1	1		
N_{Q} (N_{Q1})	10 (20)	22 (20)	10 (20)		

— C — тактов вход. Тригерите се превключват от положителния фронт на тактовите импулси

— X_{S1} , X_{S0} — входове за управление на режима на работа. Сигналят X_{S1} и X_{S0} може да се изменя при $C=1$

— SXД, SXЛ — последователен вход съответно при преместване отляво надясно и отдясно наляво

— X_1 — X_3 — паралелни входове

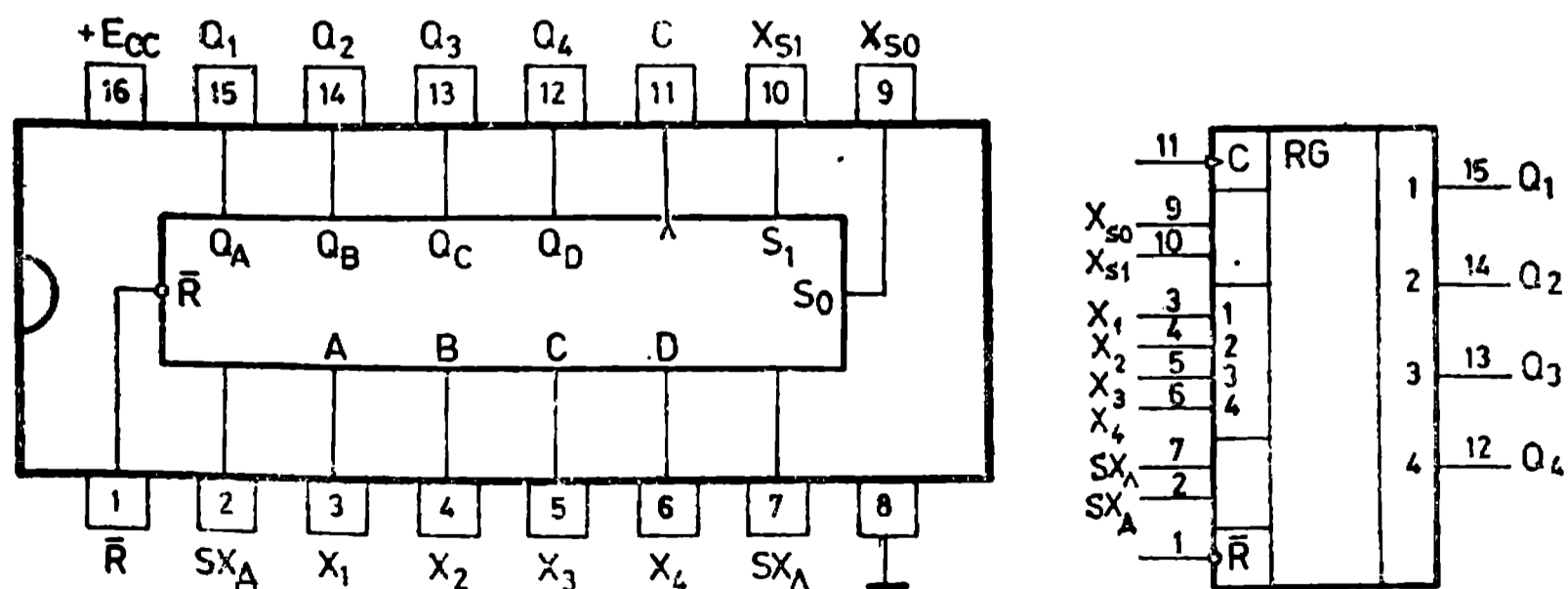
— Q_1 — Q_4 — паралелни изходи

— Q_4 — последователен изход при преместване отляво надясно

— \bar{R} — нулиращ вход. Тригерите се нулират при $R=0$. Регистърът работи при $R=1$. Нулирането е независимо от сигналите на другите входове

Таблица на действие

X_{S1}	X_{S0}	Режим
0	0	забранен вход C
0	1	преместване отляво надясно
1	0	преместване отдясно наляво
1	1	въвеждане от входовете X_1 — X_4

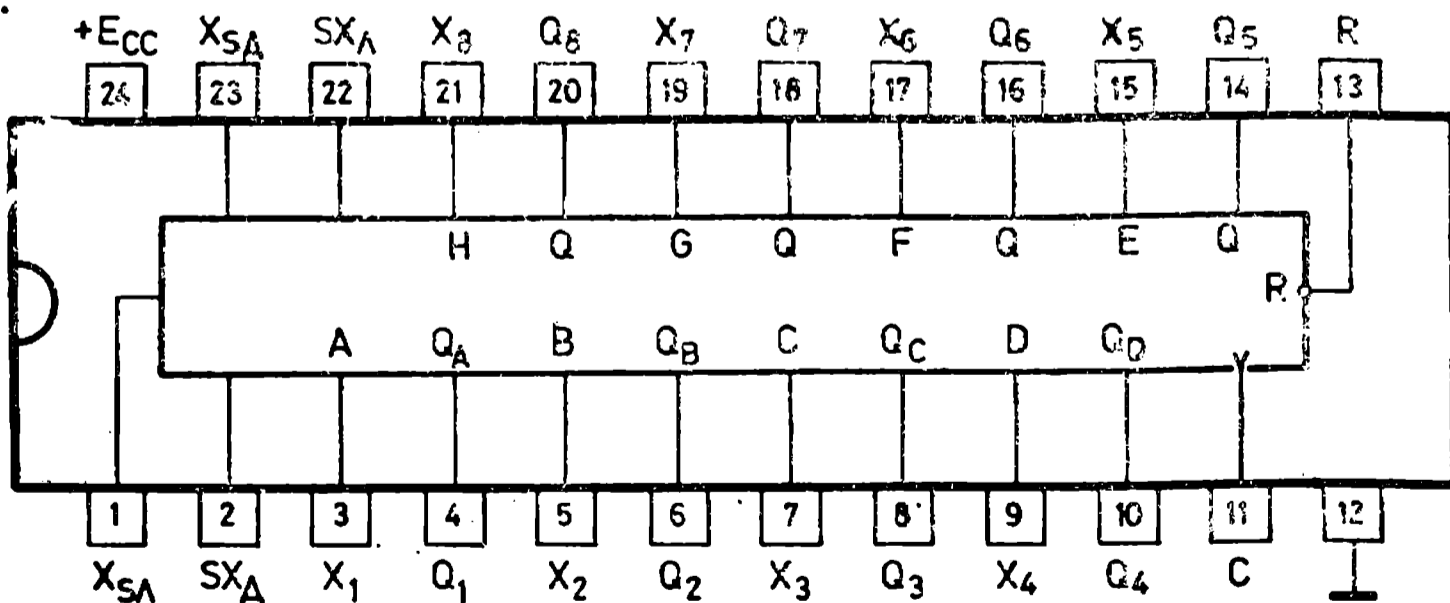
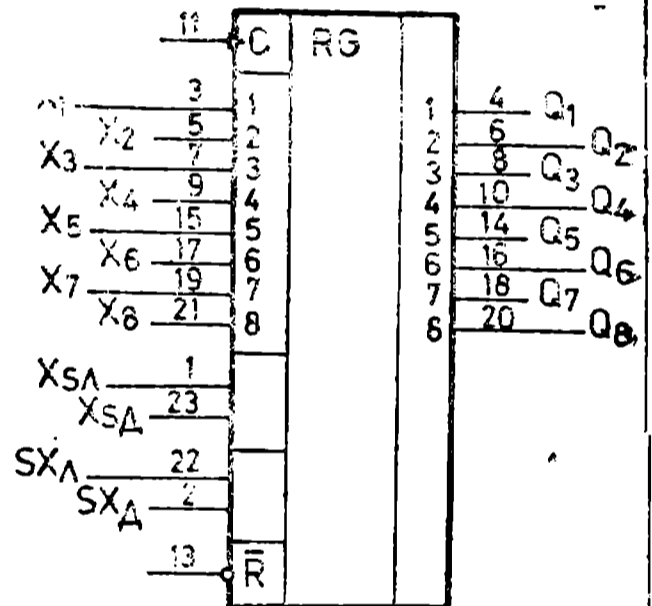


Параметър	74198			
	K155ИР13			
F_{max} — вход C, MHz	25			
t_{in} — вход C, R, ns	20			
t_s — входове X_1-X_8 , ns	20			
t_h — входове X_1-X_8 , ns	0			
$t_{зср}$, ns	18,5			
I_{CC} ($I_{CC max}$), mA	72 (116)			
$N_{вх}$ — всеки вход	1			
N_Q (N_{Q1}) — всеки изход	10 (20)			

- C — тактов вход. Тригерите се превключват от положителния фронт на тактовите импулси
- $SX_{д}$, $SX_{л}$ — последователен вход съответно при преместване отляво надясно и отдясно наляво
- X_1-X_8 — паралелни входове
- Q_1-Q_8 — паралелни изходи
- Q_8 — последователен изход при преместване отляво надясно
- \bar{R} — нулиращ вход. Тригерите се нулират при $\bar{R}=0$. Регистърът работи при $\bar{R}=1$. Нулирането е независимо от състоянието на входа C
- $X_{сд}$, $X_{сл}$ — входове за управляване режима на работа

Таблица на действие

$X_{сд}$	$X_{сл}$	Режим
0	0	забранен е входът C
0	1	преместване отляво надясно
1	0	преместване отдясно наляво
1	1	въвеждане от входовете X_1-X_8



2. ИНТЕРФЕЙСНИ ИНТЕГРАЛНИ СХЕМИ

Два приемника за съединителни линии с диференциален вход	75107 75108
Параметър	75107 К170УП1
Захранващо напрежение E_{CC} , V	+5, -5
Входна чувствителност, mV	±25
Допустимо диференциално входно напрежение, V	±5
t_{301} ($t_{310 \max}$) — диф. вход — изход, ns	17 (25)
t_{310} ($t_{301 \max}$) — диф. вход — изход, ns	17 (25)
Ток на консумация I_{CC1} ($I_{CC1 \max}$) от $+E_{CC}$, mA	18 (30)
Ток на консумация I_{CC1} ($I_{CC1 \max}$) от $-E_{CC}$, mA	8,4 (15)

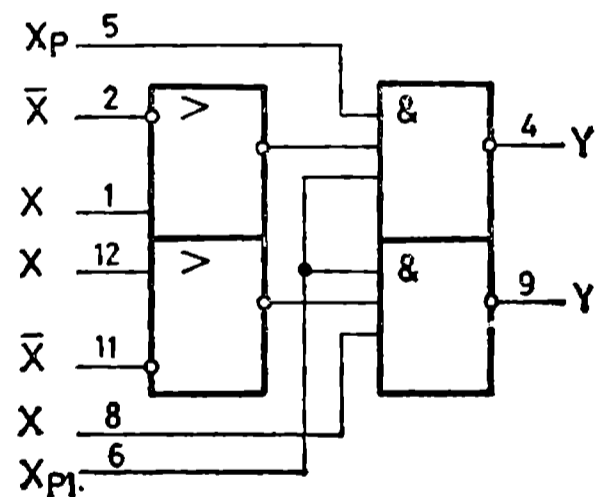
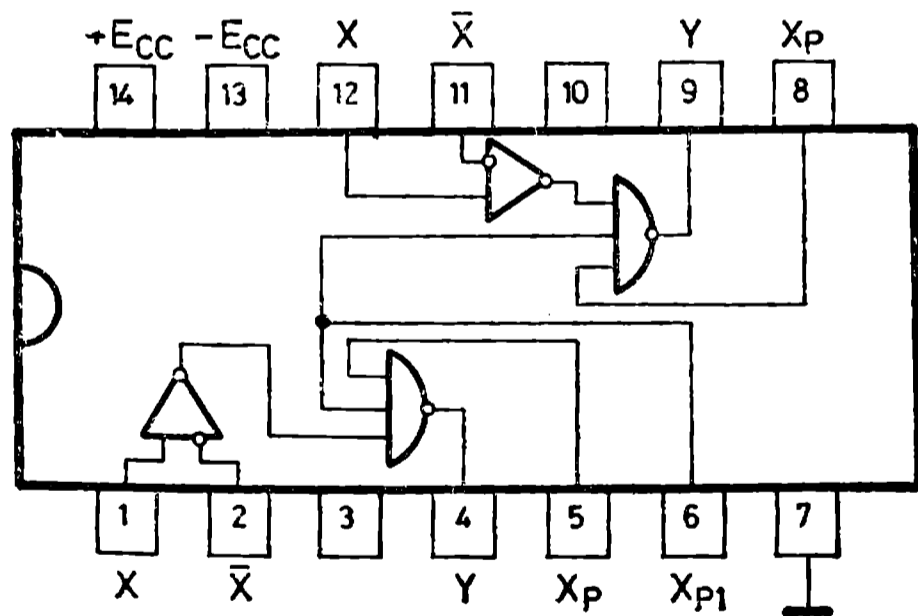
75107 — с ТТЛ изход

75108 — изход с отворен колектор

X_p — разрешаващ вход

X_{p1} — общ за двата приемника разрешаващ вход

— приемникът функционира при $X_p=1$ и при $X_{p1}=1$

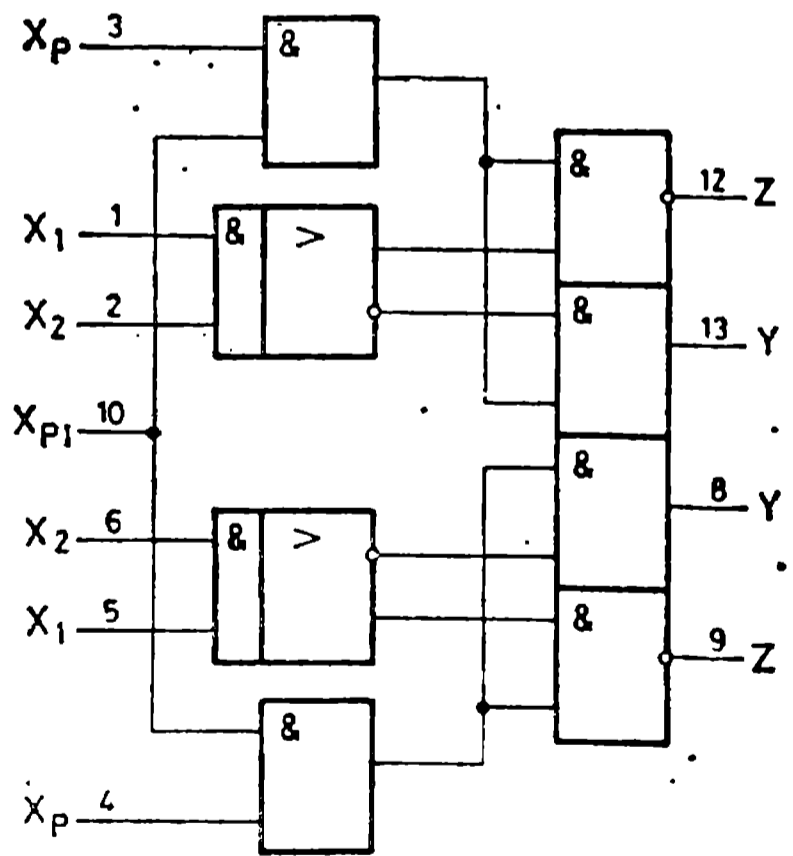
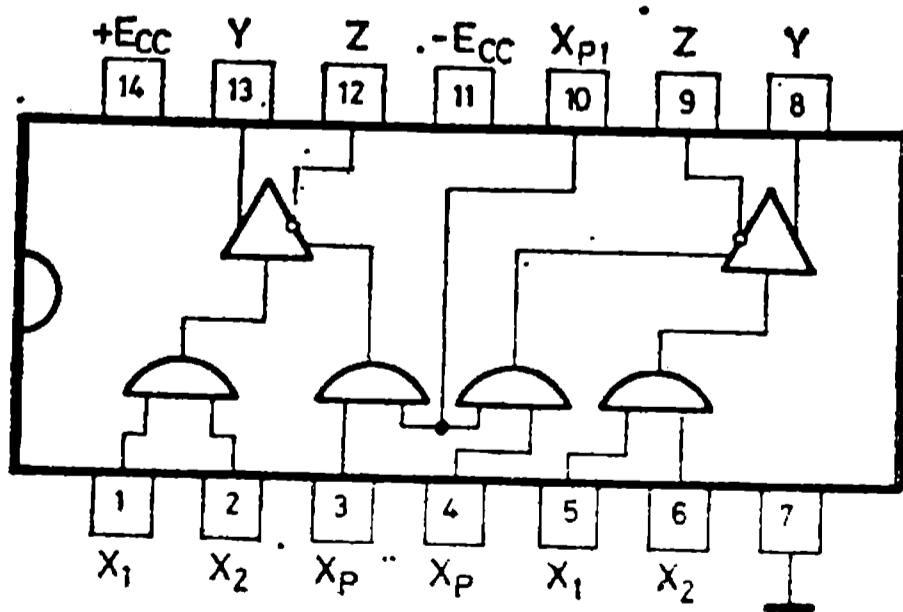


Два предавателя за съединителни линии с диференциален изход

75109
75110

Параметър	75109	75110
		K170API
Захранващо напрежение E_{CC} , V	+5, -5	+5, -5
Изходен ток I_Q , mA	6	12
Остатъчен ток при запушен изход, μA	100	100
Време на включване t_{301} ($t_{301 \max}$), ns	9 (15)	9 (15)
Време на изключване t_{310} ($t_{310 \max}$), ns	9 (15)	9 (15)
I_{CC} ($I_{CC \max}$) — включен изход — от $+E_{CC}$, mA	18 (30)	23 (35)
I_{CC} ($I_{CC \max}$) — изключен изход — от $-E_{CC}$, mA	18	21
I_{CC} ($I_{CC \max}$) — включен изход — от $+E_{CC}$, mA	18 (30)	34 (50)
I_{CC} ($I_{CC \max}$) — изключен изход — от $-E_{CC}$, mA	10	17
$N_{вх}$ — вход X_1 , X_2 и X_p	1	1
$N_{вх}$ — вход X_{p1}	2	2

- входните сигнали са с ТТЛ ниво
- изходите са с генератори на ток, предвидени за товар 50Ω
- X_1 , X_2 — входове за предаването данни, свързани с логическата опе рация И
- X_p — разрешаващ вход
- X_{p1} — общ разрешаващ вход. За да работи предавателят, трябва $X_p=1$ и $X_{p1}=1$.



Два предавателя за несиметрични съединителни линии
(интерфейс по V 24)

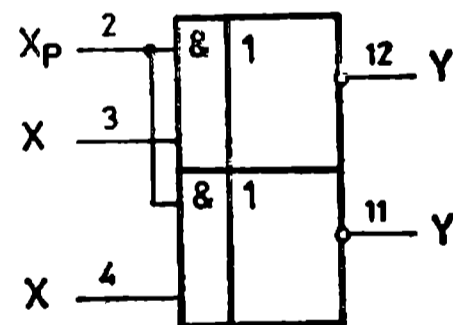
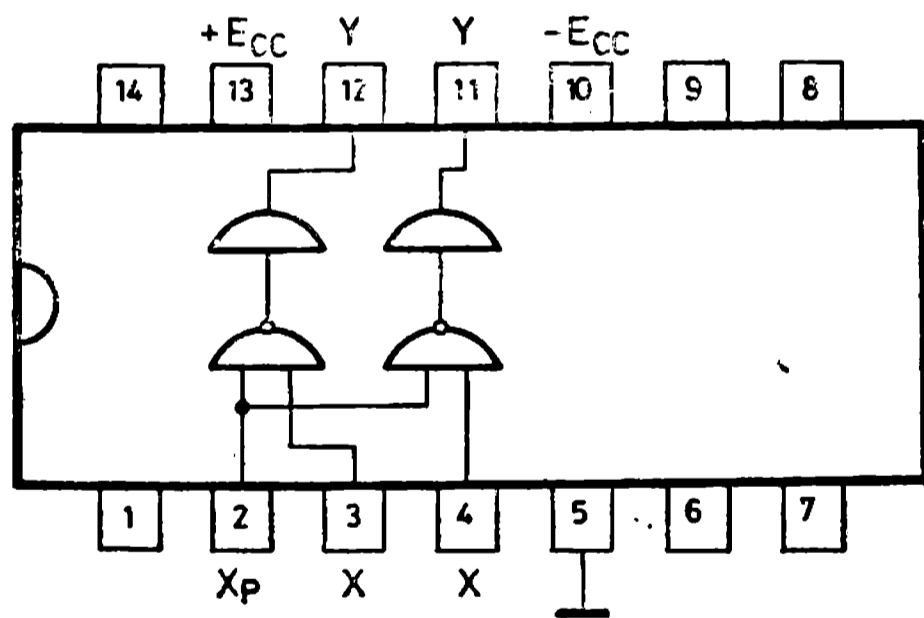
75150
К170АП2

Параметър	ном.	макс.
Захранващо напрежение E_{CC} , V	+12, -12	+15, -15
Изходно напрежение при 1, U_{Q1} , V	8	
Изходно напрежение при 0, U_{Q0} , V	-8	-5
Консумация при 1, I_{CC1} — от $+E_{CC}$, mA	10	22
Консумация при 1, I_{CC1} — от $-E_{CC}$, mA	1	10
Консумация при 0, I_{CC0} — от $+E_{CC}$, mA	8	17
Консумация при 0, I_{CC0} — от $-E_{CC}$, mA	9	20
t_{301} ($R_T=3\text{ k}\Omega$, $C_T=2500\text{ pF}$), μs	1,4	2
t_{310} ($R_T=3\text{ k}\Omega$, $C_T=2500\text{ pF}$), μs	1,5	2
$N_{\text{вх}}$ — вход X	1	1
$N_{\text{вх}}$ — вход X_p	2	2

— входните сигнали са с ТТЛ ниво

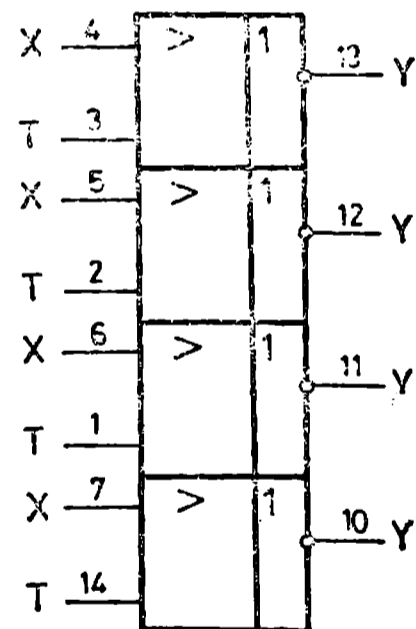
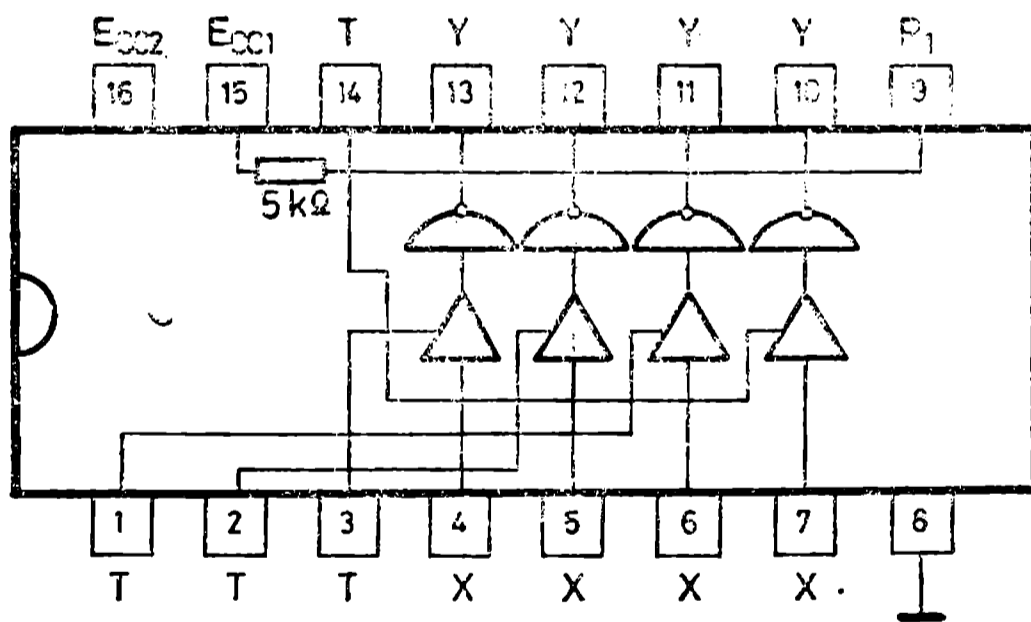
X — вход за предаваните сигнали

X_p — разрешаващ вход. Предавателят функционира при $X_p=1$.



Параметър	номин.	максим.
Захранващо напрежение E_{CC}, V	5 или 12	5,5 или 13,2
Праг на задействуване E_1, V	2,2	3
Праг на отпускане E_2 (извод Т е свързан с +5 V), V	-1,1	0
Праг на отпускане E_2 (извод Т отворен), V	1,4	3
Входно съпротивление, $k\Omega$	5	7
Време на включване t_{301}, ns	22	
Време на изключване t_{310}, ns	20	
Консумация I_{CC} — от E_{CC1}, mA	20	35
Консумация I_{CC} — от E_{CC2}, mA	23	40
Коефициент на натоварване N_Q	10	

- изходният сигнал е с TTL ниво
- захранващото напрежение може да е +5 V (E_{CC1}) или +12 V (E_{CC2})
- Т — вход за регулиране на хистерезиса. Регулирането се осъществява чрез свързване на резистор със съпротивление от 0 до ∞ между изхода Т и +5 V. В интегралната схема е предвиден резистор 5 k Ω (свързан е към извод R_1)

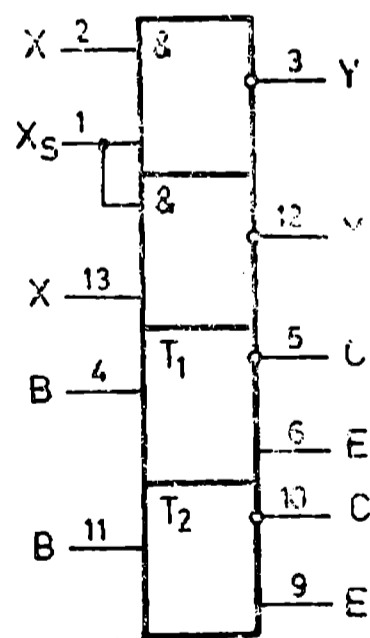
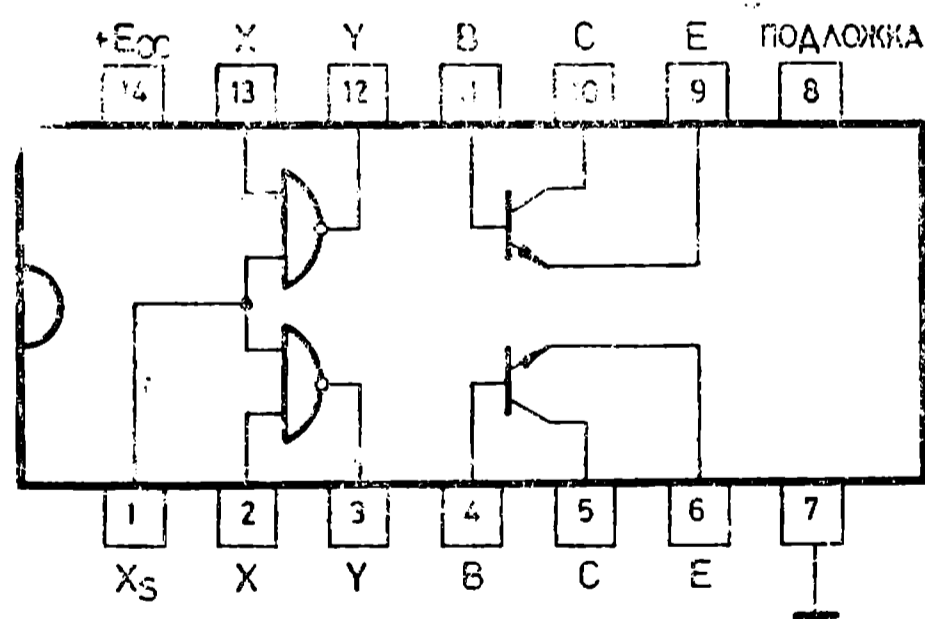


Параметър	7E450B	75460	75470
	K155ЛП7		
Захранващо напрежение E_{CC} , V	5	5	5
Допустимо изходно напрежение E_{CCQ} , V	20	30	40
Изходен ток I_{Q0} (за транзистора), mA	300	300	300
t_{301} ($t_{301 \max}$) — за ТТЛ елемент, ns	12 (22)	22	
t_{310} ($t_{310 \max}$) — за ТТЛ елемент, ns	8 (15)	8	
t_{301}^* ($t_{301 \max}^*$) — за елем. + транз, ns	20 (30)	45 (65)	
t_{310}^* ($t_{310 \max}^*$) — за елем. + транз, ns	20 (30)	35 (50)	
I_{CCI} ($I_{CCI \max}$), mA	2 (4)	2,8 (4)	
I_{CCO} ($I_{CCO \max}$), mA	6 (11)	7 (11)	
$N_{вх}$ — вход X	1	1	1
— вход X_p	2	2	2
N_Q — за ТТЛ елемента	10	10	10

* при $I_{Q0} = 200 \text{ mA}$, $R_T = 50 \Omega$ и $C_T = 15 \text{ pF}$

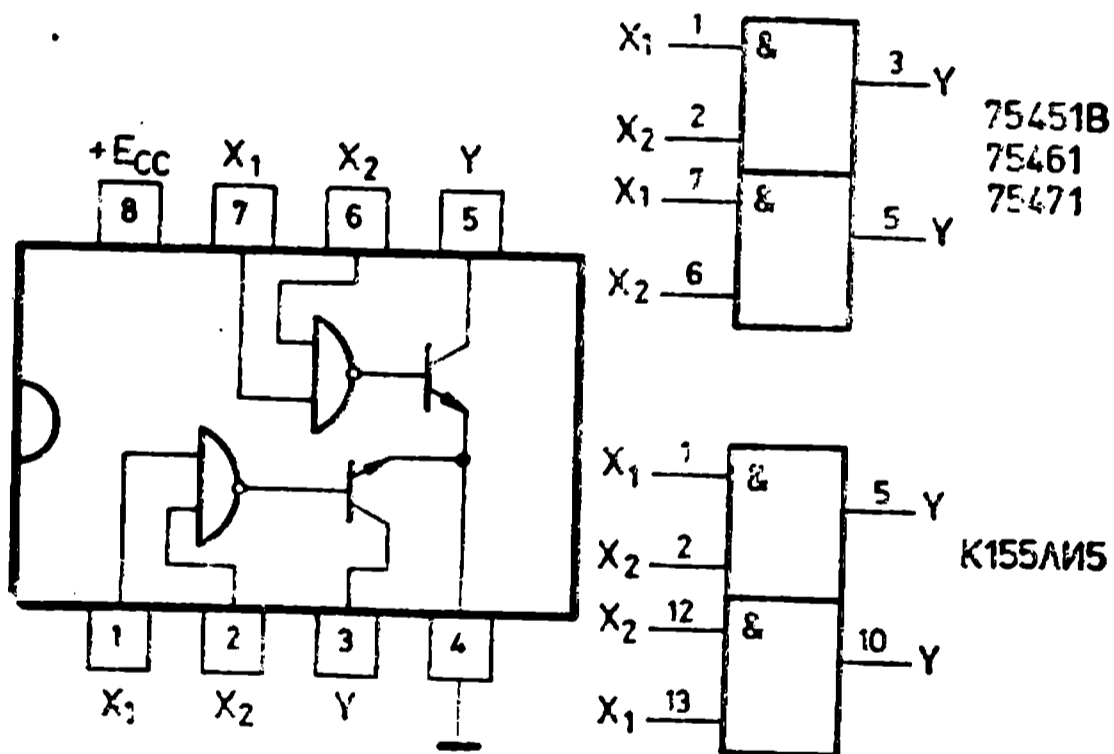
— изходът „подложка“ нормално се свързва с масата

— емитерът на изходния транзистор може да се свързва към отрицателни спрямо масата напрежения. В този случай изходът „подложка“ се включва към отрицателния полюс на захранващия източник, към който се свързва емитерната верига



Параметър	75451В	75461	75471
	К155ЛИ5		
Захранващо напрежение E_{CC} , V	5	5	5
Допустимо изходно напрежение E_{CCQ} , V	20	30	40
Изходен ток I_{Q0} , mA	300	300	300
Време на включване t_{301}^* ($t_{301 \max}^*$), ns	18 (25)	45 (55)	
Време на изключване t_{310}^* ($t_{310 \max}^*$), ns	18 (25)	30 (40)	
Консумация при 1, I_{CC1} ($I_{CC1 \max}$), mA	7 (11)	8 (11)	
Консумация при 0, I_{CC0} ($I_{CC0 \max}$), mA	52 (65)	61 (76)	
Коеф. на натоварване по вход $N_{вх}$	1	1	1

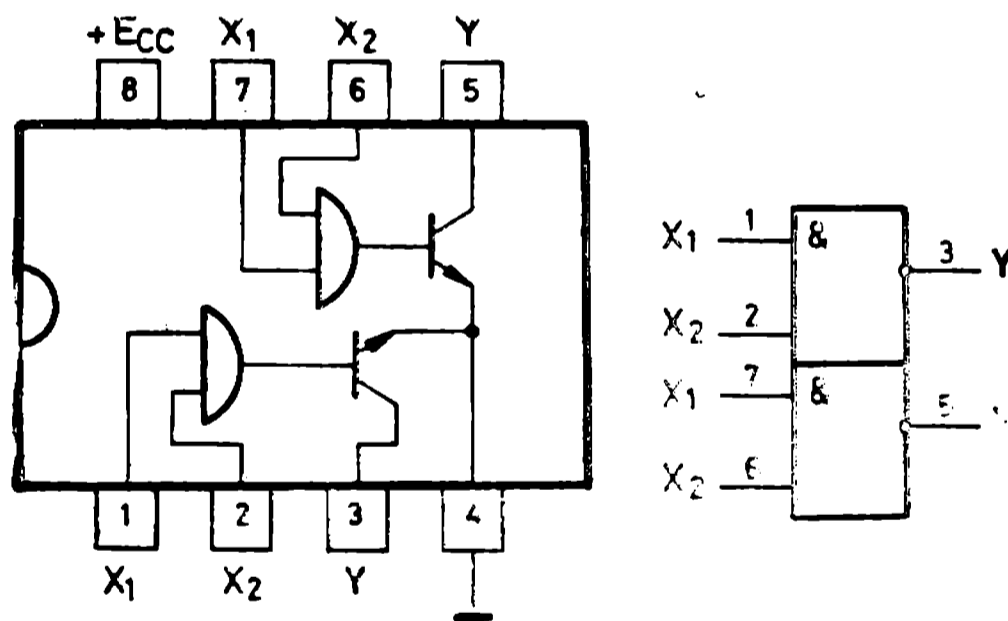
+ при $I_{Q0}=200$ mA, $R_T=50$ Ω , $C_T=15$ pF
логическа функция: $Y=X_1 X_2$



Параметър	75452В	75462	75472
	Захранващо напрежение E_{CC} , V	5	5
Допустимо изходно напрежение E_{CCQ} , V	20	30	40
Изходен ток I_{Q0} , mA	300	300	300
Време на включване t_{301}^* ($t_{301 \max}^*$), ns	26 (35)	50 (65)	
Време на изключване t_{310}^* ($t_{310 \max}^*$), ns	24 (35)	40 (50)	
Консумация при 1 I_{CC1} ($I_{CC1 \max}$), mA	11 (24)	13 (17)	
Консумация при 0 I_{CC0} ($I_{CC0 \max}$), mA	56 (71)	65 (76)	
Коеф. на входен товар $N_{вх}$	1	1	1

* при $I_{Q0}=200$ mA, $R_T=50$ Ω , $C_T=15$ pF

— логическа функция: $Y = \overline{X_1 X_2}$

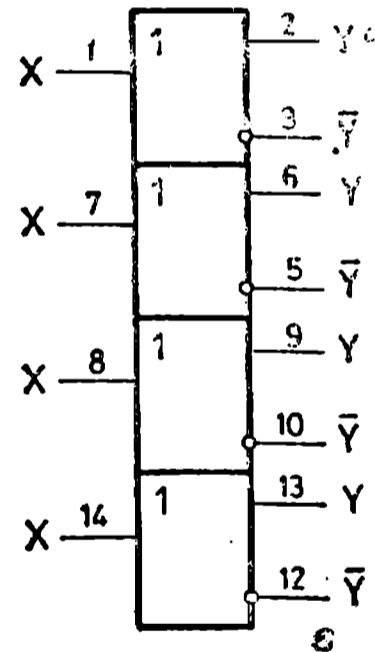
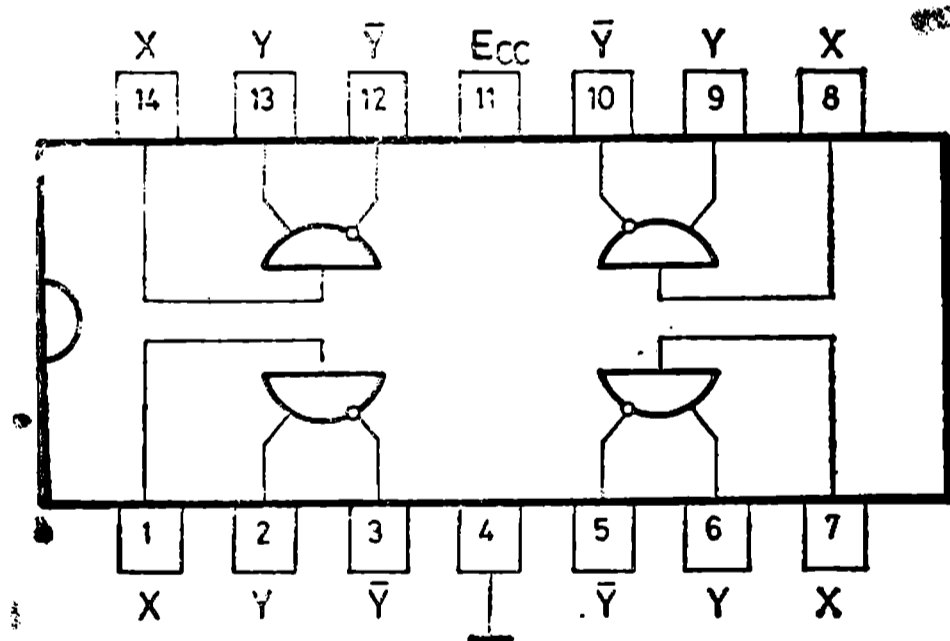


75491

Четири буферни схеми за управление сегментите на индикатори със светлинни диоди

Параметър	Стойност
Максимално колекторно напрежение, V	10
Максимално напрежение между колектора и входа, V	10
Захранващо напрежение E_{CC} , V	10
Изходен ток в 0, I_{Q0} , mA	50
Ток на утечка при 1 (запушен транзистор), I_{Q1} , μ A	200
Входен ток при $U_{BX} = 10$ V, mA	2, 2
Ток на консумация I_{CC} , mA	1
Време на включване t_{301} , ns	100
Време на изключване t_{310} , ns	20

— предназначение — управление на сегментите на седемсегментни индикатори със светлинни диоди в схеми с динамична индикация, при които управляващият сигнал се получава от MOS схеми

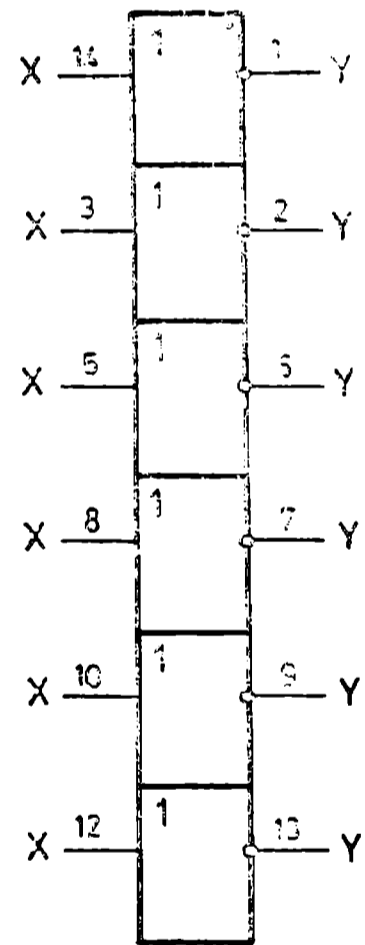
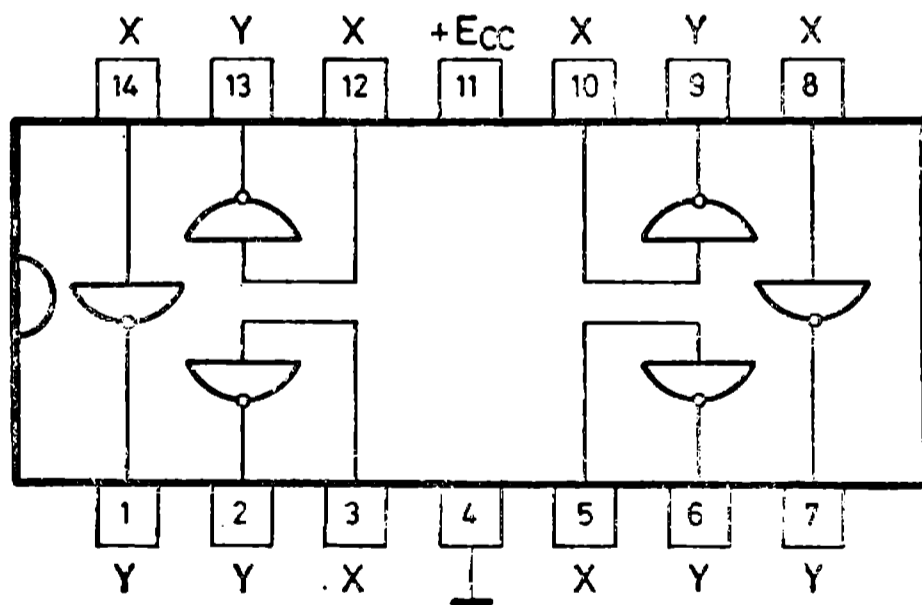


75492

Шест буферни схеми за управляване на знаците на индикатори със светлинни диоди

Параметър	Стойност
Максимално колекторно напрежение, V	10
Максимално напрежение между колектора и входа, V	10
Захранващо напрежение, V	10
Изходен ток в 0 I_{Q0} , mA	250
Ток на утечка (отворен колектор) I_{Q1} , μ A	100
Входен ток при $U_{вх} = 10$ V, mA	2,2
Консумация I_{CC} , mA	1
Време на включване $t_{\varepsilon 01}$, ns	300
Време на изключване t_{310} , ns	30

— предназначение — управляване на знаците на седемсегментни индикатори със светлинни диоди в схеми с динамична индикация, при които управляващият сигнал се получава от MOS схеми



Два логически елемента 4И-2И-2ИЛИ (два усилвател-предавателя с отворен емитерен извод

8Т23

К599ИП4П

Параметър

Стойност

Захранващо напрежение, E_{CC} , V

5

Изходно напрежение при 1, U_{Q1} , V

3,1

Изходно напрежение при 0, U_{Q0} , V

0,15

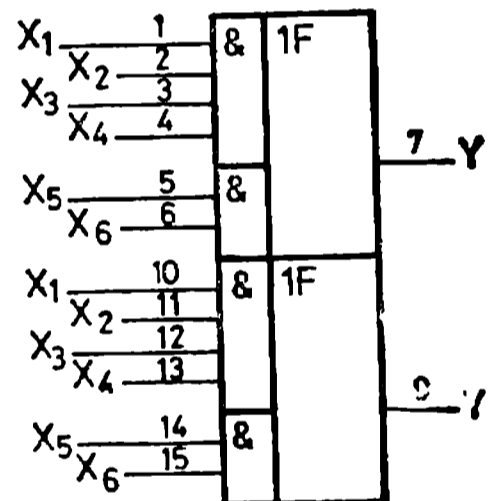
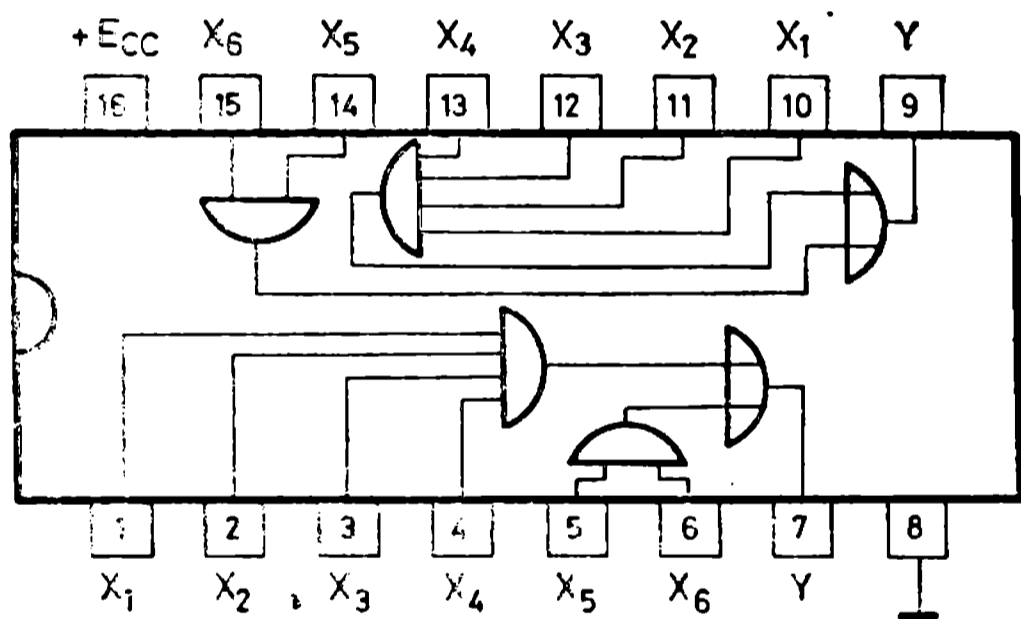
Изходен ток при 0, I_{Q0} , mA

59,3

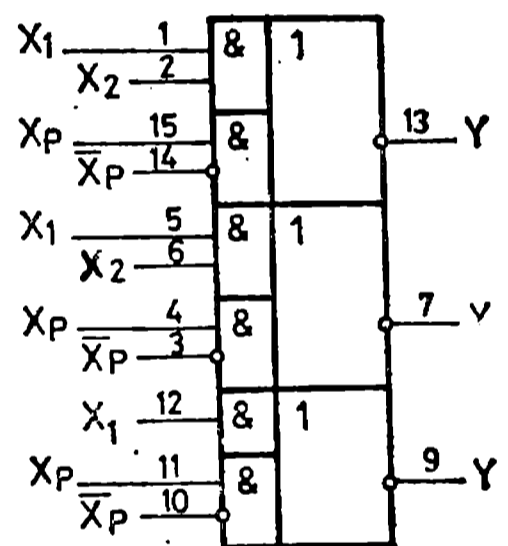
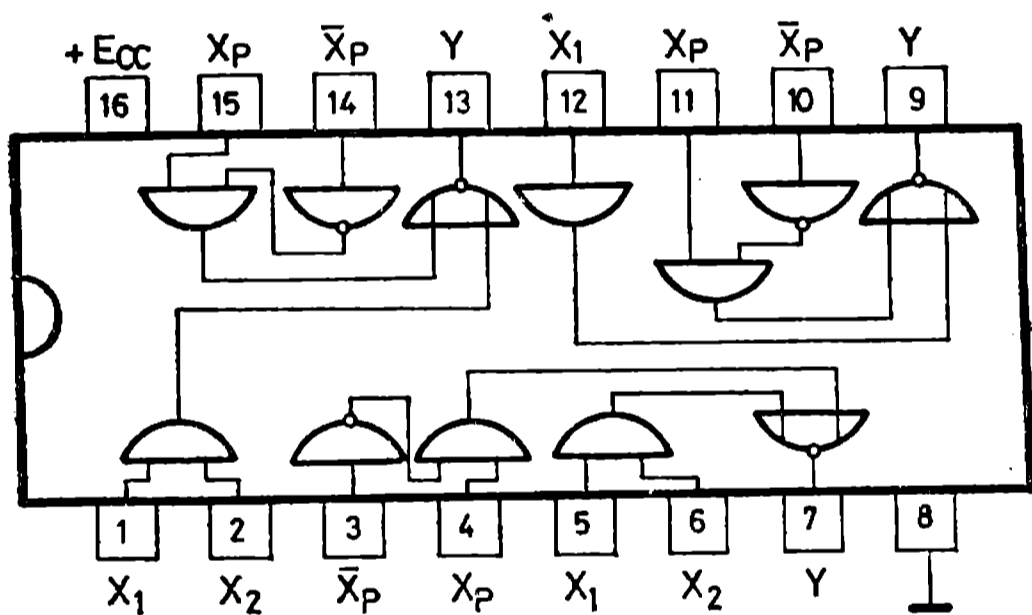
Време на превключване, $t_{зср}$, ns

20

— логическа функция: $Y = X_1 X_2 X_3 X_4 + X_5 X_6$



Три усилвател-приемника		8Т24
		К559ИП5П
Параметър		Стойност
Захранващо напрежение, E_{CC} , V		5
Обхват на входното напрежение, V		-0,15 до +7
Хистерезисна област, mV		200
Време на превключване, $t_{зср}$ ns		20



3. CMOS ИНТЕГРАЛНИ СХЕМИ

Основни параметри и означения при СМОА интегралните схеми

CMOS интегралните схеми се произвеждат в няколко серии: 4000, 4000 А, 4000 В, 4000 С и по технологията LOC MOS. Функционалният номер в отделните серии за даден тип интегрална схема съвпада. Разликата е само в буквата след номера.

Серията 4000 е разработена първоначално. Серията К176 (табл. 4) е аналог на серията 4000. При нея захранващото напрежение е $9\text{ V} \pm \pm 10\%$.

Серията 4000 А има подобрени параметри (табл. 5).

В серията 4000 В е въведена буферна схема във всеки изход, което подобрява коефициента на натоварване и позволява към изхода да се включват логически елементи от серията 74LS. Бързодействието на интегралните схеми от серията 4000 В също е повишено.

LOC MOS интегралните схеми са изработени по нова технология, чието предимство е в това, че в еднаква площ на кристала в сравнение с CMOS схемите се изграждат двойно повече компоненти. Това позволява да се скъсат връзките в схемата и следователно да се повиши максималната работна честота. Максималната честота на логическите елементи достига до 16 MHz. Параметрите на интегралните схеми от типа LOC MOS са дадени в табл. 6.

Използувани означения

E_{D0} — захранващо напрежение;

$U_{ш}$ — статична шумоустойчивост. Равнява се на разликата между граничните изходни нива за 0 и 1 и входното напрежение на превключване на логическия елемент;

t_{301} , t_{310} — време на превключване на логическия елемент (схема) при изменение на входния сигнал съответно от 0 в 1 и от 1 в 0 (вж. фиг. 1). Времената на превключване са дадени при товар $R_T = 200\text{ k}\Omega$ и $C_T = 50\text{ pF}$.

N_Q — относ. — коефициент на натоварване, който показва колко входа на логически елемента от серията 74 LS могат да се включат към изхода на CMOS елемент.

Параметри на интегралните схеми от серията K176 (C D 4000)

Параметър	Единица	Стойност
Напрежение на захранващия източник E_{DD}	V	$9 \pm 10\%$
Входен ток при 0	μA	0,1
Входен ток при 1	μA	0,1
Изходно напрежение при 0	V	0,3
Изходно напрежение при 1	V	8,2
Средно време на превключване	ns	250
Статична консумация	μA	0,3
Статична шумоустойчивост	V	0,9
Коефициент на натоварване		50

Таблица 5

Параметри на интегралните схеми от серията 4000 A

Параметър	Единица	Стойност
Напрежение на захранващия източник E_{DD}	V	от 3 V до 15 V
Входно съпротивление	Ω	10^{10}
Входен ток	pA	10
Входен капацитет	pF	5
Статична шумоустойчивост	V	$0,45E_{DD}$
Максимална разсейвана мощност	mW	200
Статична консумация	nW	от 10 до 10^4

Таблица 9

Параметри на интегралните схеми от типа LOCMOS (серия NEF 4000B)

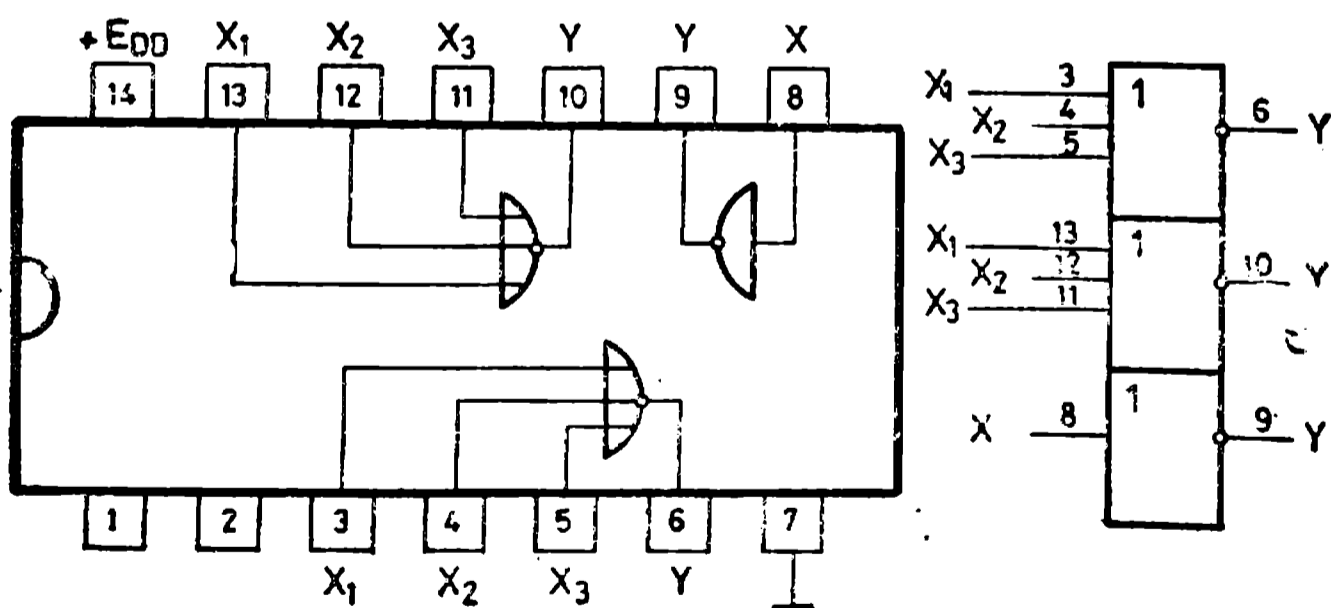
Параметър	Единица	Стойност
Напрежение на захранващия източник E_{DD}	V	от 3 до 15 (18)
Статична консумация	μA	2
Изходно напрежение при 0	mV	50
Изходно напрежение при 1	V	$E_{DD} - 0,05$
Входно напрежение при 0 $E_{DD} = 5 V$	V	1,5
$E_{DD} = 10 V$	V	3
$E_{DD} = 15 V$	V	4
Входно напрежение при 1 $E_{DD} = 5 V$	V	3,75
$E_{DD} = 10 V$	V	7
$E_{DD} = 15 V$	V	11
Изходен ток при 0 и при 1 $E_{DD} = 5 V$	mA	0,44
$E_{DD} = 10 V$	mA	1,1
$E_{DD} = 15 V$	mA	3,0

Два тривходови елемента ИЛИ — НЕ в един мнвертор				4000
Параметър	Означение Единица	4000 А		
		К176 ЛП4		
		$E_{DD}=9\text{ V}$	$E_{DD}=5\text{ V}$	$E_{DD}=10\text{ V}$
Статична шумоустойчивост при 0	$U_{ш0}, \text{ V}$	0,9	1,5	3
Статична шумоустойчивост при 1	$U_{ш1}, \text{ V}$	0,9	1,4	2,9
Изходен ток при 0	$I_{Q0}, \text{ mA}$		0,25	0,5
Изходен ток при 1	$I_{Q1}, \text{ mA}$		0,25	0,2
Време на включване	$t_{301}, \text{ ns}$		200	130
Време на изключване	$t_{310}, \text{ ns}$	200	200	130
Входна честота	$F_{\text{max}}, \text{ MHz}$	1		
Входен капацитет	$C_{\text{вх}}, \text{ pF}$	12	5	5
Статична консумация	$I_{DD}, \mu\text{A}$	0,1	15	30
Коефициент на натоварване	N_Q	50	50	50
коэф. на натоварване за 74LS	N_Q — относ.		0,7	1,4

— динамичен ток на консумация за 4000 А

$$I_T = (0,28 \mu\text{A/kHz}) F + I_{DD}/3 \quad \text{— при } E_{DD}=5\text{ V}$$

$$I_T = (0,55 \mu\text{A/kHz}) F + I_{DD}/3 \quad \text{— при } E_{DD}=10\text{ V}$$

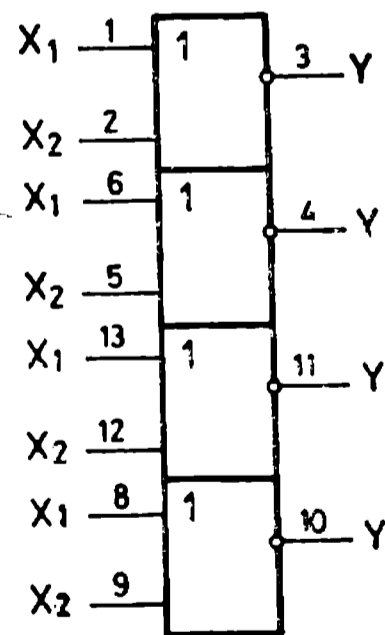
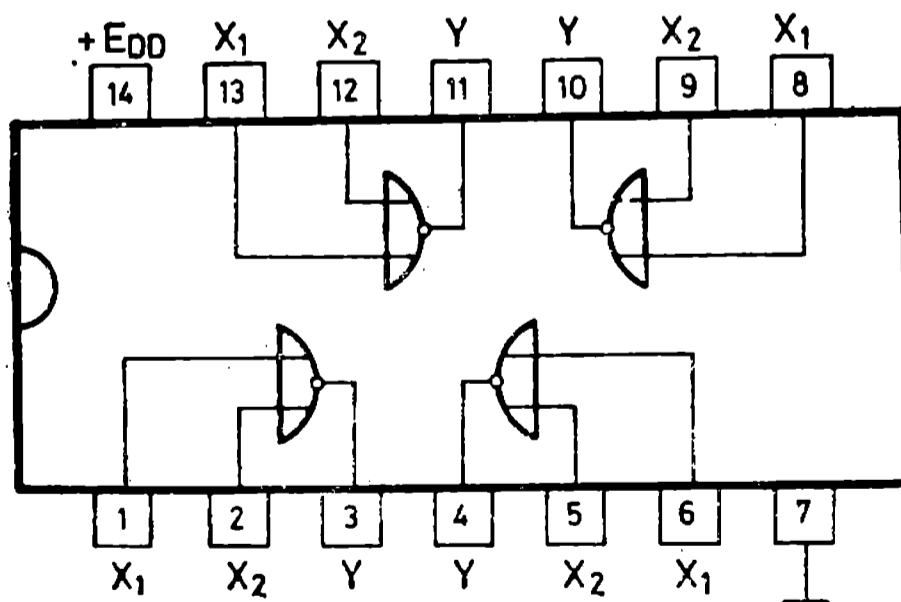


Параметър	Означение Единица	4001		4001 А	
		К176ЛП5		564 ЛП5	
		E _{DD} =9 V		E _{DD} =5 V	E _{DD} =10 V
Статична шумоустойчивост при 0	U _{ш0} , V	0,9		1,5	3
Статична шумоустойчивост при 1	U _{ш1} , V	0,9		1,4	2,9
Изходен ток при 0	I _{Q0} , mA			0,25	0,5
Изходен ток при 1	I _{Q1} , mA			0,25	0,2
Време на включване	t ₃₀₁ , ns			200	130
Време на изключване	t ₃₁₀ , ns	200		200	130
Входна честота	F _{max} , MHz	1			
Входен капацитет	C _{вх} , pF	12		5	5
Статична консумация	I _{DD} , μA	0,1		15	30
Коефициент на натоварване	N _Q	50		50	50
Коефициент на натоварване за 74 LS	N _Q — отнсс			0,7	1,4

Динамичен ток на консумация за 4001А

$$I_T = (0,28 \mu A/kHz) F + I_{DD}/3 \quad \text{— при } E_{DD} = 5 V$$

$$I_T = (0,55 \mu A/kHz) + I_{DD}/3 \quad \text{— при } E_{DD} = 10 V$$

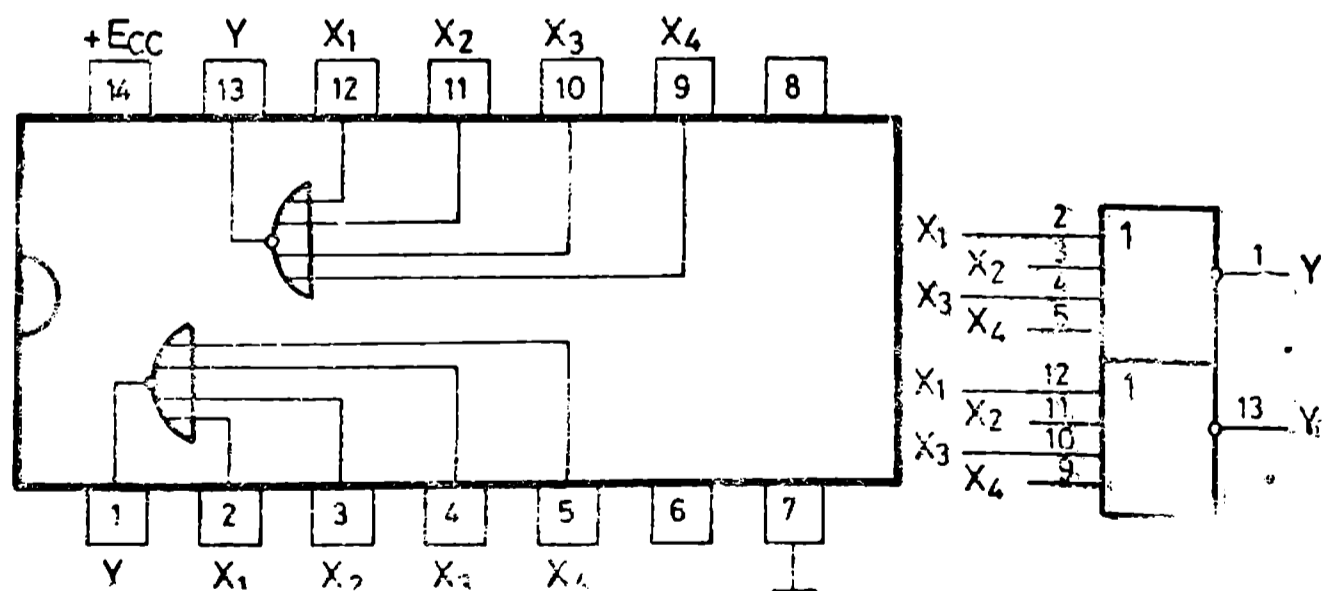


Параметър	Означение Единица	4002		4002 A	
		K176ЛЕ6		564ЛЕ6	
		$E_{DD}=9V$	$E_{DD}=5V$	$E_{DD}=5V$	$E_{DD}=10V$
Статична шумоустойчивост при 0	$U_{ш0}, V$	0,9	1,5	3	
Статична шумоустойчивост при 1	$U_{ш1}, V$	0,9	1,4	2,9	
Изходен ток при 0	I_{Q0}, mA		0,25	0,5	
Изходен ток при 1	I_{Q1}, mA		0,25	0,2	
Време на включване	t_{301}, ns		200	130	
Време на изключване	t_{310}, ns	200	200	130	
Входна честота	F_{max}, MHz	1			
Входен капацитет	$C_{вх}, pF$	12	5	5	
Статична консумация	$I_{DD}, \mu A$	0,1	15	30	
Коефициент на натоварване	N_Q	50	50	50	
Коеф. на натоварване за 74 LS	N_Q — относ.		0,7	1,4	

Динамичен ток на консумация за 4002 A

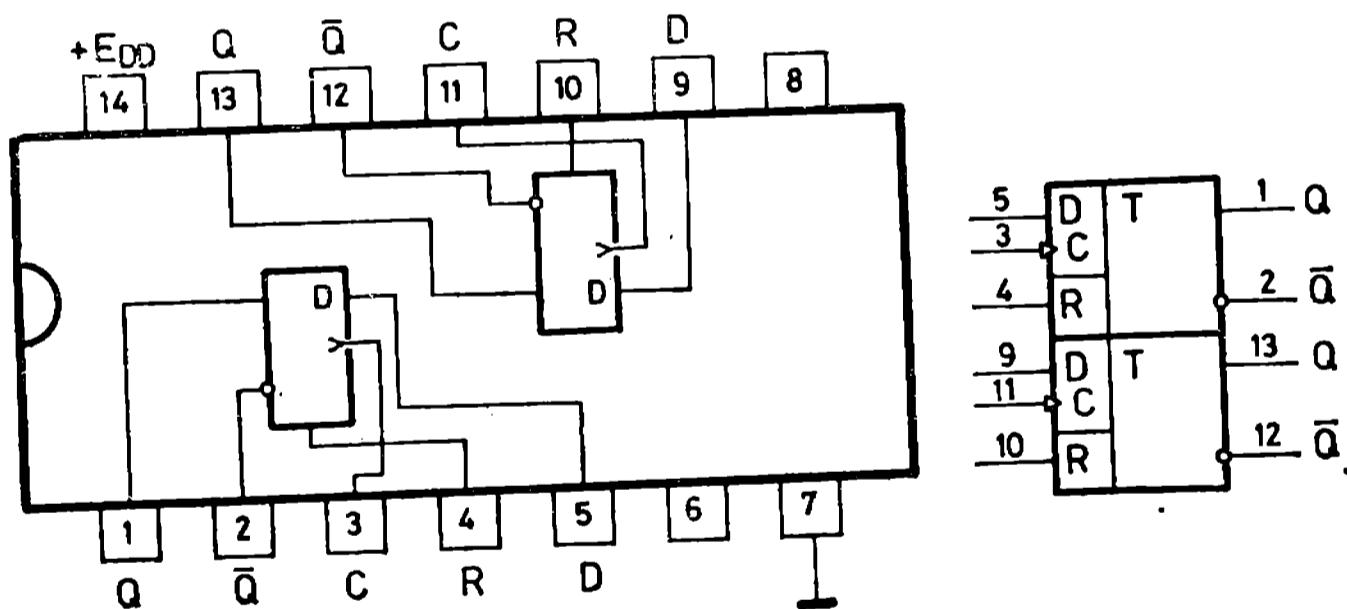
$$I_T = (0,28 \mu A/kHz)F + I_{DD}/3 \text{ — при } E_{DD}=5V$$

$$I_T = (0,55 \mu A/kHz)F + I_{DD}/3 \text{ — при } E_{DD}=10V$$



Параметър	Означение Единица	4003		
		K176TM1		
		$E_{DD}=9V$		
Статична шумоустойчивост	$U_{ш}, V$	0,9		
Входна честота	F_{max}, MHz	1		
Статична консумация	$I_{DD}, \mu A$	0,1		

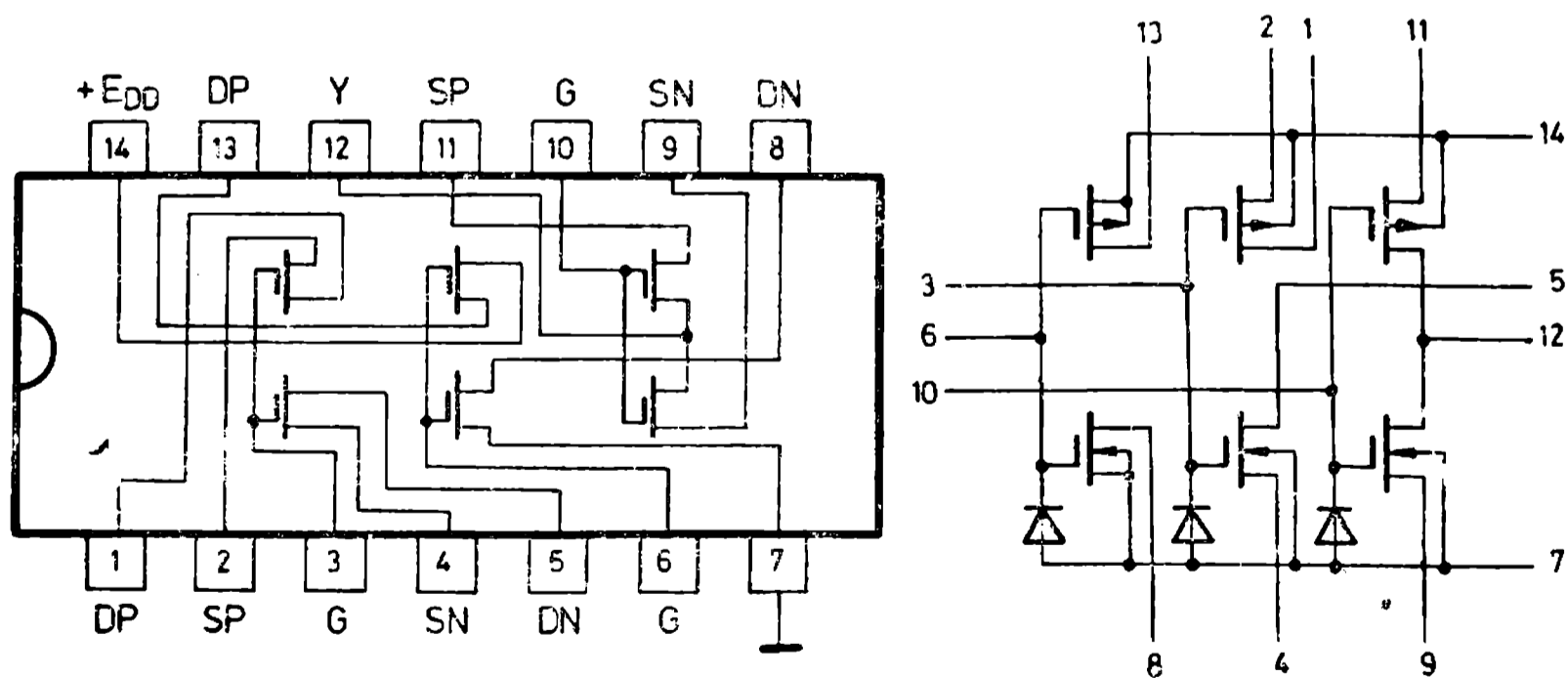
— тригерите се превключват от положителния фронт на тактовия импулс C
 — R — нулиращ вход. Тригерите се нулират ($Q=0$) при $R=1$. Тригерите функционират при $R=0$



Параметър	Означение Единица	4007 А		
		4007	4007 А	
		К176ЛП1	$E_{DD}=5\text{ V}$	$E_{DD}=10\text{ V}$
		$E_{DD}=9\text{ V}$		
Статична шумоустойчивост	$U_{ш}, \text{ V}$	0,9	1,5	3
Изходен ток при 0	$I_{Q0}, \text{ mA}$		0,25	0,8
Изходен ток при 1	$I_{Q1}, \text{ mA}$		0,9	0,45
Време на включване	$t_{301}, \text{ ns}$		135	125
Време на изключване	$t_{310}, \text{ ns}$	200	135	125
Входна честота	$F_{\text{max}}, \text{ MHz}$	1		
Входен капацитет	$C_{\text{вх}}, \text{ pF}$	12	5	5
Статична консумация	$I_{DD}, \mu\text{A}$	0,1	15	30
Коеф. на натоварване за 74 LS	N_Q — отнсс.		0,7	2,2

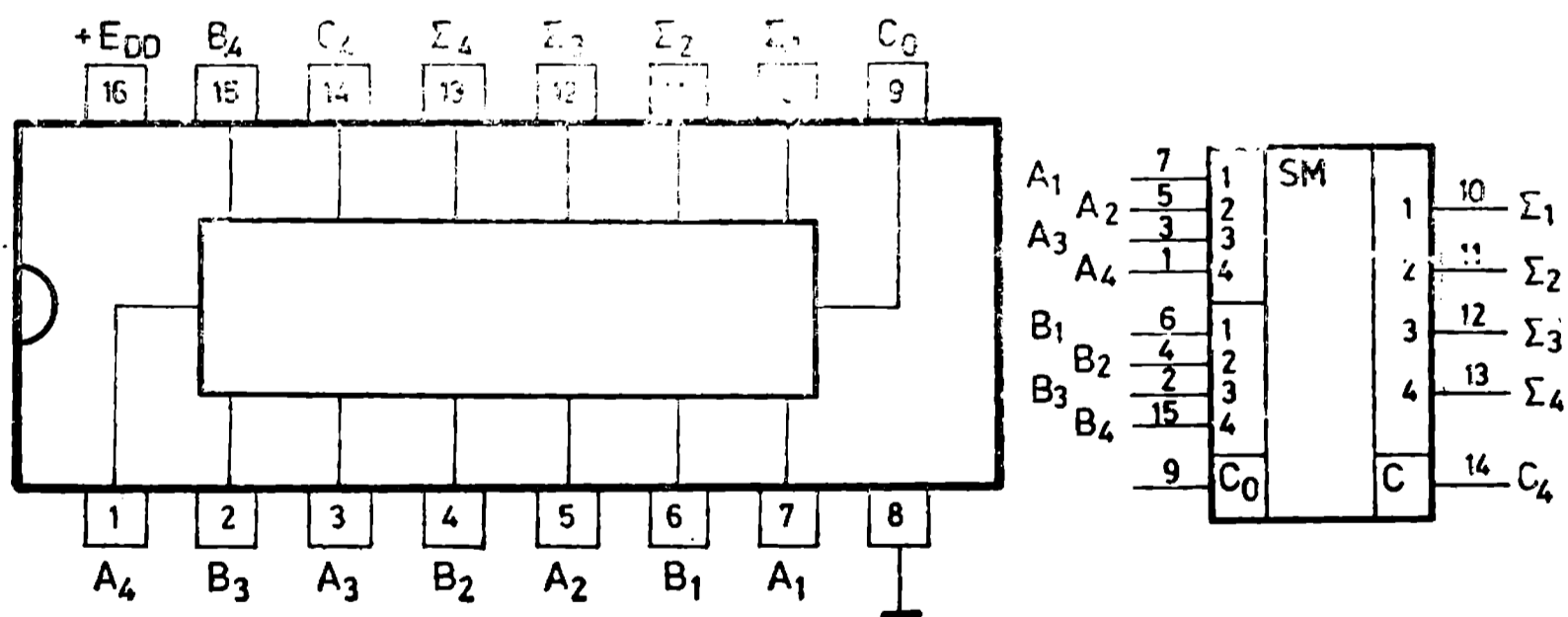
— интегралната схема 4007 може да се използва в зависимост от свързването като

- три логически елемента НЕ
- един логически елемент ЗИЛИ-НЕ
- един логически елемент ЗИ — НЕ
- един елемент НЕ с голям коефициент на натоварване



Параметър	Означение Единица	4008		2008 A	
		K176IM1		564IM1	
		$E_{DD}=9\text{ V}$		$E_{DD}=5\text{ V}$	$E_{DD}=10\text{ V}$
Изходен ток при 0	$I_{Q0}, \text{ mA}$		0,25	0,5	
Изходен ток при 1	$I_{Q1}, \text{ mA}$		0,25	0,2	
Време на превключване от A, B, C ₀ до Σ	$t_{3\text{ ср}}, \text{ ns}$	1600	1400	500	
Време на превключване от A, B, до C ₄	$t_{3\text{ ср}}, \text{ ns}$	500			
Време на превключване от C ₀ до C ₄	$t_{3\text{ ср}}, \text{ ns}$	300			
Входна честота	$F_{\text{max}}, \text{ MHz}$	1			
Статична консумация	$I_{DD}, \text{ mA}$		0,7	1,4	
Коефици. на натоварване за 74LS	N_Q — относ.		0,7	1,4	

- A₁—A₄ — входове за четирите бита на първото събираемо
- B₁—B₂ — входове за четирите бита на второто събираемо
- Σ_1 — Σ_4 — изходи за четирите бита на сумата
- C₀ — вход за пренос (за първия бит)
- C₄ — изход за пренос (от четвъртия бит)



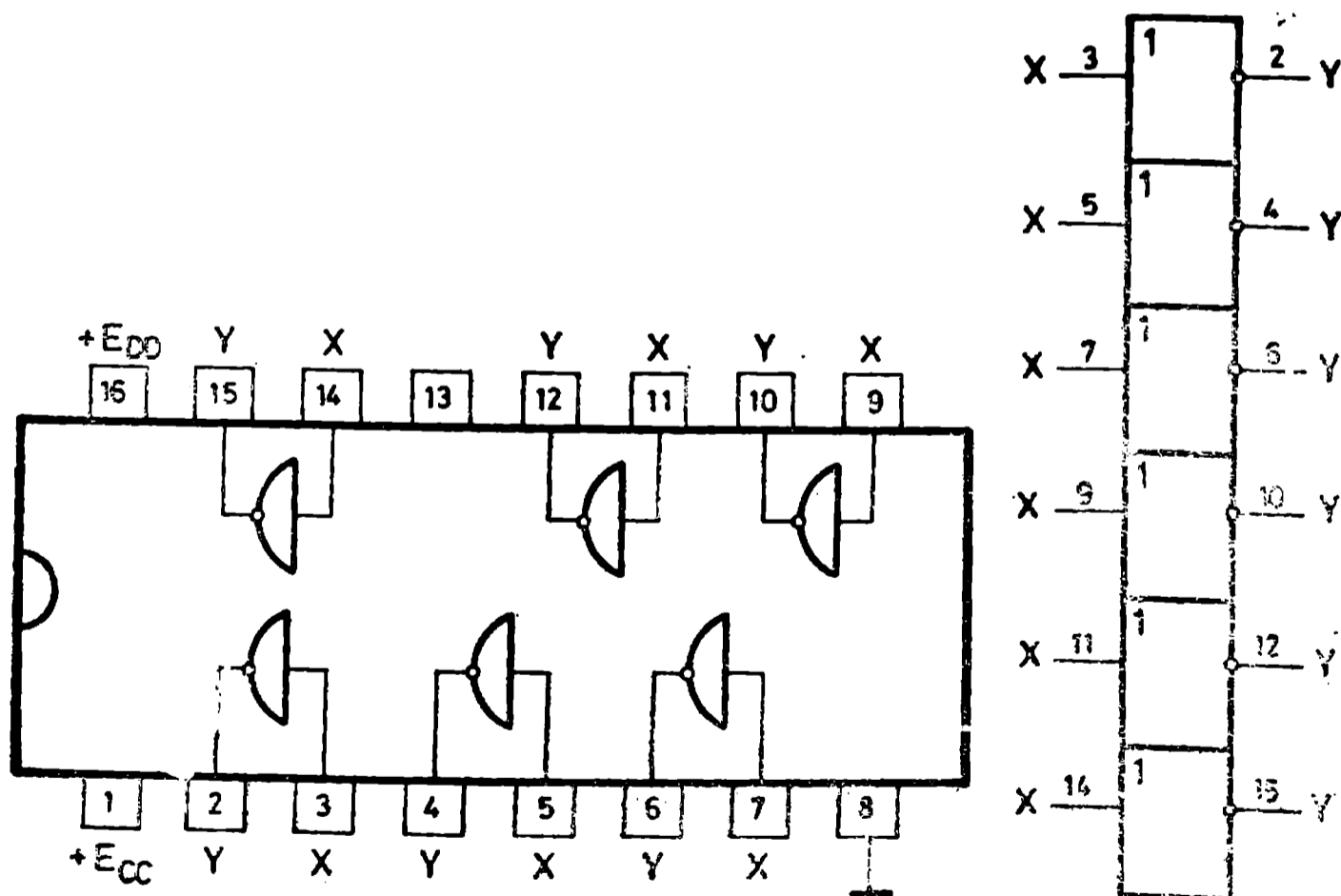
Шест инвертора		4009		
Параметър	Означение Единица	4009	4009A	
		K176ПУ2		
		$E_{DD}=9\text{ V}$	$E_{DD}=5\text{ V}$	$E_{DD}=10\text{ V}$
Изходен ток при 0	$I_{Q0}, \text{ mA}$		2,1	6,4
Изходен ток при 1	$I_{Q1}, \text{ mA}$		1	0,5
Време на включване	$t_{301}, \text{ ns}$	130	140	100
Време на изключване	$t_{310}, \text{ ns}$	110	125	75
Статична консумация	$I_{DD}, \mu\text{A}$	5	42	70
Коеф. на натоварване за 74LS	N_Q — относ.		5,8	17,7

— изводи като на 4049

— 4009A допуска товарен капацитет до 5000 pF при $E_{CC} > 10,5\text{ V}$

— E_{CC} — при работа в CMOS схеми изводът E_{CC} се свързва към E_{DD} .

При работа като CMOS—ТТЛ интерфейс E_{CC} се свързва към захранващото напрежение $+5\text{ V}$ на ТТЛ елементите



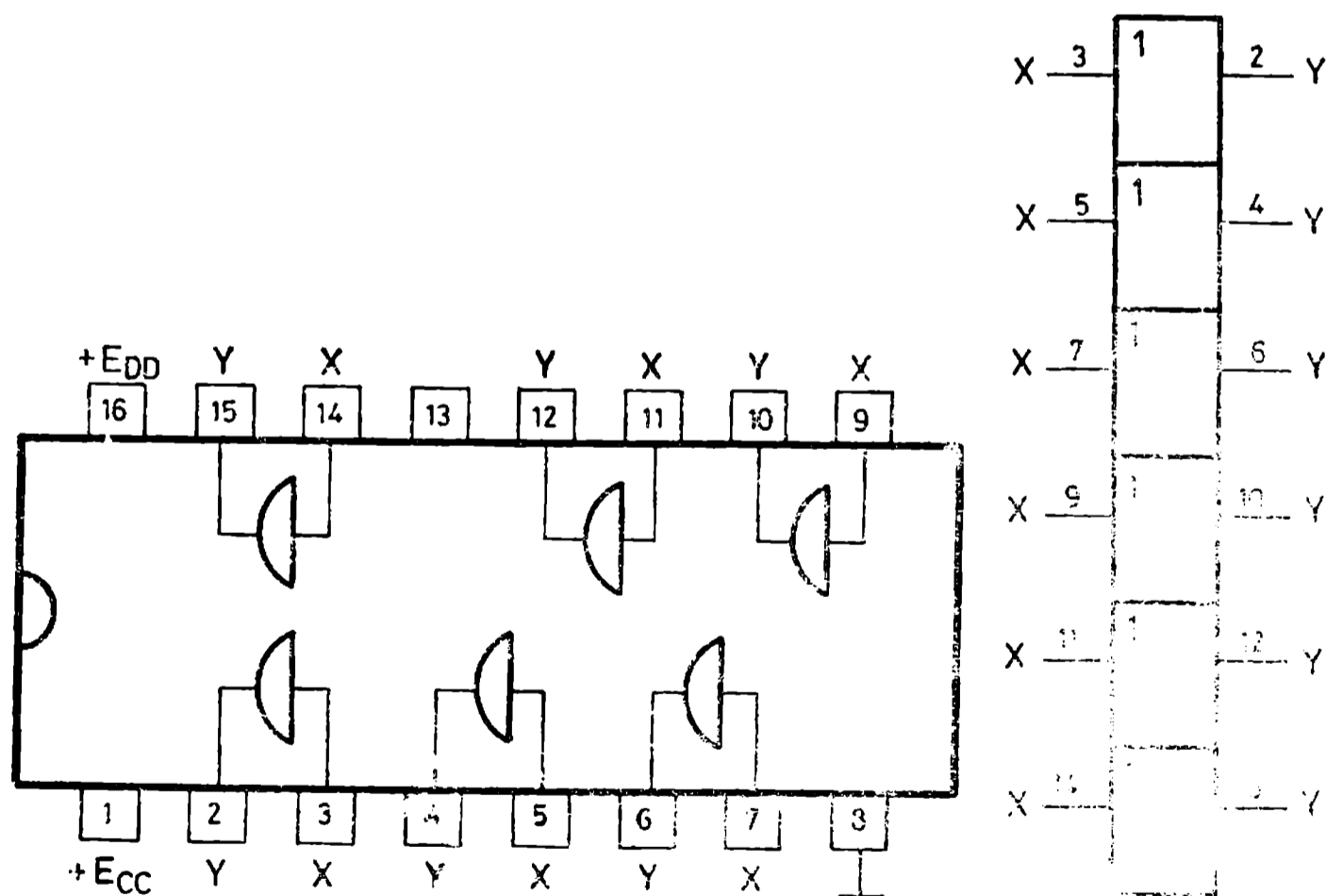
Параметър	Означение единица	4010		4010A	
		K176ПУЗ			
		$E_{DD}=9\text{ V}$		$E_{DD}=5\text{ V}$	$E_{DD}=10\text{ V}$
Изходен ток при 0	$I_{Q0}, \text{ mA}$		2,1	6,4	
Изходен ток при 1	$I_{Q1}, \text{ mA}$		1	0,5	
Време на включване	$t_{301}, \text{ ns}$	110	140	100	
Време на изключване	$t_{310}, \text{ ns}$	130	125	75	
Статична консумация	$I_{DD}, \mu\text{A}$	5	42	70	
Коеф. на натоварване за 74LS	N_Q — относ.		5,8	17,7	

— изводи като на 4050

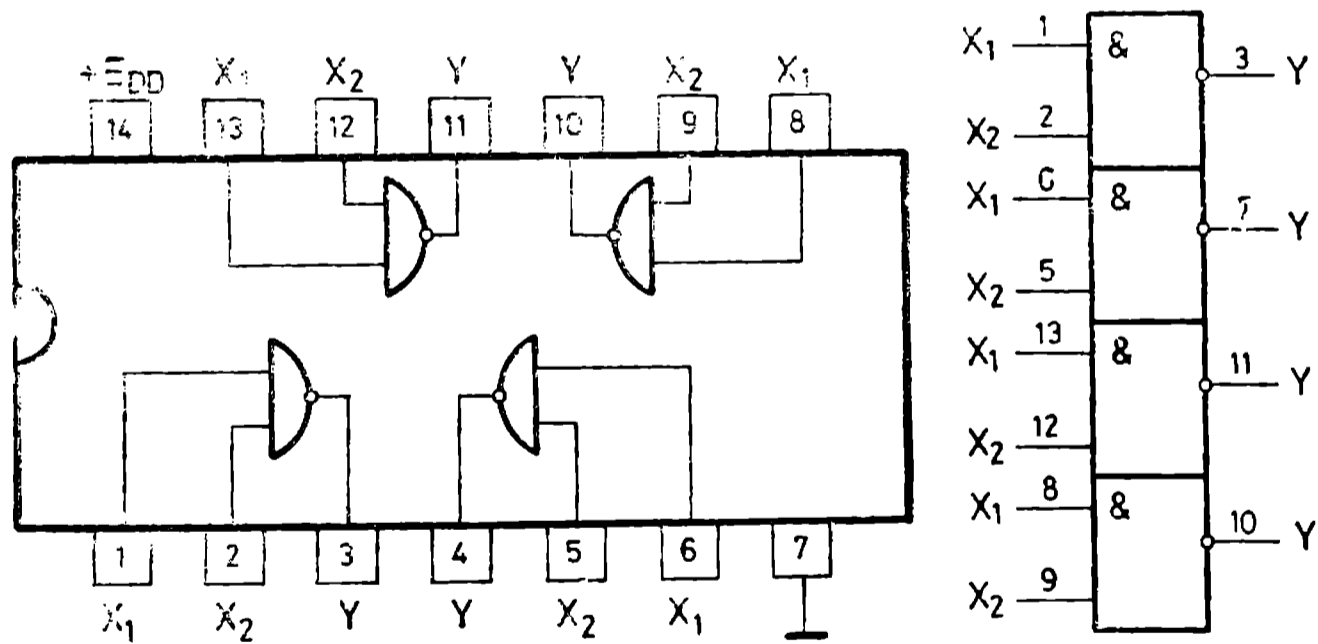
— 4010 A допуска товарен капацитет до 5000 pF при $E_{CC} > 10,5\text{ V}$

E_{CC} — при работа в CMOS схеми изводът E_{CC} се свързва към E_{DD} .

При работа като CMOS — TTL интерфейс се свързва към захранващото напрежение +5 V на TTL елементите



Параметър	Означение Единица	4011	4011 А	
		К176ЛА7	564ЛА7	
		$E_{DD}=9\text{ V}$	$E_{DD}=5\text{ V}$	$E_{DD}=10\text{ V}$
Статична шумоустойчивост	$U_{ш}, \text{V}$	0,9	1,5	3
Изходен ток при 0	I_{Q0}, mA		0,16	0,4
Изходен ток при 1	I_{Q1}, mA		0,25	0,25
Време на включване	t_{301}, ns		200	130
Време на изключване	t_{310}, ns	200	200	130
Входна честота	$F_{\text{max}}, \text{MHz}$	1		
Входен капацитет	$C_{\text{вх}}, \text{pF}$	12	5	5
Статична консумация	$I_{DD}, \mu\text{A}$	0,1	15	30
Коефициент на натоварване	N_Q	50	50	50
Коеф. на натоварване за 74LS	N_Q — относ		0,4	1,1

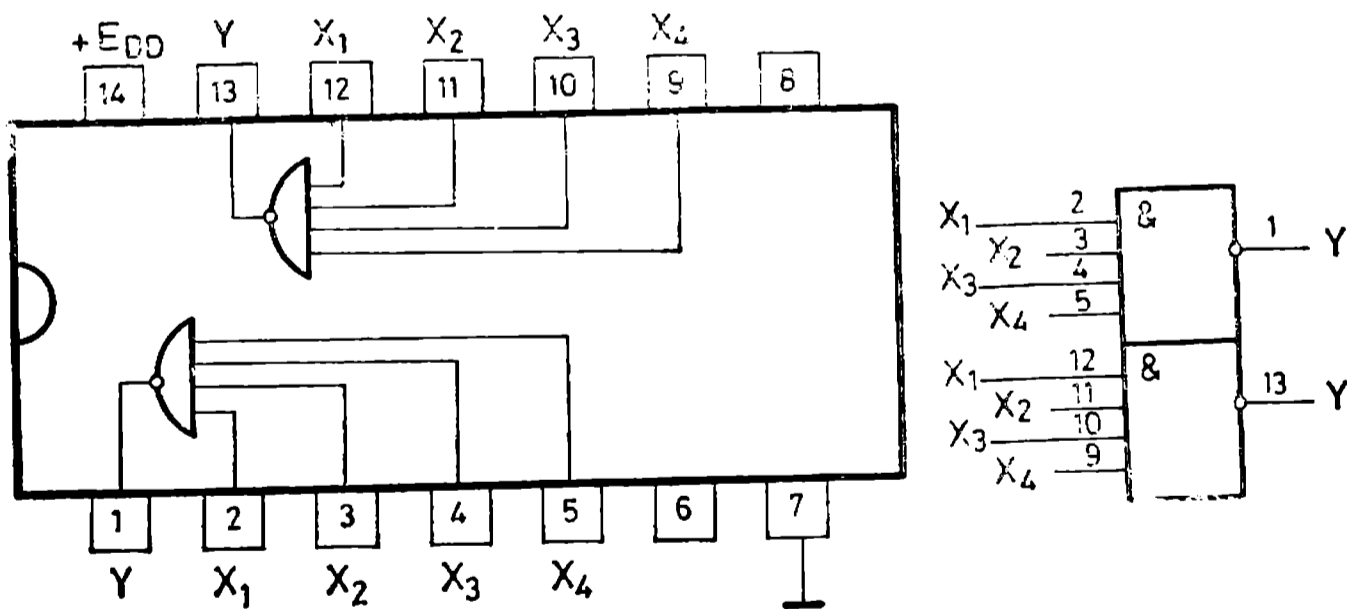


Параметър	Означение Единица	4012		4012 А	
		К176ЛА8		564ЛА8	
		E _{DD} =9 V		E _{DD} =5 V	E _{DD} =10 V
Статична шумоустойчивост	U _ш , V	0,9		1,5	3
Изходен ток при 0	I _{Q0} , mA			0,18	0,4
Изходен ток при 1	I _{Q1} , mA			0,25	0,2
Време на включване	t ₃₀₁ , ns	400		200	110
Време на изключване	t ₃₁₀ , ns			400	200
Входна честота	F _{max} , MHz	1			
Входен капацитет	C _{вх} , pF	12		5	5
Статична консумация	I _{DD} , μA	0,1		15	30
Коефициент на натоварване	N _Q	50		50	50
Коеф. на натоварване за 74 LS	N _Q — относ.			0,5	1,1

Динамичен ток на консумация за 4012 А

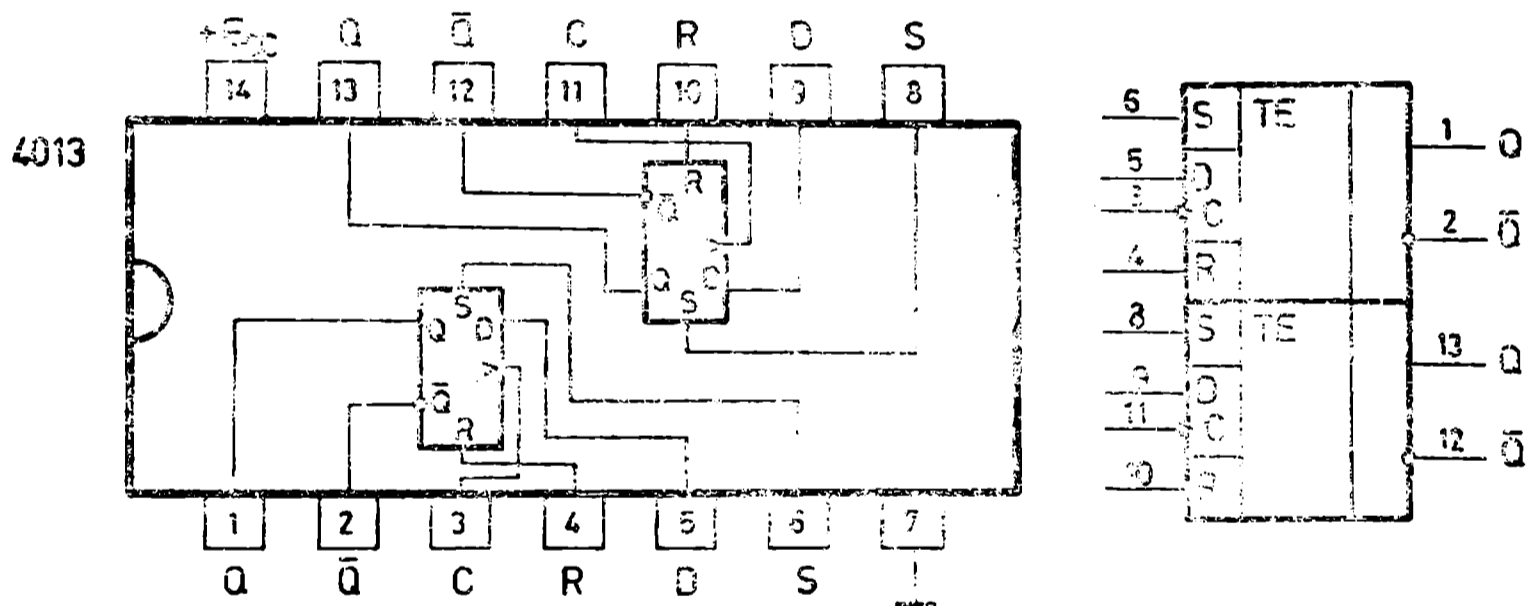
$$I_T = (0,28 \mu\text{A/kHz}) F + I_{DD}/3 \quad \text{—при } E_{DD}=5 \text{ V}$$

$$I_T = (0,55 \mu\text{A/kHz}) F + I_{DD}/3 \quad \text{—при } E_{DD}=10 \text{ V}$$



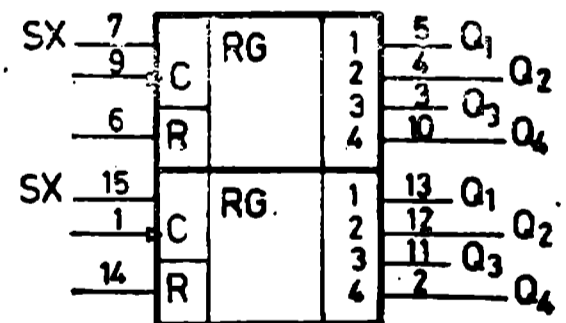
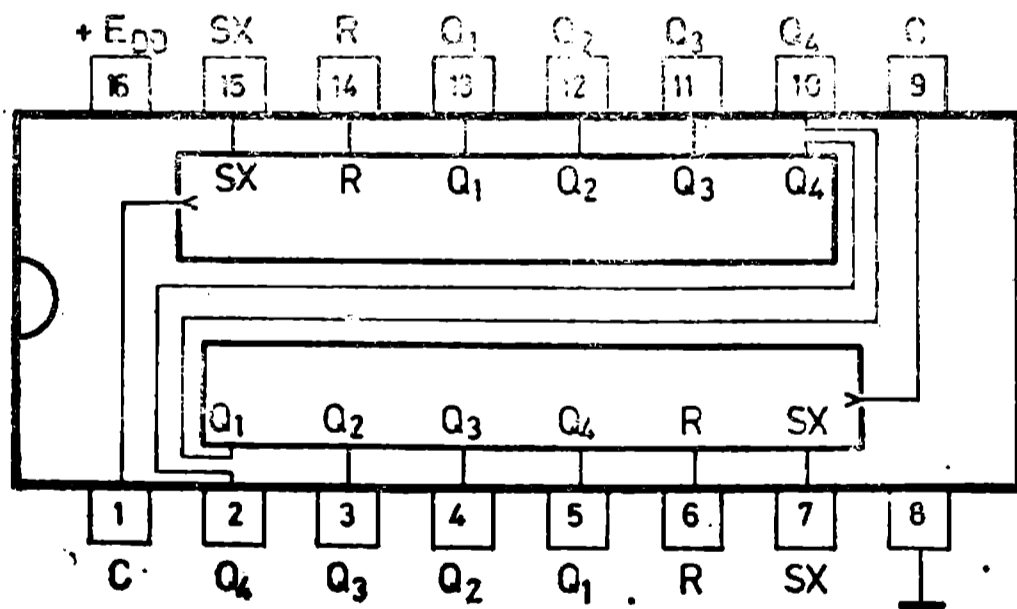
Параметър	Означение	4013		4013A	
		K176TM2		564TM2	
	Единица	$E_{DD}=9V$	$E_{DD}=5V$	$E_{DD}=10V$	
Изходен ток при 0	I_{Q0}, mA		0,25	0,5	
Изходен ток при 1	I_{Q1}, mA		0,25	0,3	
Време на включване	t_{301}, ns		550	250	
Време на изключване	t_{310}, ns		550	250	
Входна честота	F_{max}, MHz	1	1	5	
Статична консумация	$I_{DD}, \mu A$	3	140	280	
Коефициент на натоварване за 74 LS	N_Q — относ.		0,7	1,4	

- тригерите се превключват от положителния фронт на тактовите импулси C
- R — нулиращ вход. При R=1 и S=0 тригерът се установява в състояние Q=0
- S — установяващ вход. При R=0 и S=1 тригерът се установява в състояние Q=1
- тригерът функционира при R=0 и S=0



Параметър	Означение	4015		4015A	
		K176IP2		564IP2	
	Единица	$E_{DD}=9V$	$E_{DD}=5V$	$E_{DD}=10V$	
Изходен ток при 0	I_{Q0}, mA		0,25	0,5	
Изходен ток при 1	I_{Q1}, mA		0,25	0,2	
Време на превключване от 0 в 1	t_{301}, ns		1300	500	
Време на превключване от 1 в 0	t_{310}, ns		1300	500	
Входна честота	F_{max}, MHz	2		5	
Статична консумация	$I_{DD}, \mu A$	0,1	700	1400	
Входен капацитет	$C_{вх}, pF$	10	5	5	
Коеф. на натоварване за 74LS	N_Q — относ.		0,7	1,4	

- тригерът се превключва от положителния фронт на тактовия импулс С
- SX — последователен вход
- $Q_1 - Q_4$ — паралелни изходи
- R — нулиращ вход. При $R=1$ всички тригери се нулират ($Q=0$).
Регистърът функционира при $R=0$.



Параметър	Означение	4016		
		4016A		
	Единица	K176KT1	$E_{DD}=9V$	$E_{DD}=5V$
Време на включване	t_{301}, ns	250	125	70
Време на изключване	t_{310}, ns		125	70
Статична консумация	$I_{DD}, \mu A$	0,4		8
Проходно съпротивление	$R_{вкл}, \Omega$		840*	840*

*при $R_T=10 k\Omega$

— приложение: комутатори; аналого-цифрови преобразуватели; прекъсвачи на сигнал; модулатори

— за 4016A:

— клирфактор — под 0,5 % при 1 kHz

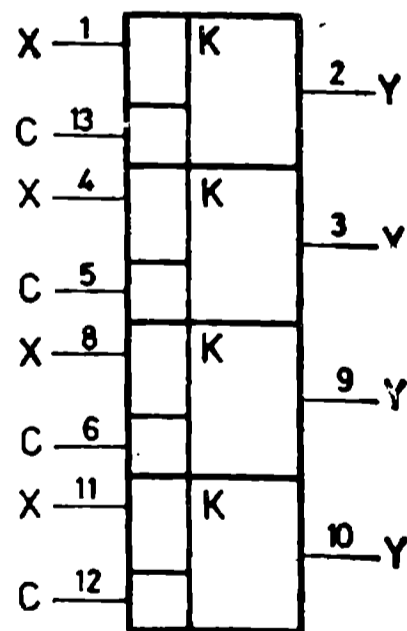
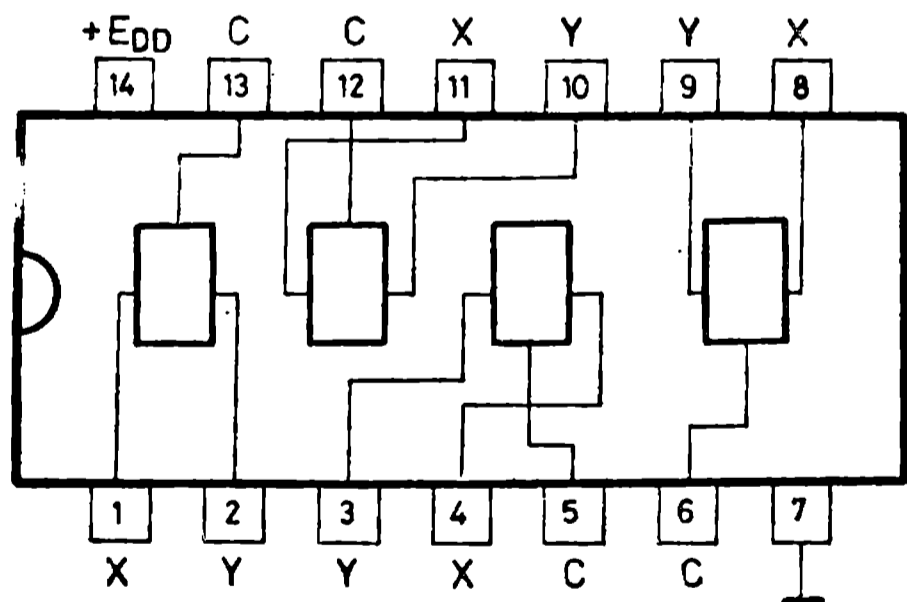
— честотен обхват — до 50 MHz

— честота на комутация сигнал — до 10 MHz

— подтискане на сигнала при изключен ключ — 65 dB

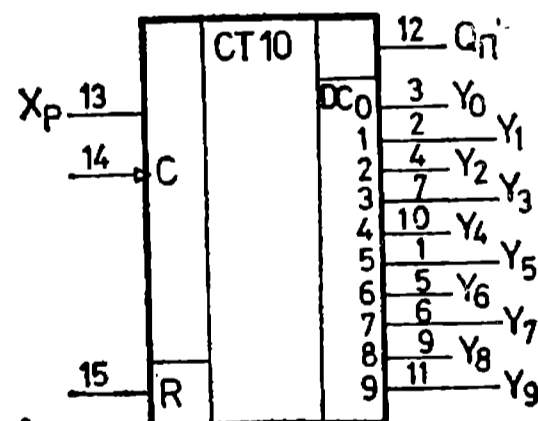
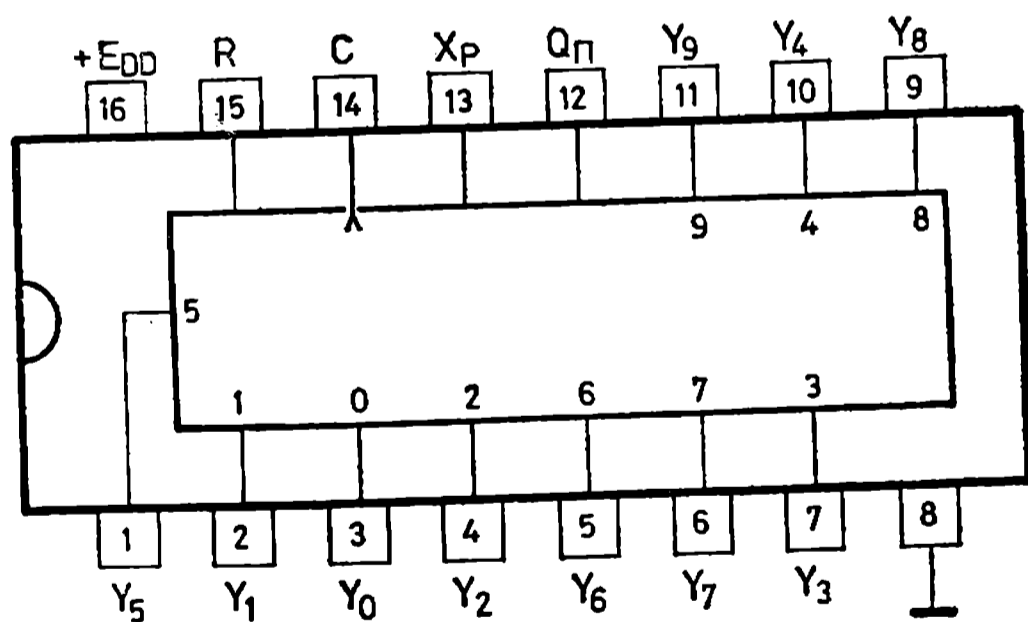
— паразитно прослушване между два канала при $F=0,9$ MHz и $R_T=1 k\Omega$ — 50 dB

— C — управляващ вход — при подаване на C „нула“ ключът е затворен. При $C=E_{DD}$ ключът е отворен



Параметър	Означение	4017		
		K176IE8		
	Единица	$E_{DD}=9V$	$E_{DD}=5V$	$E_{DD}=10V$
Изходен ток при 0	I_{Q0} , mA		0,02	0,055
Изходен ток при 1	I_{Q1} , mA		0,055	0,055
Време на превключване от 0 в 1	t_{301} , ns		2500	750
Време на превключване от 1 в 0	t_{210} , ns		2500	750
Статична консумация	I_{DD} , μA	100	700	1400
Входен капацитет	$C_{вх}$, pF	14	5	5
Входна честота	F_{max} , MHz	2	0,6	2

- тригерите се превключват от положителния фронт на тактовите импулси С
- X_p — разрешаващ (стробиращ) вход. За да работи броячът, трябва $X_p=0$.
- $Y_0—Y_9$ — изходи от дешифратора. В зависимост от състоянието на брояча само един от изходите е в състояние 1, а всички останали — в 0.
- Q_n — сигнал за пренос към следващ брояч
- R — нулиращ вход. При $R=1$ всички тригери са в състояние 0 и $Y_0=1$. Броячът работи при $R=0$.
- схемата е изпълнена като 5-битов брояч на Джонсън



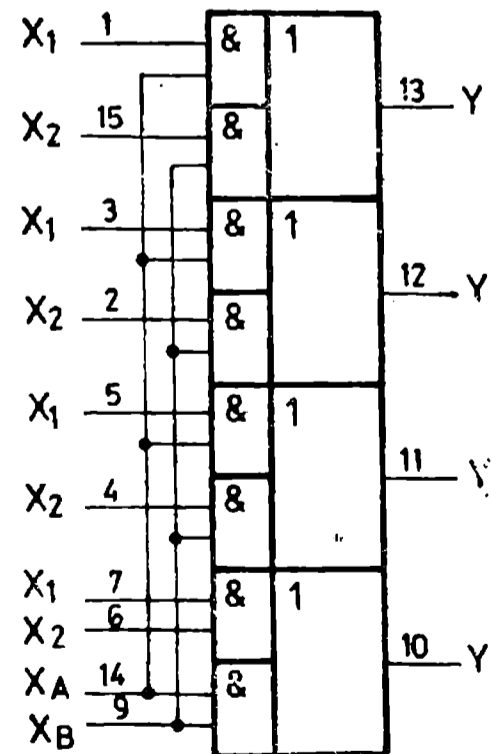
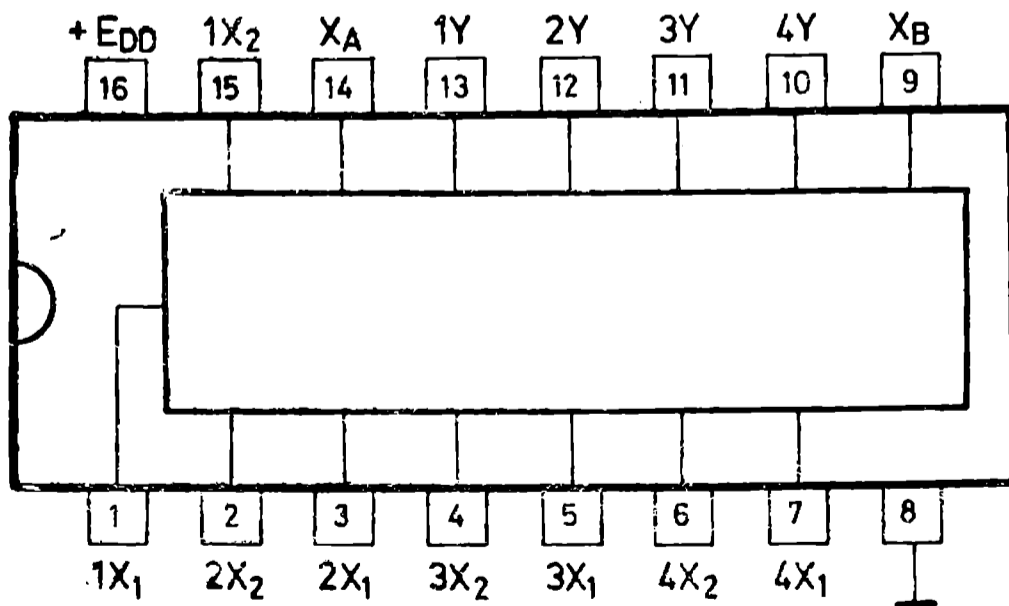
Параметър	Означение	4019A	
		564ЛС2	
		E _{DD} =5V	E _{DD} =10V
Изходен ток при 0	I _{Q0} , mA	0,23	0,5
Изходен ток при 1	I _{Q1} , mA	0,4	0,4
Време на включване	t ₃₀₁ , ns	500	220
Време на изключване	t ₃₁₀ , ns	500	220
Статична консумация	I _{DD} , μA	700	1400
Коефициент на натоварване за 74LS	N _Q — относ.	0,6	1,4

— приложение — четири двувходови мултиплексора с общи адресни входове X_A и X_B

— логическа функция: $Y = X_1 X_A + X_2 X_B$

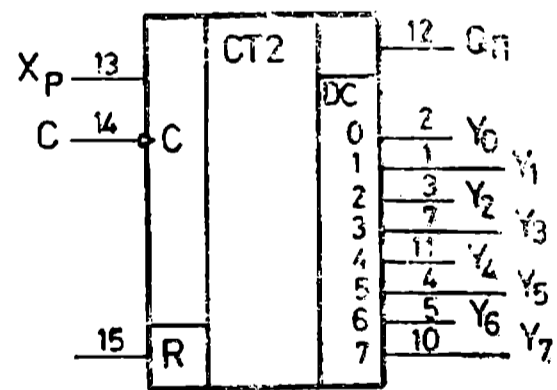
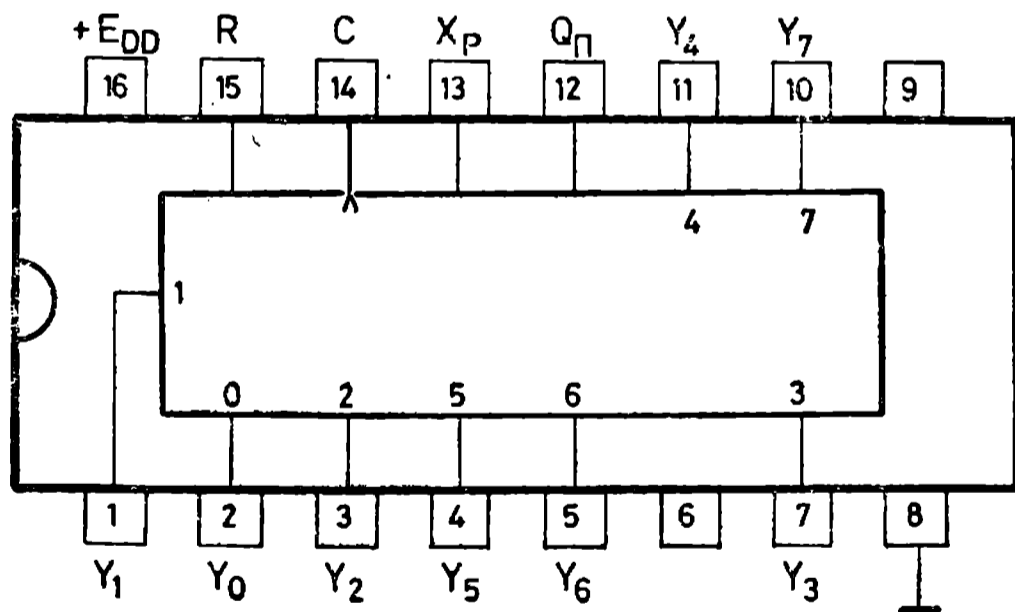
Таблица на истинност

X _A	X _B	X ₁	X ₂	Y
0	0	X	X	0
1	0	1	X	1
1	0	0	X	0
0	1	X	1	1
0	1	X	0	0
1	1	1	X	1
1	1	X	1	1
1	1	0	0	0



Параметър	Означение	4022A	
		564ИЕ9	
	Единица	$E_{DD}=5V$	$E_{DD}=10V$
Изходен ток при 0	I_{Q0} , mA	0,02	0,055
Изходен ток при 1	I_{Q1} , mA	0,055	0,055
Входна честота	F_{max} , MHz	0,6	2
Статична консумация	I_{DD} , μA	700	1400
Входен капацитет	$C_{вх}$, pF	5	5

- приложение — двоичен 3-битов брояч/делител на честота с коефициент на деление осем; брояч с дешифратор
- тригерите C_2 превключват от положителния фронт на тактовите импулси C
- X_p — разрешаващ (стробиращ) вход. Броячът работи при $X_p=0$.
- R — нулиращ вход. При $R=1$ всички тригери се установяват в състояние $Q=0$ и изходът — в $Y_0=1$. Броячът работи при $R=0$.
- $Y_0—Y_7$ — изходи на дешифратора. Само в един от изходите на дешифратора сигналът е 1.
- Q_n — сигнал за пренос към следващ брояч



Параметър	Означение	4023		4023A	
		K176ЛА9		564ЛА9	
	Единица	$E_{DD}=9V$	$E_{DD}=5V$	$E_{DD}=10V$	
Статична шумоустойчивост	$U_{ш}, V$	0,9	1,5	3	
Изходен ток при 0	I_{Q0}, mA		0,25	0,4	
Изходен ток при 1	I_{Q1}, mA		0,25	0,25	
Време на включване	t_{301}, ns	400	200	110	
Време на изключване	t_{310}, ns		200	110	
Входна честота	F_{max}, MHz	1			
Входен капацитет	$C_{вх}, pF$	12	5	5	
Статична консумация	$I_{DD}, \mu A$	0,1	15	30	
Коефициент на натоварване	N_Q	50	50	50	
Коеф. на натоварване за 74LS	N_Q — относ.		0,7	1,1	

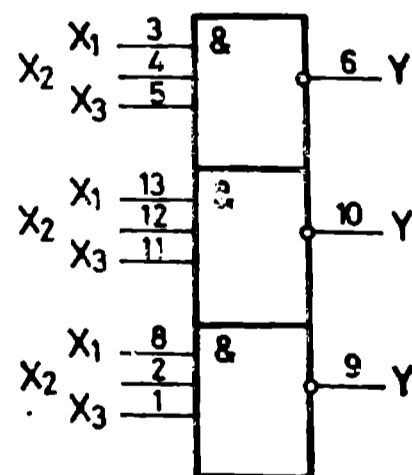
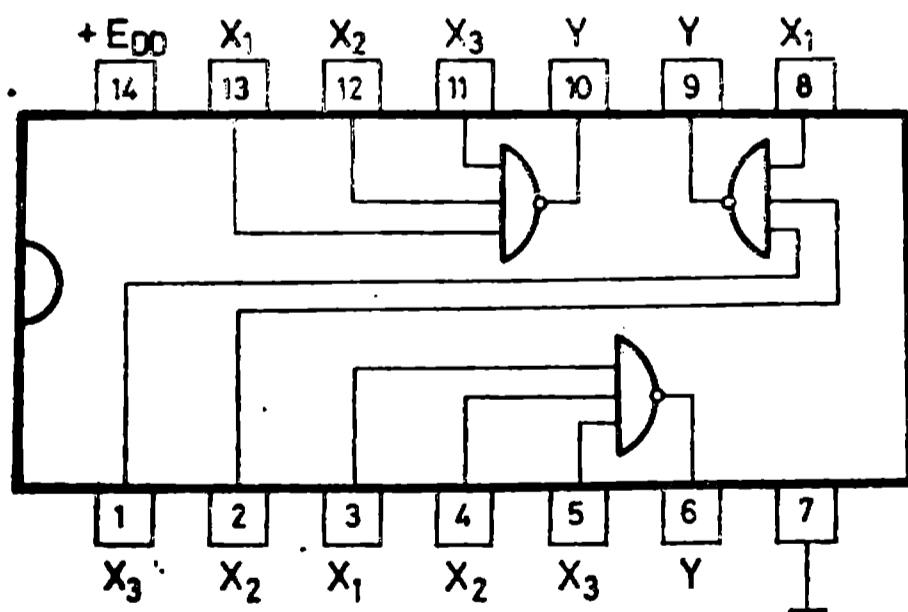
— динамичен ток на консумация за 4023A

$$I_{\nu} = (0,28 \mu A/kHz) F + I_{DD}/3$$

$$I_{\nu} = (0,55 \mu A/kHz) F + I_{DD}/3$$

— при $E_{DD}=5V$

— при $E_{DD}=10V$



Параметър	Означение	4025		4025A	
		K176ЛЕ10		564ЛЕ10	
	Единица	$E_{DD}=9V$	$E_{DD}=5V$	$E_{DD}=10V$	
Статична шумоустойчивост	$U_{ш}, V$	0,9	1,5	3	
Изходен ток при 0	I_{Q0}, mA		0,25	0,5	
Изходен ток при 1	I_{Q1}, mA		0,25	0,2	
Време на включване	t_{301}, ns		200	130	
Време на изключване	t_{310}, ns	200	200	130	
Входна честота	F_{max}, MHz	1			
Входен капацитет	$C_{вх}, pF$	12	5	5	
Коефициент на натоварване	N_Q	50	50	20	
Коеф. на натоварване за 74 LS	N_Q — отнсс		0,7	1,4	
Статична консумация	$I_{DD}, \mu A$	0,1	15	30	

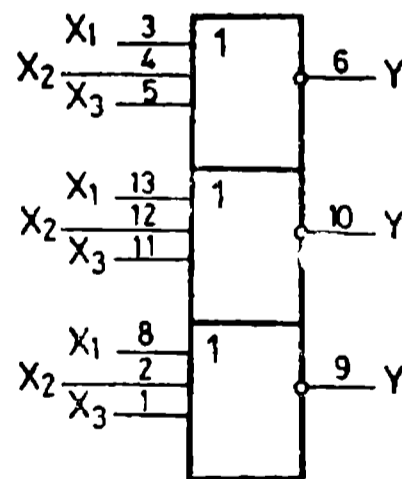
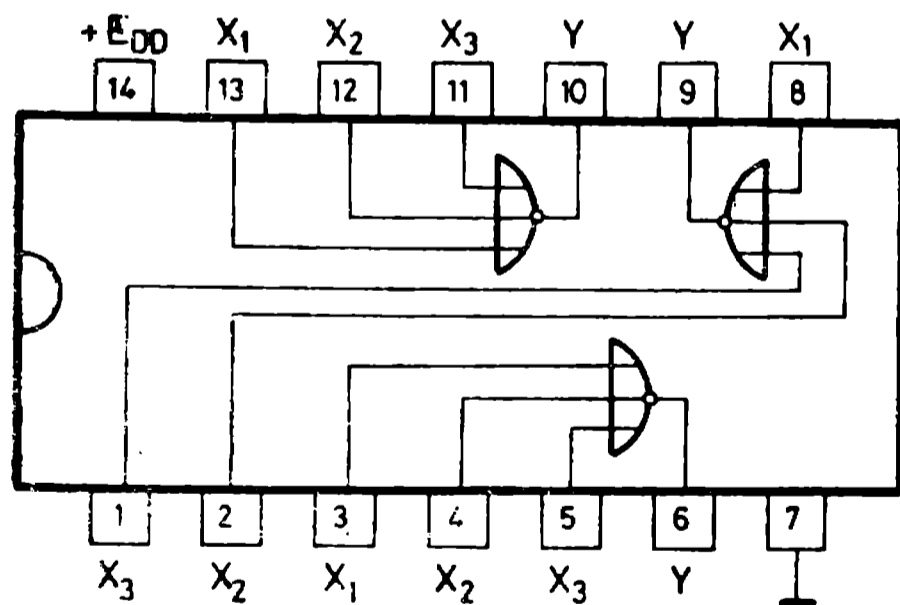
— динамичен ток на консумация за 4025A

$$I_T = (0,28 \mu A/kHz) F + I_{DD}/3$$

$$I_T = (0,55 \mu A/kHz) F + I_{DD}/3$$

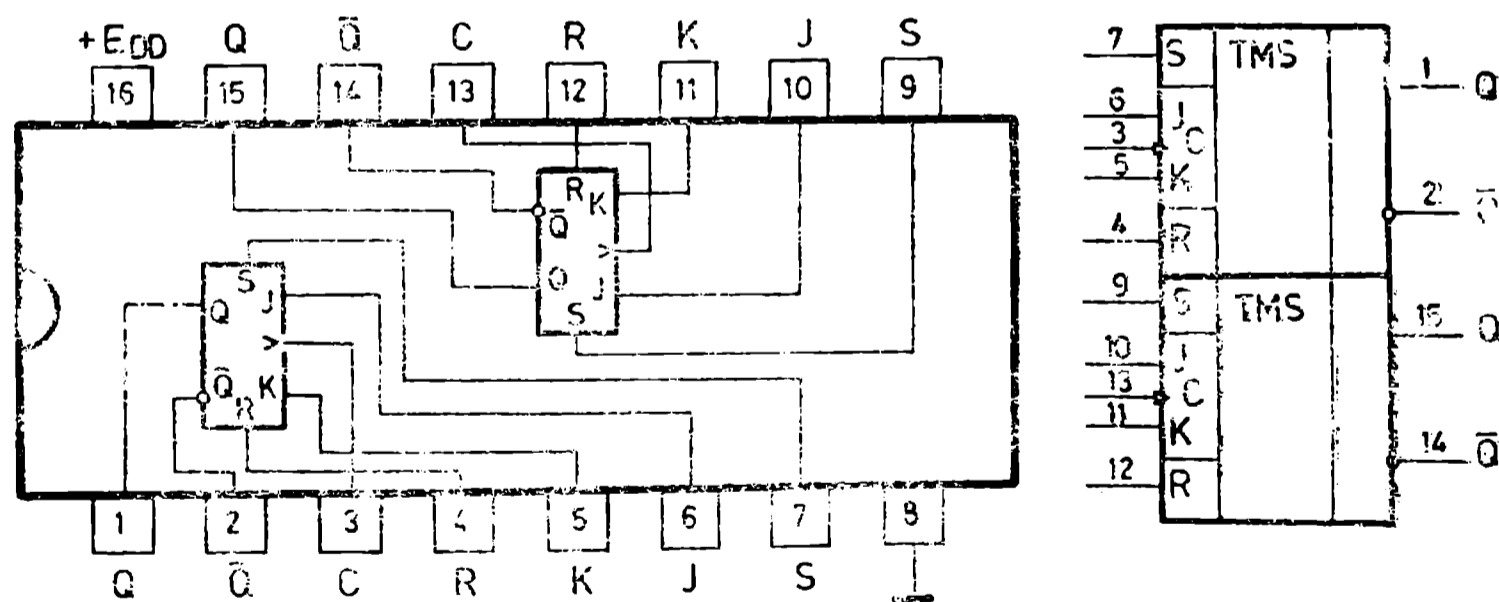
— при $E_{DD}=5V$

— при $E_{DD}=10V$



Параметър	Означение	4027		4027A	
		K176TB1		564TB1	
	Единица	$E_{DD}=9V$	$E_{DD}=5V$	$E_{DD}=10V$	
Изходен ток при 0	I_{Q0} , mA		0,25	0,5	
Изходен ток при 1	I_{Q1} , mA		0,25	0,3	
Време на включване	t_{301} , ns		550	250	
Време на изключване	t_{310} , ns		550	250	
Входна честота	F_{max} , MHz	2		8	
Статична консумация	I_{DD} , μA	10	140	280	
Коеф. на натоварване за 74LS	N_Q — относ.		0,7	1,4	

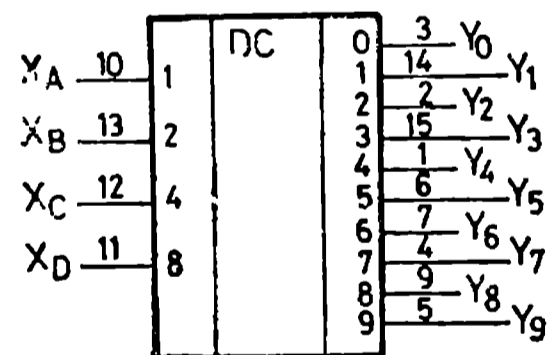
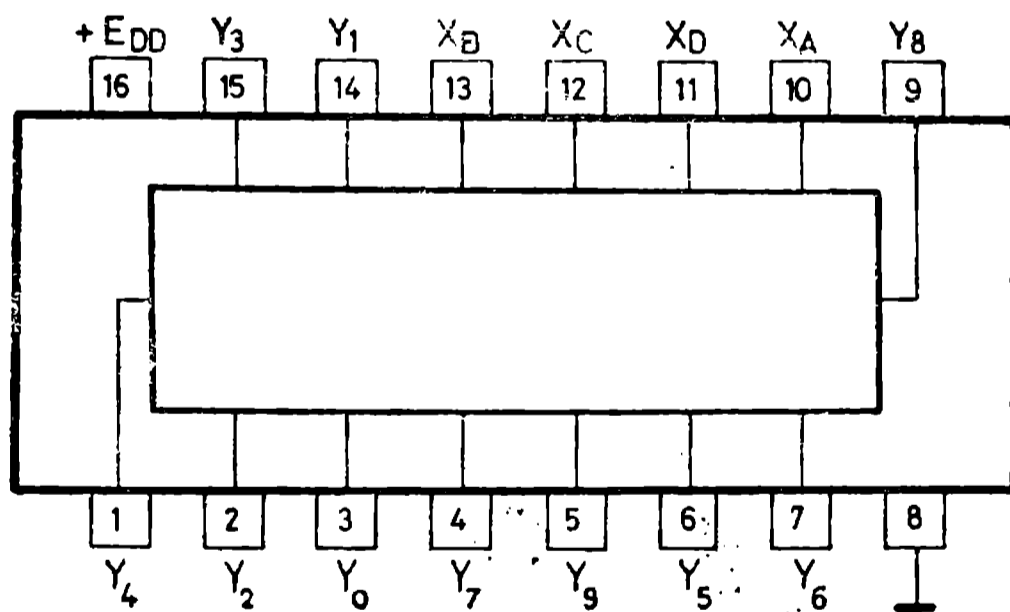
- тригерите се превключват от положителния фронт на тактовия импулс C
- J—K — информационни входове
- R — нулиращ вход. При R=1 и S=0 тригерът се установява в състояние Q=0
- S — установяващ вход. При S=1 и R=0 тригерът се установява в състояние Q=1
- тригерът функционира при R=0 и S=0



Параметър	Означение	4028		4028A	
		K176ИД1		564ИД1	
	Единица	E _{DD} =9V	E _{DD} =5V	E _{DD} =10V	
Изходен ток при 0	I _{Q0} , mA		0,25	0,5	
Изходен ток при 1	I _{Q1} , mA		0,25	0,2	
Време на включване	t ₃₀₁ , ns	350	900	400	
Време на изключване	t ₃₁₀ , ns	350	900	400	
Статична консумация	I _{DD} , μA	100	700	1400	
Коеф. на натоварване за 74 LS	N _Q — относ.		0,7	1,4	

- X_A, X_B, X_C, X_D — входове. Свързват се към изходите на двоично-десетичен брояч
- Y₀—Y₉ — изходи на дешифратора (само в един от изходите състоянието може да е 1)
- логическа функция:

$$Y_0 = \bar{X}_D \bar{X}_C \bar{X}_B \bar{X}_A; \quad Y_1 = \bar{X}_D \bar{X}_C \bar{X}_B X_A; \quad \dots \quad Y_9 = X_D \bar{X}_C \bar{X}_B X_A$$



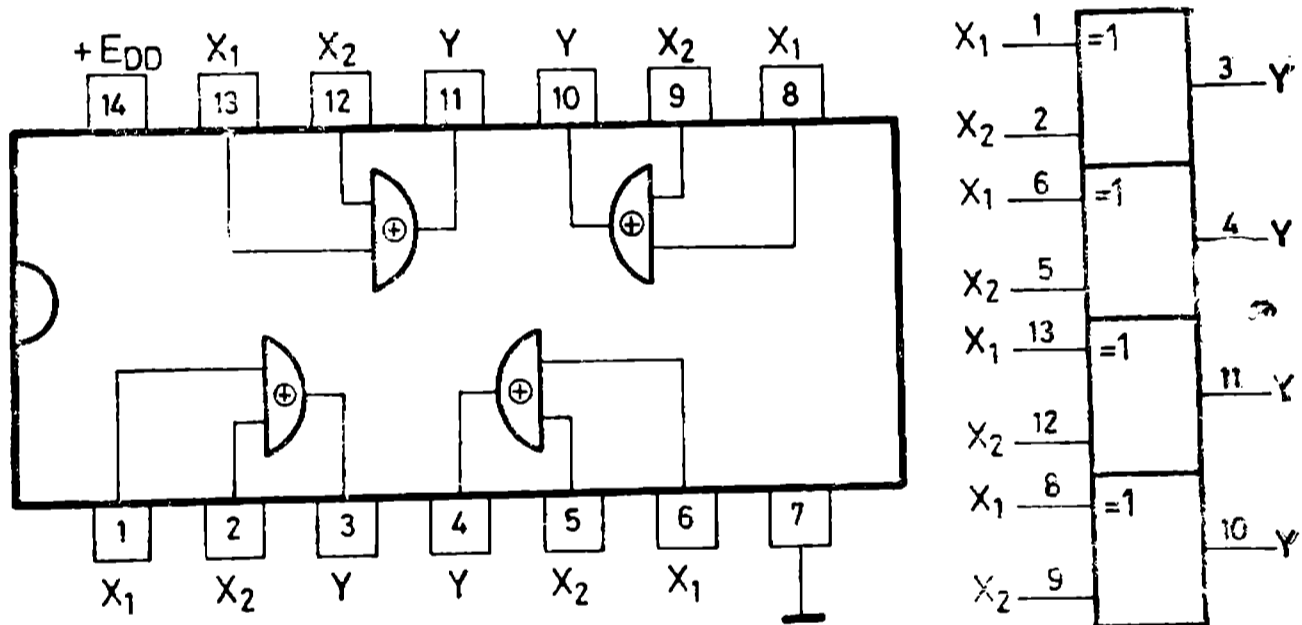
Четири двувходови елемента за логическа неравнозначност (полусуматори)

4030

Параметър	Означение	4030		4030 А	
		К176ЛП2		564ЛП2	
	Единица	$E_{DD} = 9V$	$E_{DD} = 5V$	$E_{DD} = 10V$	
Изходен ток при 0	I_{Q0}, mA		0,25	0,5	
Изходен ток при 1	I_{Q1}, mA		0,25	0,25	
Време на включване	t_{301}, ns	500	475	250	
Време на изключване	t_{310}, ns	500	475	250	
Статична консумация	$I_{DD}, \mu A$	10	70	140	
Коеф. на натоварване за 74 LS	N_Q — относ.		0,6	1,4	

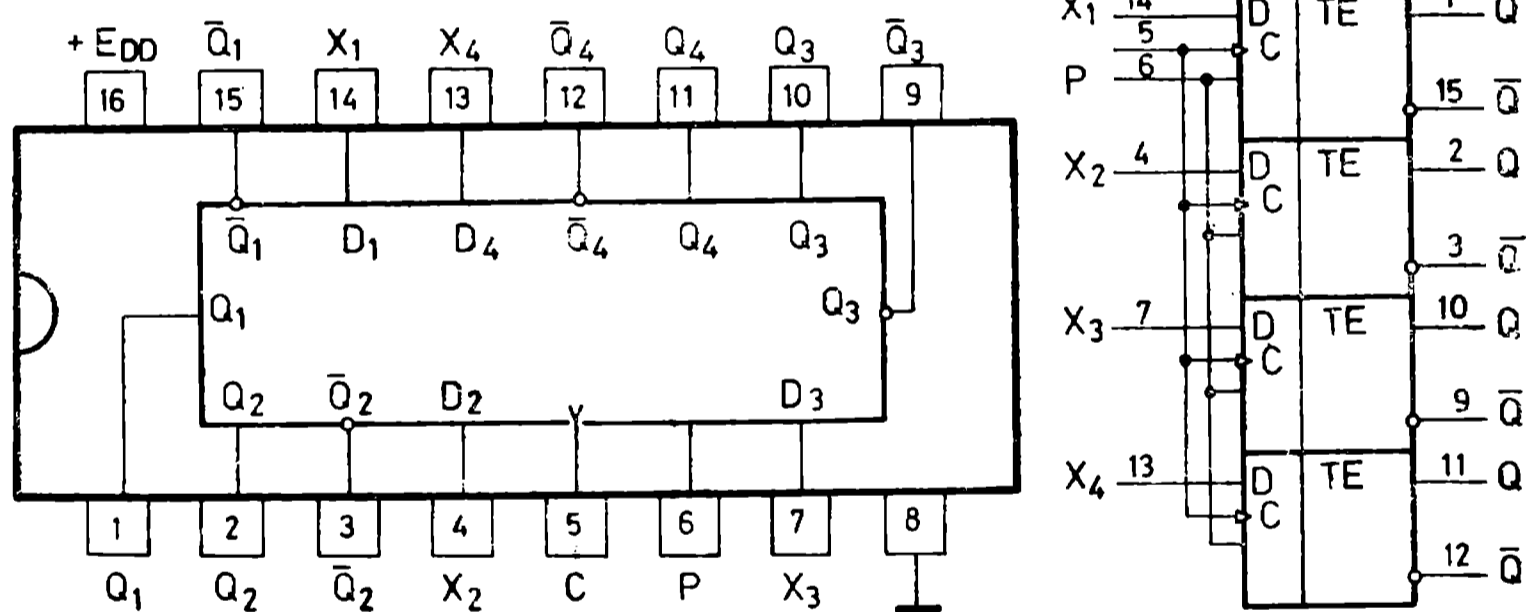
— логическа функция:

$$Y = \bar{X}_1 X_2 + X_1 \bar{X}_2$$



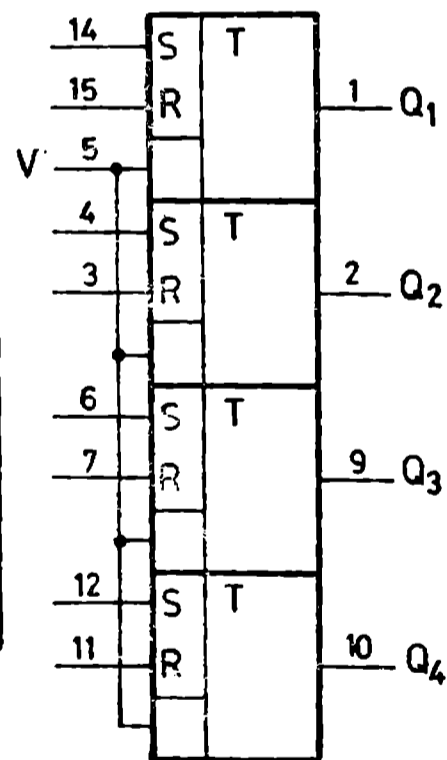
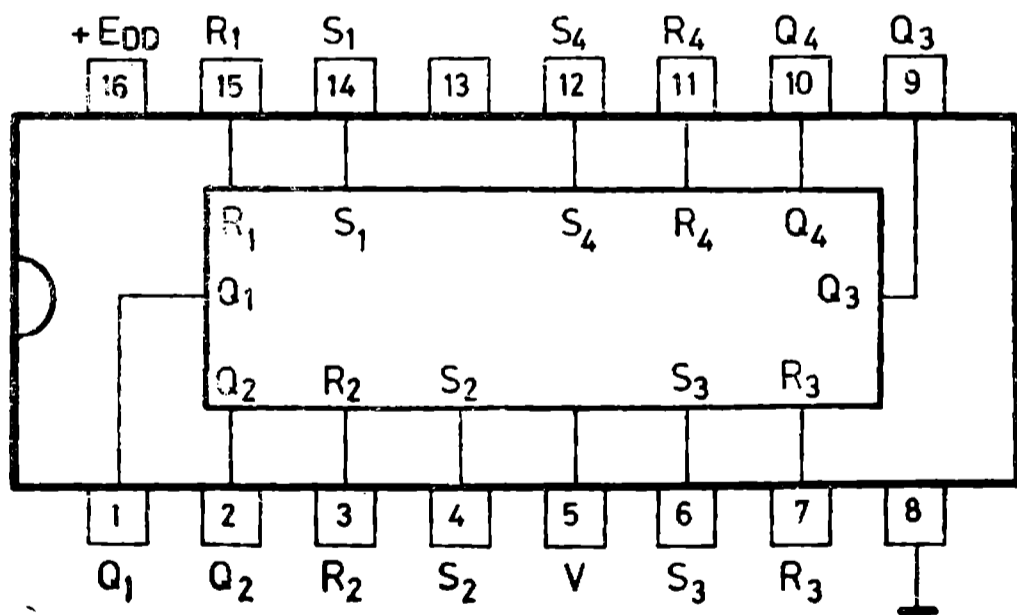
Параметър	Означение	Единица	4042A	
			564ТМЗ	
			$E_{DD} = 5V$	$E_{DD} = 10V$
Изходен ток при 0	I_{Q0} , mA		0,25	0,5
Изходен ток при 1	I_{Q1} , mA		0,25	0,2
Време на превключване от 0 в 1	t_{301} , ns		600	300
Време на превключване от 1 в 0	t_{310} , ns		600	300
Статична консумация	I_{DD} , μA		140	280
коэф. на натоварване за 74 LS	N_Q — относ.		0,7	1,4

- $X_1 - X_4$ — входове
- $Q_1 - Q_4$ — изходи
- P — вход за определяне на поляритета. При $P=0$ входният сигнал се записва в тригерите от положителния фронт (0—1) на тактовия импулс C , а при $P=1$ — от отрицателния фронт (1—0).
- при $P=1$ и $C=1$ или при $P=0$ и $C=0$ състоянието на тригерите не се изменя

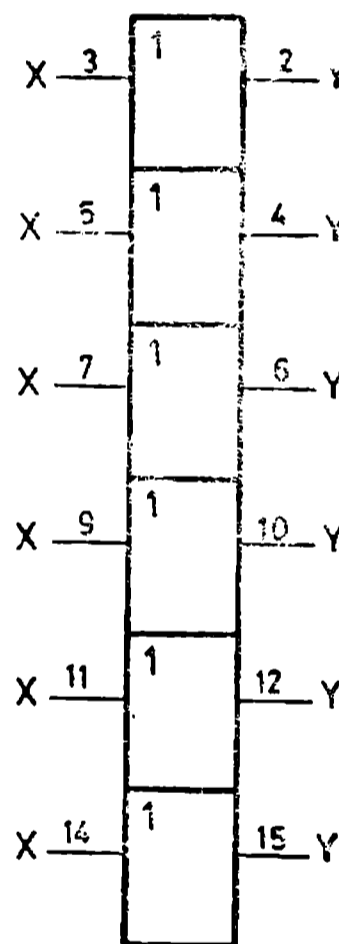
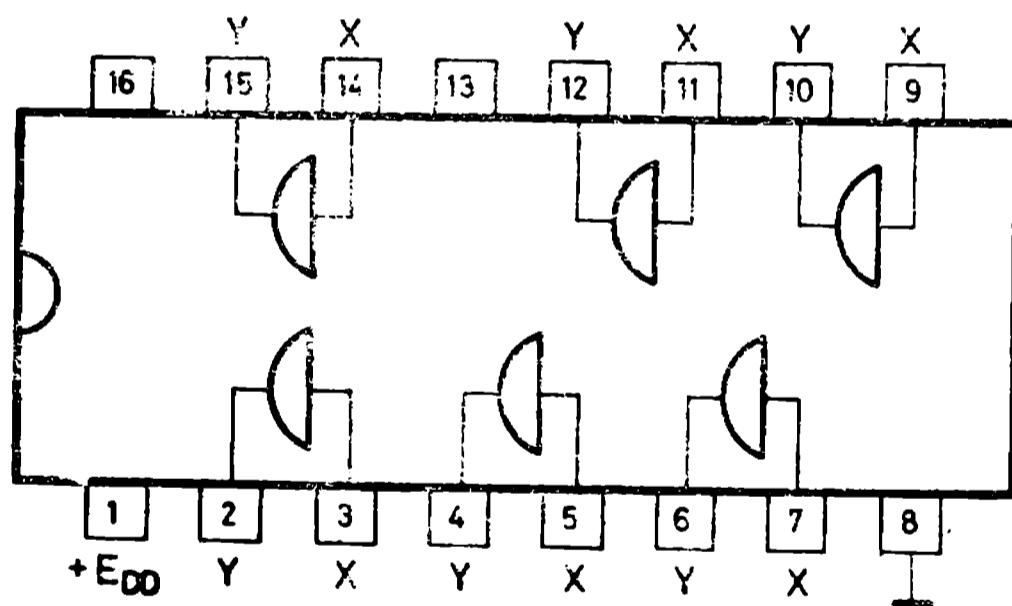


Параметър	Означение	4043A	
		564TP2	
		$E_{DD} = 5V$	$E_{DD} = 10V$
Изходен ток при 0	I_{Q0} , mA	0,25	0,5
Изходен ток при 1	I_{Q1} , mA	0,25	0,2
Време на превключване от 0 в 1	t_{301} , ns	600	310
Време на превключване от 1 в 0	t_{310} , ns	600	310
Статична консумация	I_{DD} , μA	140	280
Коеф. на натоварване за 74LS	N_Q — относ	0,7	1,4

- R_1 — R_4 — входовете за установяване на тригерите в състояние $Q=0$ (при $R=1$ и $S=0$)
- S_1 — S_4 — входове за установяване на тригерите в състояние $Q=1$ (при $S=1$ и $R=0$)
- Q_1 — Q_4 — изходи на четирите тригера
- V — вход, общ за четирите тригера, за управление на изходното състояние. При $V=0$ изходното състояние и на четирите тригера е високоомно (Z)

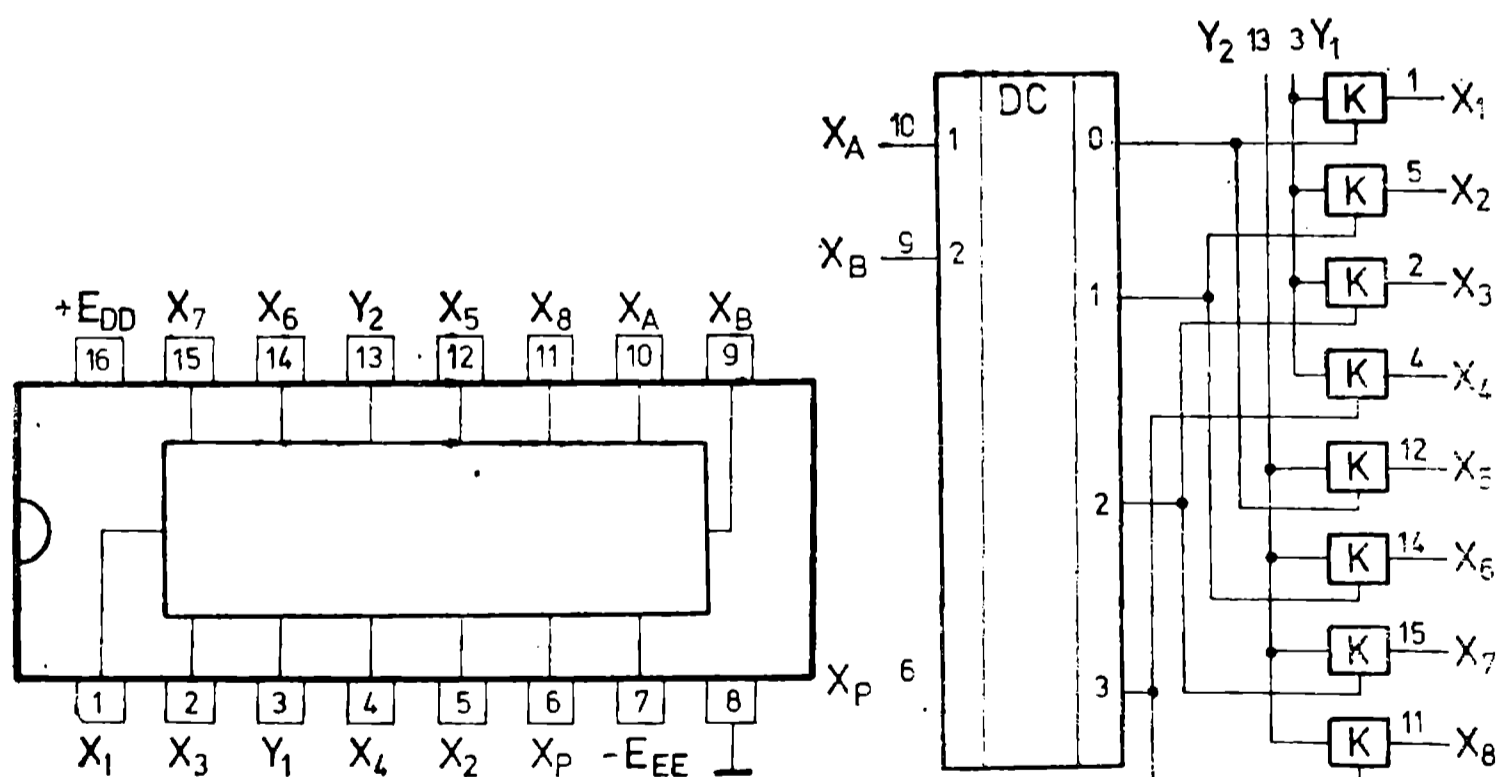


Параметър	Означене	4050A	
		564ПУ4	
		$E_{DD} = 5V$	$E_{DD} = 10V$
Изходен ток при 0	I_{Q0}, mA	2,5	6,6
Изходен ток при 1	I_{Q1}, mA	1	1
Време на включване	t_{301}, ns	250	160
Време на изключване	t_{310}, ns	200	110
Статична консумация	$I_{DD}, \mu A$	41	140
Коеф. на натоварване за 74LS	N_Q — относ.	6,9	18,3



Два четириходови аналогови мултиплексора			4052	
Параметър	Означение		4052 A	
	Единица		564КП1	
			$E_{DD} = 5V$	$E_{DD} = 10V$
Статична шумоустойчивост	$U_{ш}, V$		1,5	3,0
Статична консумация	$I_{DD}, \mu A$			600
Проходно съпротивление	Ω		270	120

- кляйрфактор при 1 kHz — под 0,1%
- паразитно проникване в съседен канал при $R_T = 1 k\Omega$ и $F = 1 MHz$ — 40dB
- $X_1 - X_4$ — входове за аналоговия сигнал за първия мултиплексор
- $X_5 - X_8$ — входове за аналоговия сигнал за втория мултиплексор
- Y_1 — изход на първия мултиплексор
- Y_2 — изход на втория мултиплексор
- дешифраторът е общ за двата мултиплексора
- X_A, X_B — адресни входове
- X_p — разрешаващ вход. Мултиплексорът функционира при $X_p = 0$. При $X_p = 1$ нито един от изходите не е избран
- E_{EE} — Отрицателно захранващо напрежение. При $E_{EE} = 0$ извод 7 се свързва с масата. Разликата $E_{DD} - E_{EE}$ не трябва да превишава 15 V



4. ЛИНЕЙНИ ИНТЕГРАЛНИ СХЕМИ

Използвани означения при линейните интегрални схеми

e_0 — входно напрежение на несиметрията — напрежението, което трябва да се подаде на входа на операционния усилвател, за да се получи нулево изходно напрежение.

$\Delta I_{вх}$ — входен ток на несиметрията — разлика на входните токове на правия и инверсия вход. Определя се при нулев изходен ток.

K_0 — коефициент на усилване — отношение на изменението на изходното напрежение към предизвикалото го изменение на входното диференциално напрежение.

$M_{сф}$ — коефициент на подтискане (отслабване) на синфазния сигнал. Равен е на отношението на коефициента K_0 и коефициента на усилване на синфазен сигнал. Дава се в децибели

F — честотна лента — дава се за слаб сигнал при отворена верига на обратната връзка.

$I_{вх}$ — входен ток — средно-ариметична стойност на входните токове на двата входа при ненатоварен изход.

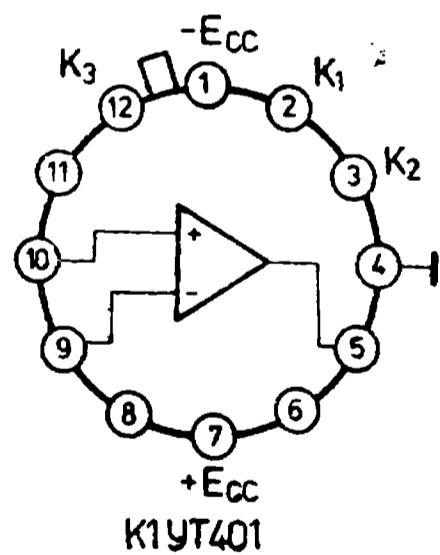
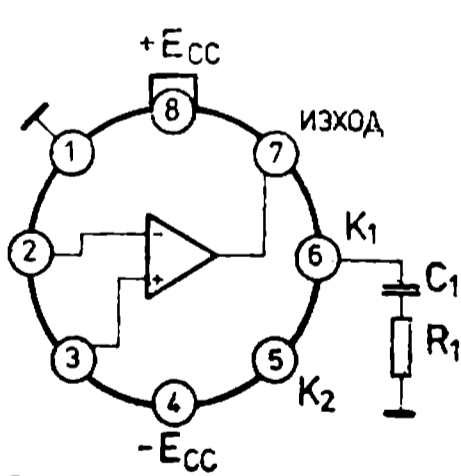
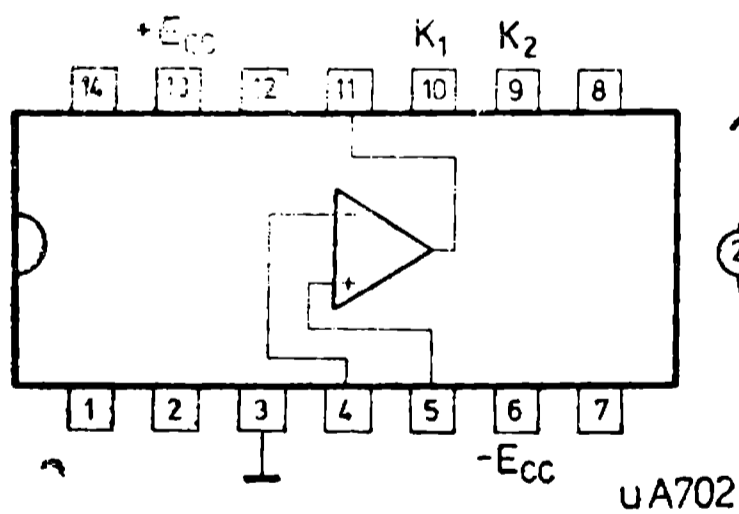
— скорост на нарастване на изходното напрежение — отношение на размаха на изходното напрежение от $0,1 U_{изх}$ до $0,9 U_{изх}$ и времето, за което е протекло изменението, при правоъгълен входен импулс. Измерва се във $V/\mu s$.

ЗАБЕЛЕЖКА: За входното и изходното съпротивление и коефициента на усилване са дадени минималните стойности, а за всички останали величини — максималните стойности.

Операционен усилвател		μA702	
Параметър	Означение Единица	μA702C	μA702M
		K1YT401B*	
Входно напрежение на несиметрия	e_o, mV	15	4
Входен ток на несиметрия	$\Delta I_{вх}, nA$	7500	1500
Входен ток	$I_{вх}, nA$	20000	10000
Изходен ток	$I_{изх}, mA$	35	
Усилване по напрежение	$K_o, V/mV$	0,8	2
Входно съпротивление	$R_{вх}, M\Omega$	0,0035	0,006
Коеф. на подтискане на синфазен сигнал	$M_{сф}, dB$	70	70
Консумация	$I_{сц}, mA$	7	7,5
Стръмност на изходния сигнал	$V/\mu s$	1,7	1,7
Минимално захранващо напрежение	$+E_{сц}, -E_{сц} V$	+6, -3	+6, -3
Максимално захранващо напрежение	$+E_{сц}, -E_{сц} V$	+12, -6	+12, -6
Честотна лента	F, MHz	30	30

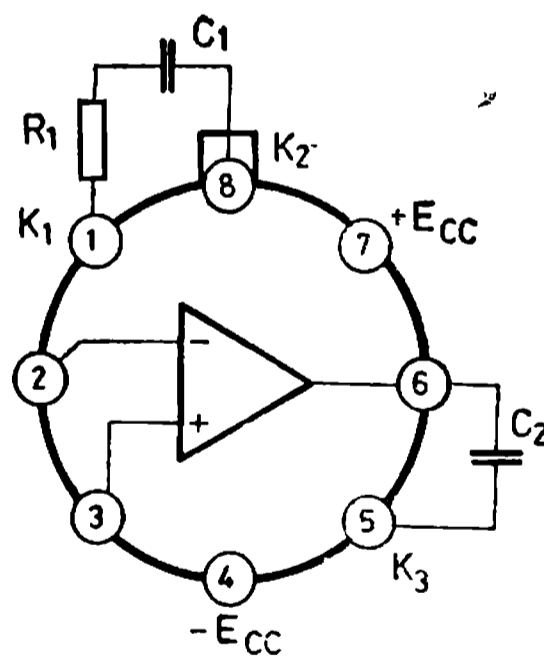
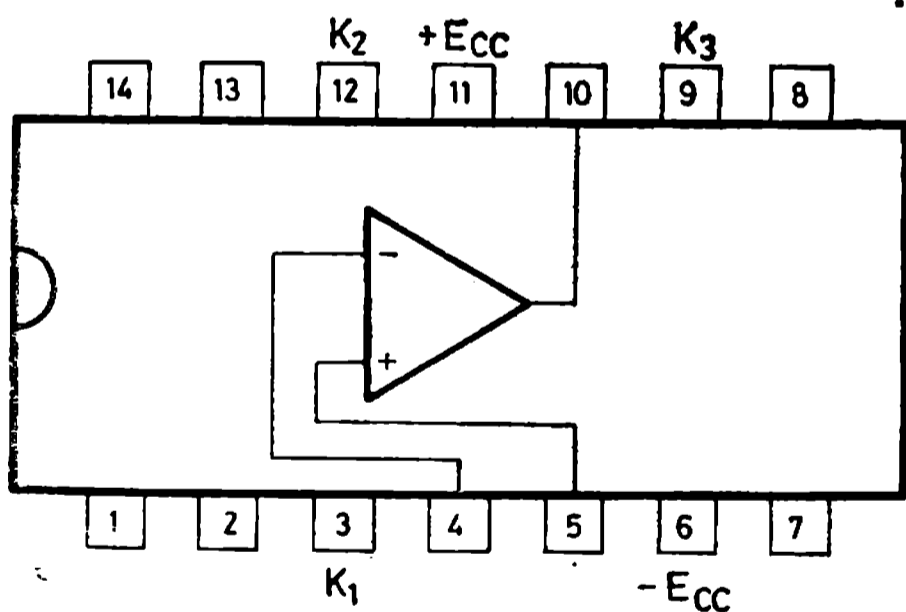
- * съответствието е частично (изводите не съвпадат)
— коефициент на усилване (типична стойност) — 3600
— корекцията на честотната характеристика се осъществява с външно свързани компоненти (към изводите K_1 и K_2)
— не се препоръчва за нови разработки

Честотна корекция (μA702)	K	C_1	R_1
	100	100 pF	2 kΩ
	10	1000 pF	200 Ω
	1	0,01 μF	20 Ω



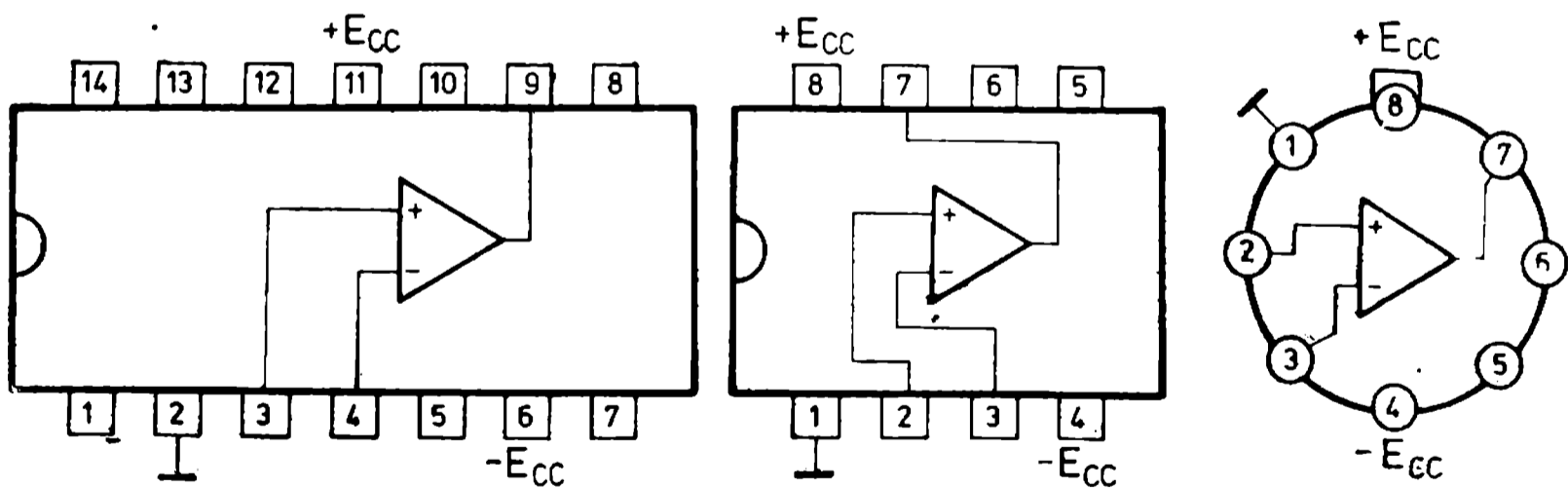
Операционен усилвател			$\mu A709$	
Параметър	Означение Единица	$\mu A709 C$	$\mu A709 AM$	
		K553УД1		
Входно напрежение на несиметрия	e_o, mV	7,5	3	
Входен ток на несиметрия	$\Delta I_{вх}, nA$	500	250	
Входен ток	$I_{вх}, nA$	1500	600	
Изходен ток	$I_{изх}, mA$	5		
Усилване по напрежение	$K_o, V/mV$	12	25	
Входно съпротивление	$R_{вх}, M\Omega$	0,035	0,085	
Коеф. на подтискане на синфазен сигнал	$M_{сф}, dB$	65	80	
Консумация	$I_{сс}, mA$	6,7	4,5	
Стръмност на изходния сигнал	$V/\mu s$	0,25	0,25	
Минимално захранващо напрежение	$\pm E_{сс}, V$	± 9	± 9	
Максимално захранващо напрежение	$\pm E_{сс}, V$	± 15	± 15	
Честотна лента	F, MHz	1		

Честотна корекция	K	C_1	R_1	C_2
	1000	10 pF	0	3 pF
	100	100 pF	1,5 k Ω	3 pF
	10	500 pF	1,5 k Ω	20 pF
	1	5000 pF	1,5 k Ω	200 pF



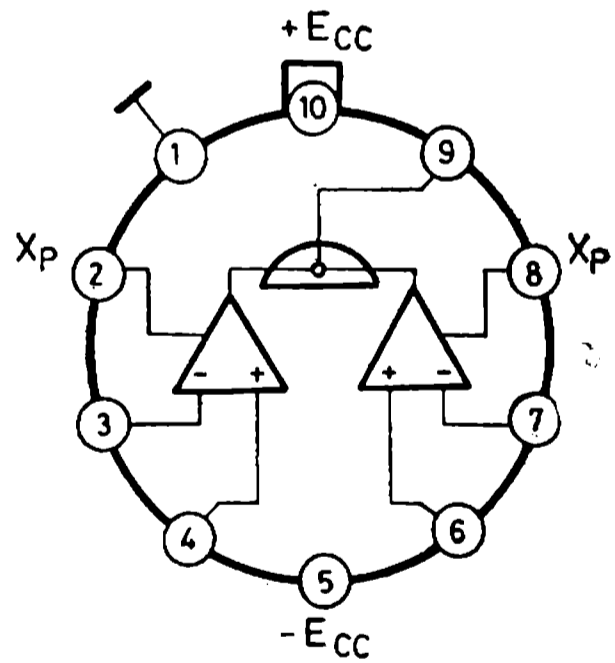
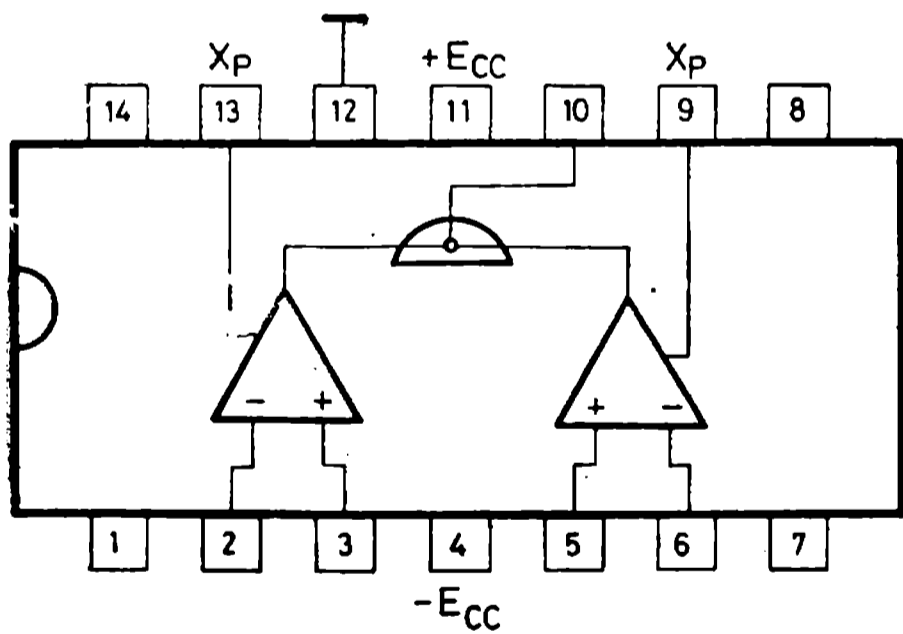
Диференциален компаратор		$\mu 710$	
Параметър	Означение Единица	$\mu A710$	
		K554CA2	
Входно напрежение на несиметрия	e_o, mV	10	
Входен ток на несиметрия	$\Delta I_{вх}, \mu A$	25	
Входен ток	$I_{вх}, \mu A$	150	
Коефициент на усилване	K_o	1500	
Време на превключване	$t_{зср}, ns$	40	
Захранващо напрежение	$+E_{cc}$	+12, -6	
	$-E_{cc}, V$		
Изходно напрежение в 0	U_{Q0}, V	-0,5	
Изходно напрежение в 1	U_{Q1}, V	3,2	
Коефициент на натоварване за ТТЛ (74)	N_Q	1	
Ток на консумация от $+E_{cc}$	I_{cc}, mA	5,2	
Ток на консумация от $-E_{cc}$	I_{cc}, mA	4,6	

изходен сигнал — ТТЛ ниво



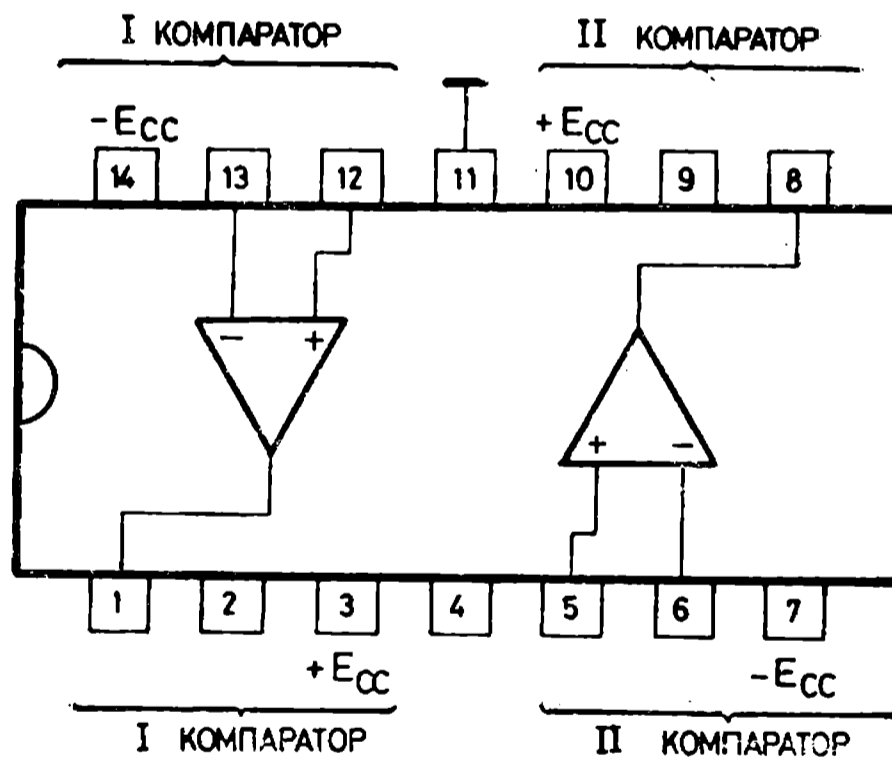
Параметър	Означение Единица	μA711
		K554CA1
Входно напрежение на несиметрия	e_0 mV	6
Входен ток на несиметрия	$\Delta I_{вх}$, μA	25
Входен ток	$I_{вх}$, μA	150
Коефициент на усилване	K_0	1500
Време на превключване	$t_{зср}$, ns	40
Захранващо напрежение	$+E_{cc} -E_{cc}$	+12, -6
Изходно напрежение в 0	U_{Q0} , V	-0,5
Изходно напрежение в 1	U_{Q1} , V	3,2
Коефициент на натоварване за ТТЛ (74)	N_Q	1
Ток на консумация от $+E_{cc}$	I_{cc} , mA	8,6
Ток на консумация от $-E_{cc}$	I_{cc} , mA	3,9

X_p — стробиращ вход. Компараторът работи при $X_p=1$. Ако на входовете X_p на двата компаратора се подаде ниво 0, изходът също е в състояние 0.



Два компаратора		$\mu A 720$
Параметър	Означение	$\mu A 720$
	Единица	
Входно напрежение на несиметрия	e_0 mV	10
Входен ток на несиметрия	$\Delta I_{вх}$, μA	25
Входен ток	$I_{вх}$, μA	150
Коефициент на усилване	K_0	1500
Време на превключване	$t_{з\text{ ср}}$, ns	40
Захранващо напрежение	$+E_{cc} - E_{cc}$	+12, -6
Изходно напрежение в 0	U_{Q0} , V	-0,5
Изходно напрежение в 1	U_{Q1} , V	3,2
Коефициент на натоварване за ТТЛ (74)	N_Q	1

— два компаратора от типа $\mu A 710$



Стабилизатор на напрежение

μA723

Параметър	Означение	μA 723
	единица	
Входно (нестабелизирано) напрежение	E_{CC}, V	от 9,5 до 40
Изходно (стабилизирано) напрежение	$U_{ст}, V$	от 2 до 37
Минимална разлика между входа и изхода	$\Delta U, V$	3
Максимален изходен ток (при $\Delta U = 3V$)	I_Q, mA	150

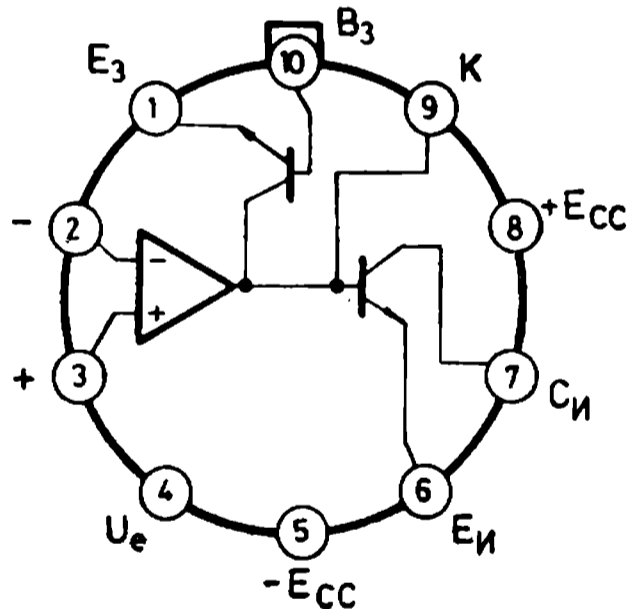
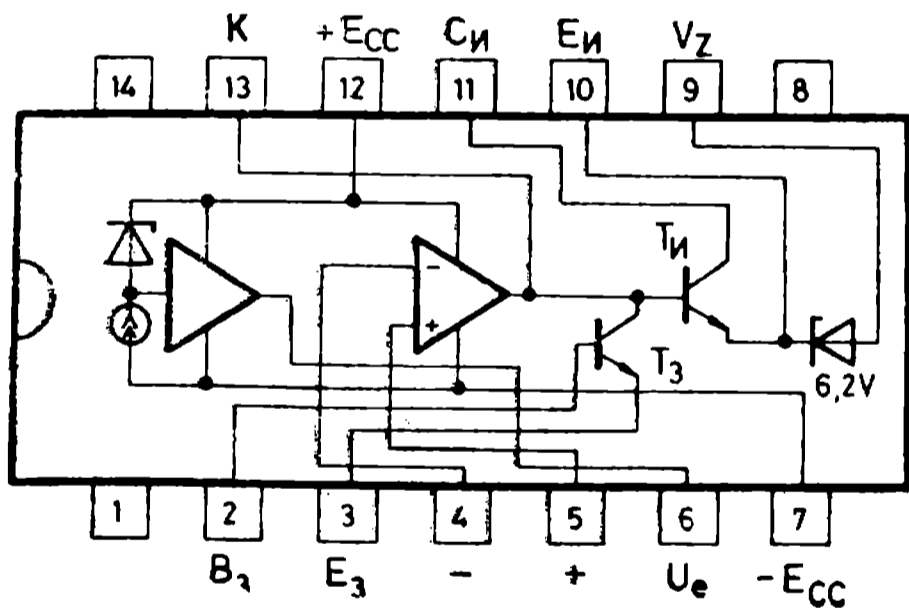
U_e — вграден източник на еталонно напрежение 7,15 V

$T_{и}$ — изходен транзистор

T_3 — транзистор за защита на изхода от късо съединение и претоварване

$C_{и}, E_{и}, B_3, E_3$ — колектор и емитер на изходния транзистор; база и емитер на транзистора за защита от претоварване

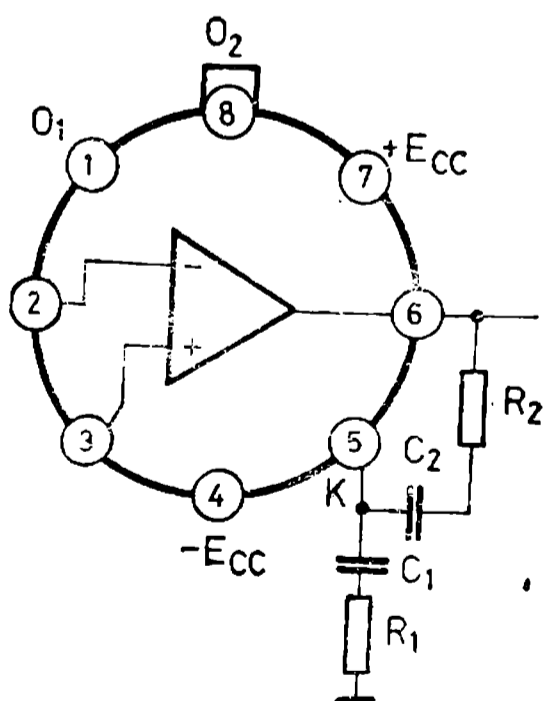
K — изход за корекция на честотната характеристика



Операционен усилвател		$\mu A725$
Параметър	Означение	$\mu A725$
	Единица	
Входно напрежение на несиметрия	e_o, mV	2,5
Входен ток на несиметрия	$\Delta I_{вх}, nA$	35
Входен ток	$I_{вх}, nA$	125
Изходен ток	$I_{изх}, mA$	5
Минимално захранващо напрежение	$\pm E_{cc}, V$	± 3
Максимално захранващо напрежение	$\pm E_{cc}, V$	± 22
Ток на консумация	I_{cc}, mA	3
Честотна лента	F, MHz	1

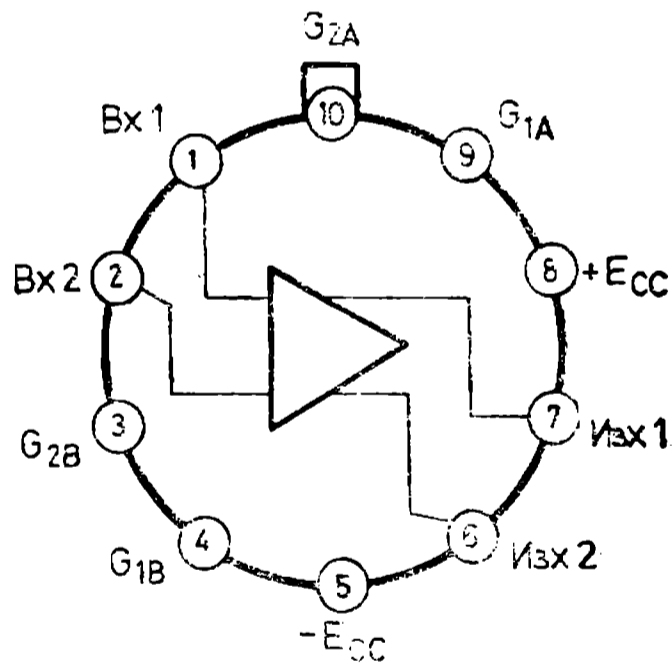
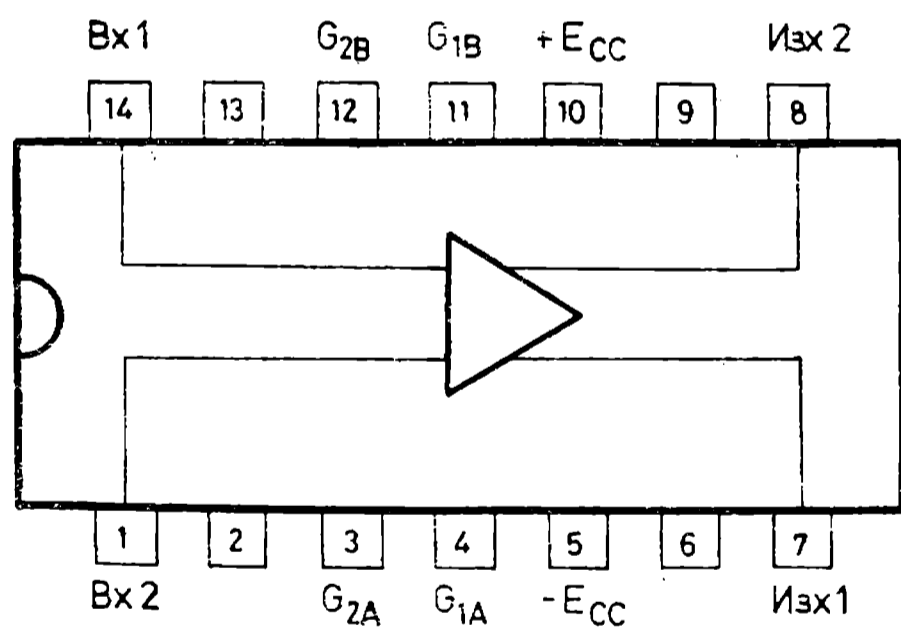
— нулиране на входната несиметрия — чрез потенциометър $100 k\Omega$, включен между изводите O_1 и O_2 . Средният край се свързва към положителния полюс на захранването.
 — Честотна корекция.

K	R_1	C_1	R_2	C_2
10 000	10 k Ω	50 pF		
1 000	470 Ω	1 nF		
100	47 Ω	10 nF		
10	27 Ω	50 nF	270 Ω	1,5 nF
1	10 Ω	50 nF	39 Ω	20 nF



Параметър	Означение	$\mu A 733$
	Единица	
Входен ток на несиметрия	$\Delta I_{вх}, \mu A$	3
Входен ток	$I_{вх}, \mu A$	30
Входно съпротивление	$R_{вх}, k\Omega$	200
Изходно съпротивление	$R_{изх}, \Omega$	20
Изходен ток	$I_{изх}, mA$	3,6

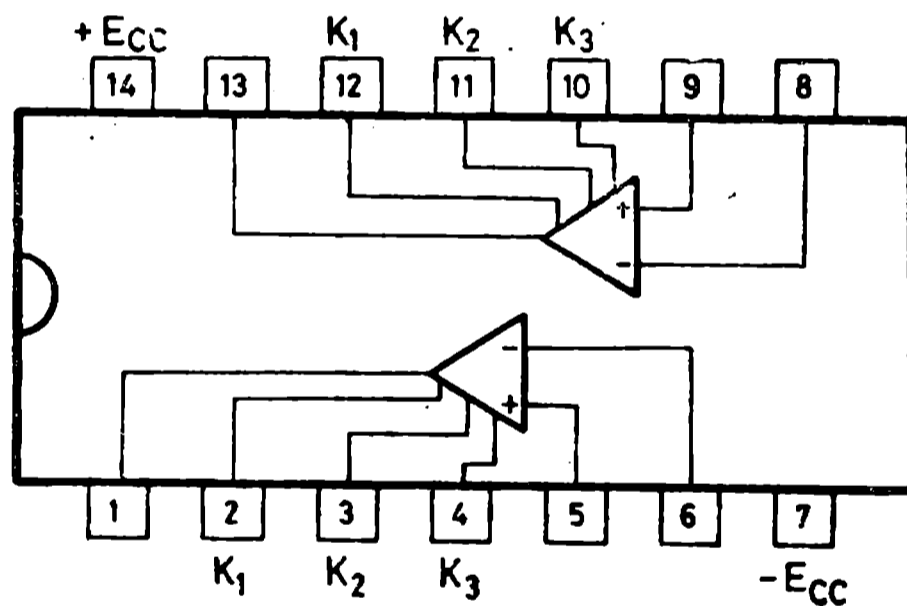
- коефициент на усилване — изменяем от 10 до 400
- при отворени изводи G_1, G_2 коефициентът на усилване е 10, честотната лента — 120 MHz, входното съпротивление — 250 k Ω
- при свързани G_{2A} с G_{2B} коефициентът на усилване е 100, честотната лента — 90 MHz, входното съпротивление — 30k Ω
- при свързани G_{1A} с G_{1B} коефициентът на усилване е 400, честотната лента 40 — MHz, входното съпротивление — 4k Ω



Два операционни усилвателя

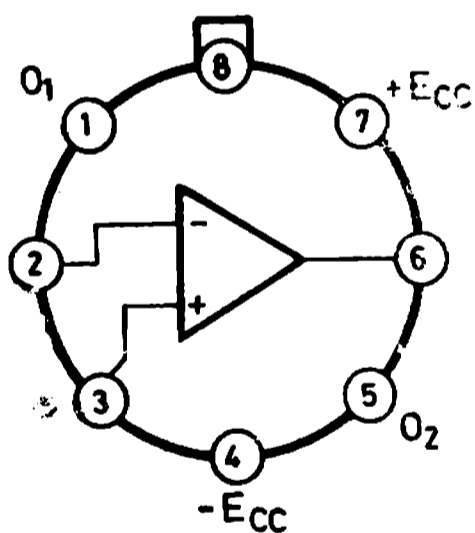
$\mu A739$

Параметър	Означение	$\mu A 739$
	Единица	
Входно напрежение на несиметрия	e_0, mV	6
Входен ток на несиметрия	$\Delta I_{вх}, nA$	1000
Входен ток	$I_{вх}, nA$	2000
Усилване по напрежение	$K, V/mV$	6,5
Входно съпротивление	$R_{вх}, M\Omega$	0,037
Стръмност на изходния сигнал	$V/\mu s$	1



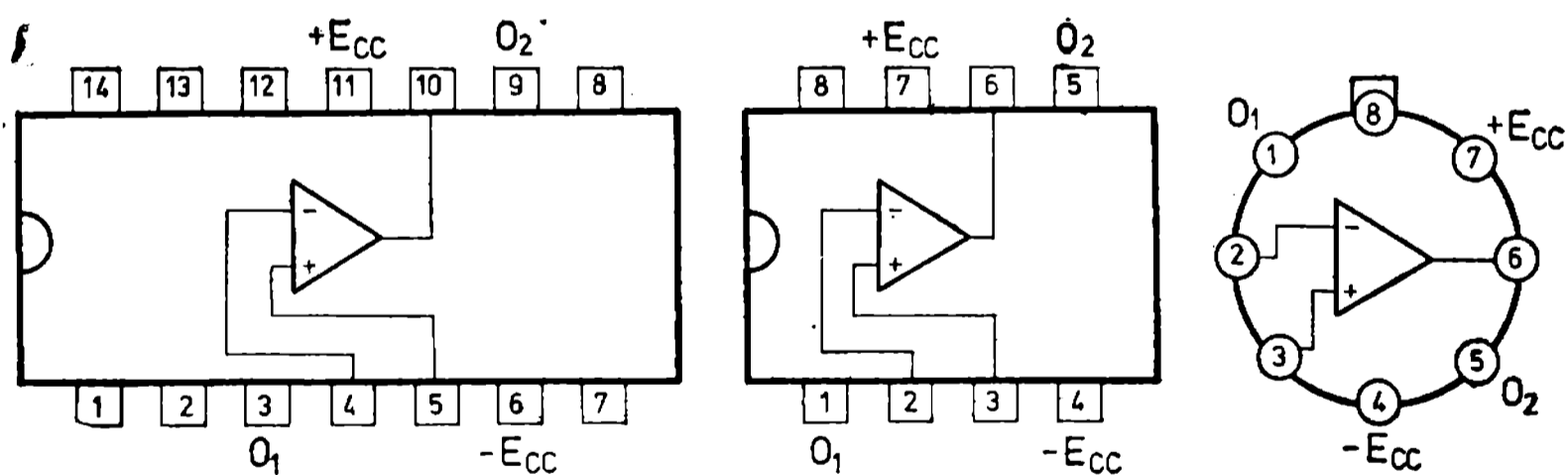
Операционен усилвател с полеви транзистори на входа		$\mu A740$
Параметър	Означение	$\mu A740C$
	Единица	K140УД8
Входно напрежение на несиметрия	e_0, mV	100
Входен ток на несиметрия	$\Delta I_{вх}, nA$	0,3
Входен ток	$I_{вх}, nA$	2
Изходен ток	$I_{изх}, mA$	5
Честотна лента	F, MHz	3
Минимално захранващо напрежение	$\pm E_{cc}, V$	± 5
Максимално захранващо напрежение	$\pm E_{cc}, V$	± 22
Ток на консумация	I_{cc}, mA	8

- корекцията на честотната характеристика е вътрешна
- нулиране на входната несиметрия — чрез потенциометър, включен между изводите O_1 и O_2 , средният край на който се свързва с отрицателния полюс на захранването



Операционен усилвател		$\mu A741$
Параметър	Означение	$\mu A741 C$
	Единица	KI40UD7
Входно напрежение на несиметрия	e_o, mV	6
Входен ток на несиметрия	$\Delta I_{вх}, nA$	200
Входен ток	$I_{вх}, nA$	500
Изходен ток	$I_{изх}, mA$	5
Входно съпротивление	$R_{вх}, M\Omega$	0,3
Коефициент на усилване	$K_o, V/mV$	15
Подтискане на синфазен сигнал	$M_{сф}, dB$	70
Честотна лента	F, MHz	1
Минимално захранващо напрежение	$\pm E_{cc}, V$	± 5
Максимално захранващо напрежение	$\pm E_{cc}, V$	± 18
Ток на консумация	I_{cc}, mA	2,8
Изходен ток при късо съединение	$I_{кc}, mA$	± 25

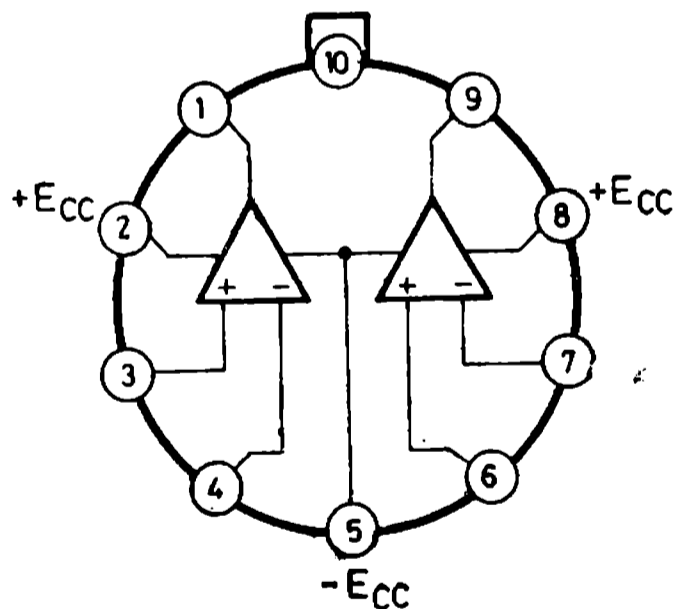
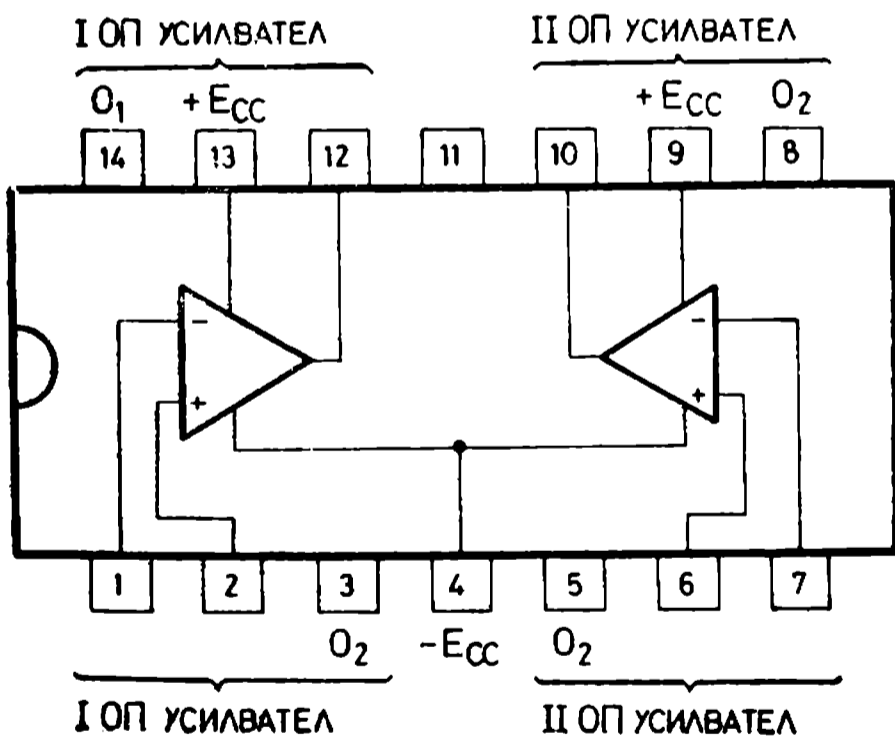
- в схемата е предвидена защита при късо съединение на изхода
- корекцията на честотната характеристика е вътрешна
- нулирането на входната несиметрия — чрез потенциометър $10 k\Omega$, включен между изводите O_1 и O_2 . Средният край на потенциометъра се свързва към отрицателния полс на захранването



Параметър	Означение	$\mu A 747 C$
	Единица	
Входно напрежение на несиметрия	e_o, mV	6
Входен ток на несиметрия	$\Delta I_{вх}, nA$	200
Входен ток	$I_{вх}, nA$	500
Изходен ток	$I_{изх}, mA$	5
Входно съпротивление	$R_{вх}, M\Omega$	0,3
Коефициент на усилване	$K_o, V/mV$	15
Подтискане на синфазен сигнал	$M_{сф}, dB$	70
Честотна лента	F, MHz	1
Минимално захранващо напрежение	$\pm E_{cc}, V$	± 5
Максимално захранващо напрежение	$\pm E_{cc}, V$	± 18
Ток на консумация	I_{cc}, mA	2,8
Изходен ток при късо съединение	$I_{кc}, mA$	± 25

— два операционни усилвателя от типа $\mu A741$

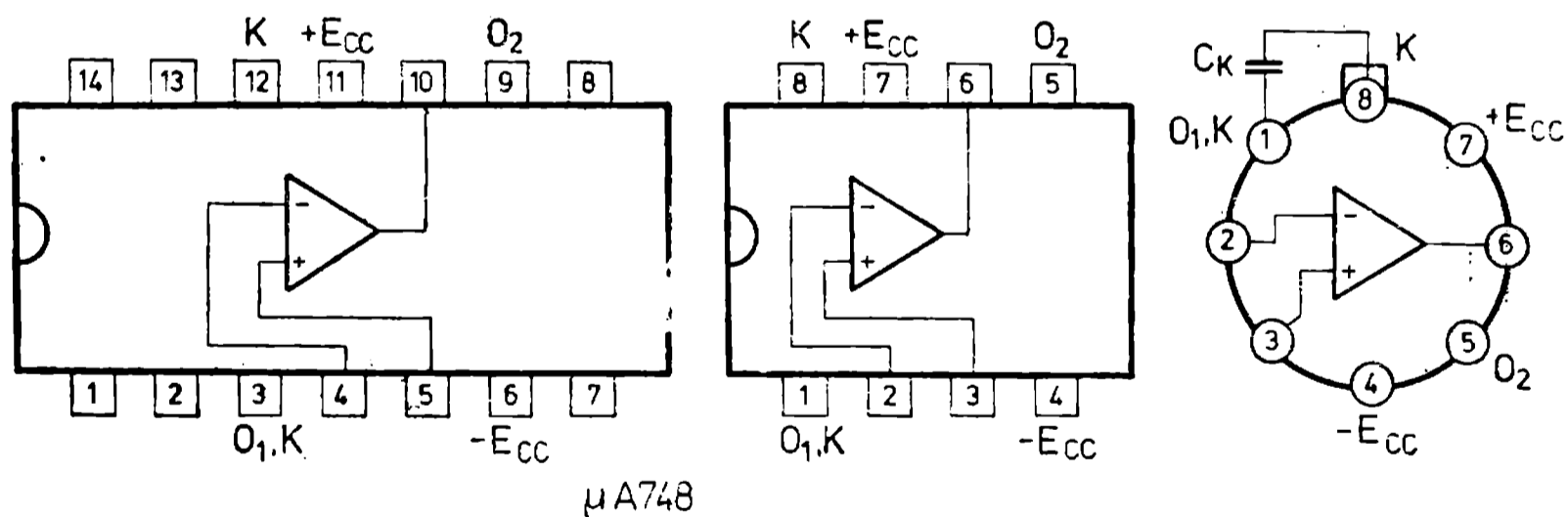
— $O_1 - O_2$ — изводи за нулиране на входната несиметрия — чрез потенциометър $10 k\Omega$, включен между O_1 и O_2 . Средният край на потенциометъра се свързва с отрицателния полюс на захранването $-E_{cc}$.



Операционен усилвател		$\mu A748$
Параметър	Означение	$\mu A748 C$
	Единица	
Входно напрежение на несиметрия	e_o, mV	6
Входен ток на несиметрия	$\Delta I_{вх}, nA$	200
Входен ток	$I_{вх}, nA$	500
Изходен ток	$I_{изх}, mA$	5
Входно съпротивление	$R_{вх}, M\Omega$	0,3
Коефициент на усилване	$K_o, V/mV$	15
Подтискане на синфазен сигнал	$M_{сф}, dB$	70
Честотна лента	F, MHz	1
Минимално захранващо напрежение	$\pm E_{cc}, V$	± 5
Максимално захранващо напрежение	$\pm E_{cc}, V$	± 18
Ток на консумация	I_{cc}, mA	2,8
Изходен ток при късо съединение	$K_{кc}, mA$	± 25

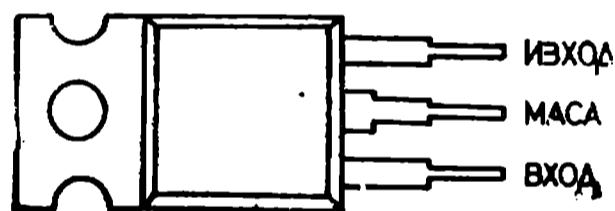
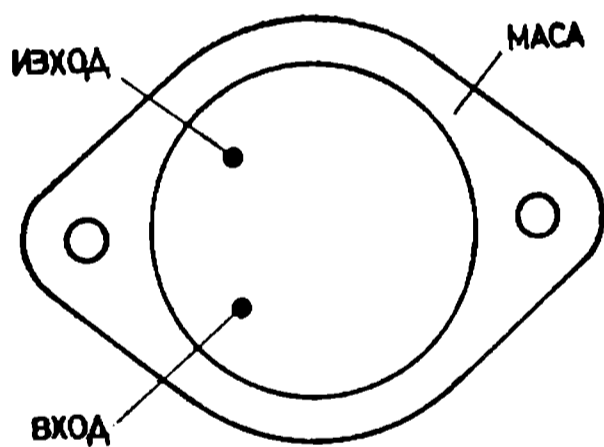
- схемата и параметрите на $\mu A748$ са идентични с тези на $\mu A741$, с тази разлика, че не е предвидена вътрешна корекция на честотната характеристика
- корекция на честотната характеристика

K	C_k
1000	1 pF
100	2 pF
10	5 pF
1	30 pF



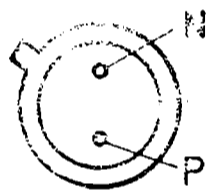
Параметър	Означение Единица	μA7805	μA7812	μA7815	μA7824
Минимално входно (нестабелизирано) на- прежение	$U_{вх}, V$	7	14	17	26
Максимално входно (нестабелизирано) на- прежение	$U_{вх}, V$	35	35	35	40
Изходно (стабилизирано) напр.	$U_{ст}, V$	5	12	15	24
Изходен ток	$I_{изх}, A$	1	1	1	1
Импулсен изходен ток	$I_{изх}, A$	2,2	2,2	2,2	2,2
Ток на консумация при отворен изход	$I_{сс}, mA$	4,3	4,3	4,4	4,6

— минимална разлика на напрежението между входа и изхода — 2 V



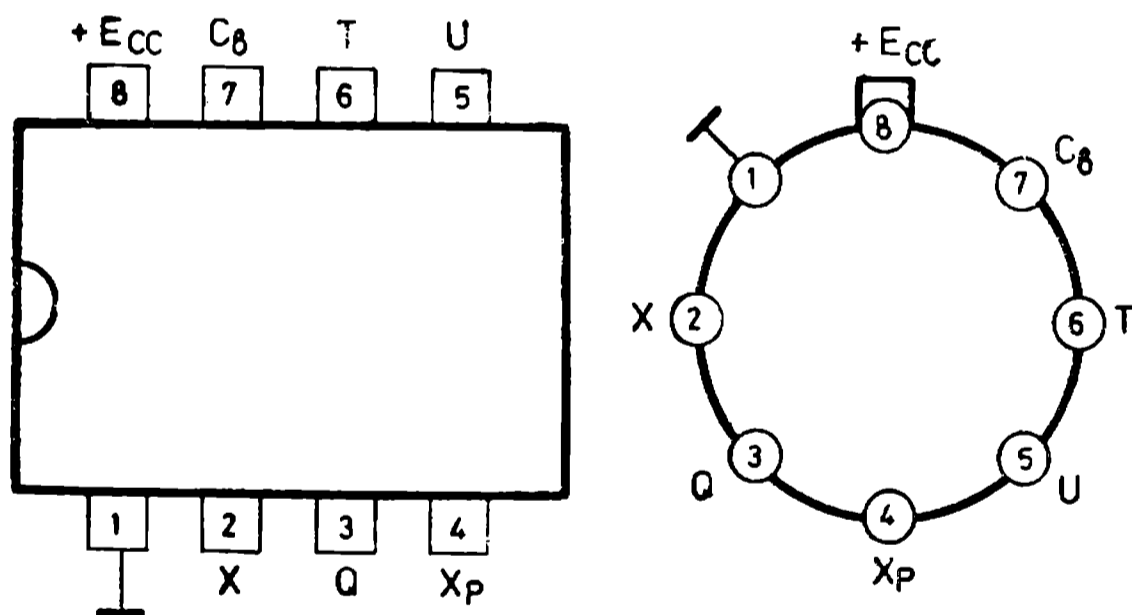
Стабилизатор на напрежение		ТАА550
Параметър	Означение	ТАА 550
	Единица	1PН01А
Максимално входно напрежение	$U_{вх}, V$	200
Изходно (стабилизирано) напрежение	$U_{ст}, V$	33
Диференциално изходно съпротивление	R_j, Ω	10
Изходен ток (максимален ток)	$I_{изх}, mA$	5 (15)

Приложение — източник на напрежение за варикапи



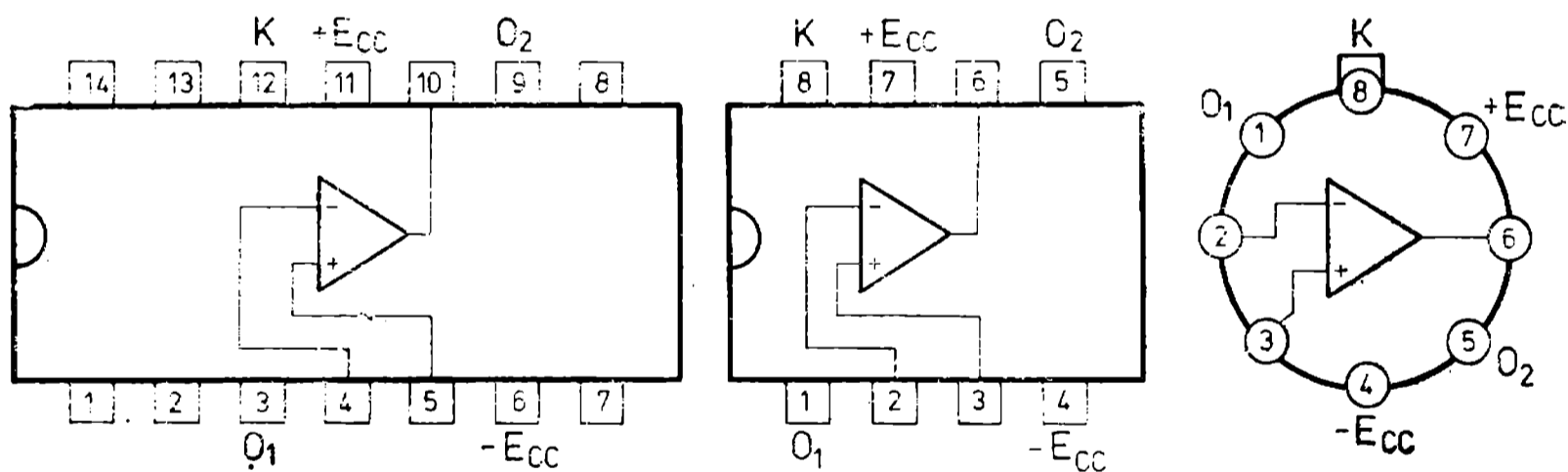
Мултивибратор		$\mu A555$
Параметър	Означение	$\mu A 555$
	Единица	
Минимално захранващо напрежение	E_{CC}, V	4,5
Максимално захранващо напрежение	E_{CC}, V	18
Входно (пускащо) напрежение	$U_{вх}, V$	E_{CC}
Изходен ток (в 0 и в 1)	$I_{изх}, mA$	200

- може да работи в автогенераторен и в чакащ режим
- X — вход за пускане на мултивибратора. Пуска се от отрицателния фронт на сигнала X
- Q — изход
- X_p — разрешаващ вход. Мултивибраторът функционира, когато X_p се включи към E_{CC} . При $X_p < 0,4 V$ напрежението на изхода Q и C_b е нула
- T — извод за прагово напрежение
- U — вход за управляващо напрежение. Между този извод и маса се включва кондензатор с капацитет 10 pF.
- C_b — извод за включване (към маса) на времезадаващ кондензатор
- продължителността на формирания импулс може да се изменя от микросекунда до часове
- изходът е съвместим с ТТЛ интегрални схеми



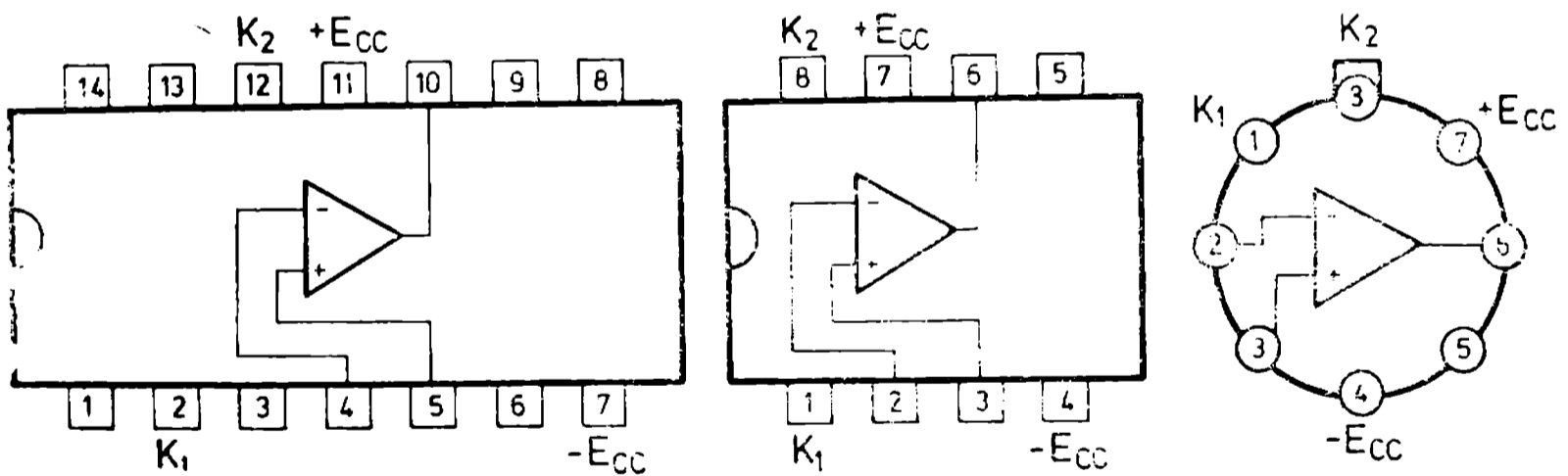
Операционен усилвател		LM301
Параметър	Означение	L M301A
	Единица	K553УД5
Входно напрежение на несиметрия	e_o, mV	7,5
Входен ток на несиметрия	$\Delta I_{вх}, nA$	50
Входен ток	$I_{вх}, nA$	250
Коефициент на усилване	$K_o, V/mV$	15
Входно съпротивление	$R_{вх}, M\Omega$	2
Коеф. на подтискане на синфазен сигнал	$M_{сф}, dB$	70
Минимално захранващо напрежение	$\pm E_{сc}, V$	± 5
Максимално захранващо напрежение	$\pm E_{сc}, V$	± 15
Ток на консумация	$I_{сc}, mA$	3

- O_1, O_2 — изводи за нулиране на несиметрията на входното напрежение — чрез потенциометър $5,1 M\Omega$, свързан между O_1 и O_2 . Средният край през $5,1 M\Omega$ се свързва с общия проводник
- външна корекция на честотната характеристика. Кондензатор с капацитет от 3 до 30 pF се свързва между изводите O_1 и K



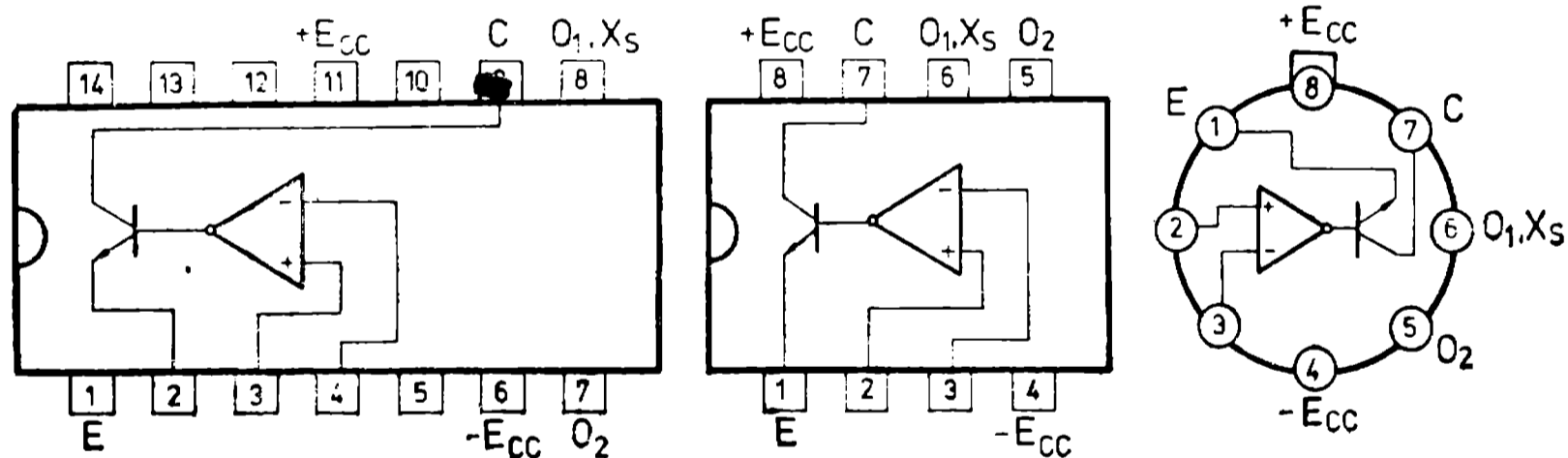
Операционен усилвател		LM308
Параметър	Означение	LM308
	Единица	
Входно напрежение на несиметрия	e_o, mV	7,5
Входен ток на несиметрия	$I_{\text{вх}}, \text{пА}$	1
Входен ток	$I_{\text{вх}}, \text{пА}$	7
Входно съпротивление	$R_{\text{вх}}, \text{M}\Omega$	10
Максимално захранващо напрежение	$\pm E_{\text{cc}}, \text{V}$	± 18
Ток на консумация	I_{cc}, mA	0,8
Коефициент на усилване	$K_o, \text{V/mV}$	15

— K_1, K_2 — изводи за корекция на честотната характеристика. Между тях се включва кондензатор с капацитет от 3 до 30 pF.



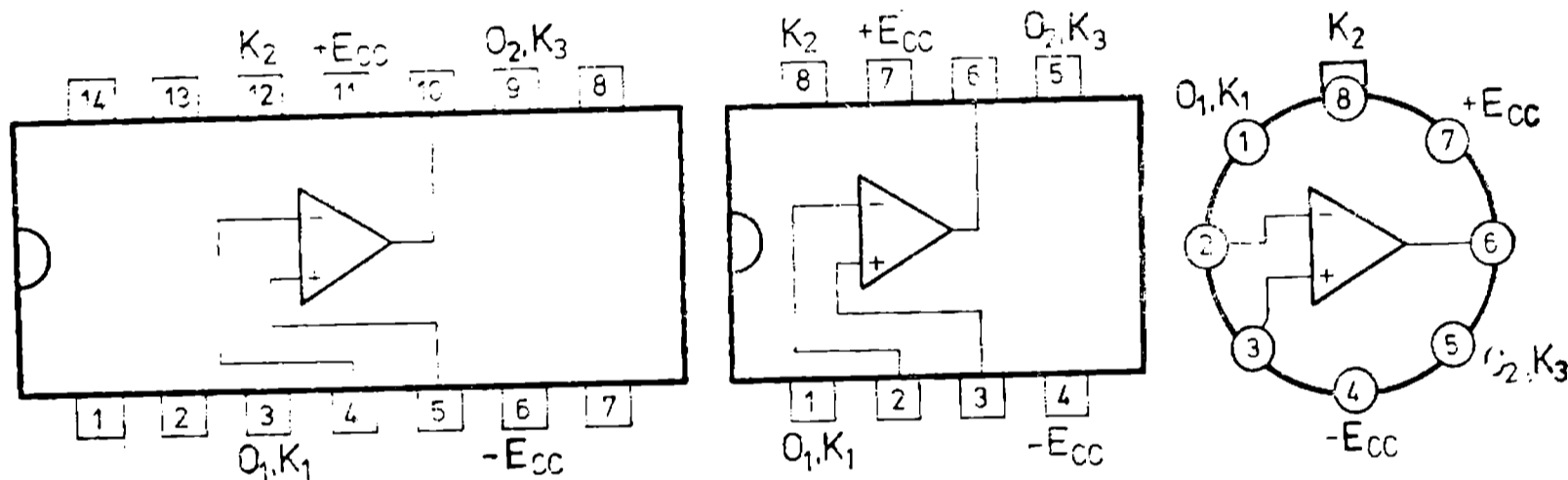
Компаратор със стробиращ вход		LM311
Параметър	Означение	LM311
	Единица	K521CA3
Входно напрежение на несиметрия	e_{ρ}, mV	3
Входен ток на несиметрия	$\Delta I_{вх}, \mu A$	10
Входен ток	$I_{вх}, \mu A$	100
Коефициент на усилване	$K_0, V/mV$	200
Време на превключване	$t_{зср}, ns$	140
Захранващо напрежение	$\pm E_{cc}, V$	± 15
Ток на консумация от $+E_{cc}$	$+I_{cc}, mA$	6
Ток на консумация от $-E_{cc}$	$-I_{cc}, mA$	5

- изходът е с отворен колектор. На изходния транзистор е изведен колекторът С и емитерът Е. Изходният транзистор има допустимо напрежение колектор — емитер 50 V и допустим колекторен ток — 50 mA. Изходът може да се свързва по схема „опроводено ИЛИ“.
- X_p — разрешаващ вход. Между X_p и земя се включва NPN транзистор с 1 k Ω в емитерната верига. На базата на транзистора се подава стробиращ (разрешаващ) сигнал с TTL ниво
- O_1, O_2 — изводи за нулиране на несиметрията на входното напрежение. Между O_1 и O_2 се включва потенциометър 3 k Ω . Средният край на потенциометъра през 3 k Ω се свързва с положителния полюс $+E_{cc}$ на захранването

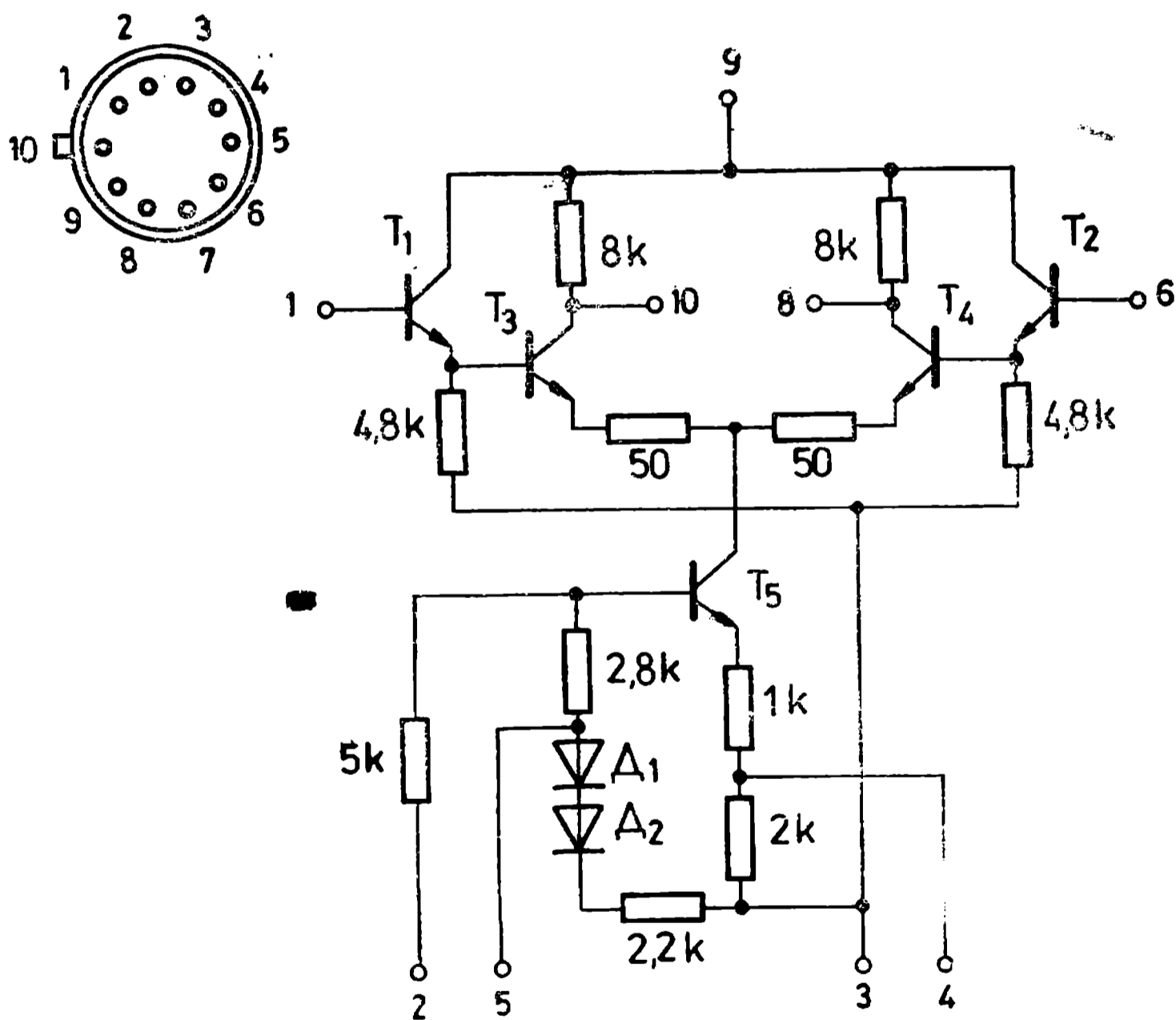


Операционен усилвател		LM318
Параметър	Означение	LM318
	Единица	К140УД10
Входно напрежение на несиметрия	e_o, mV	10
Входен ток на несиметрия	$I_{вх}, \mu A$	200
Входен ток	$I_{вх}, \mu A$	500
Входно съпротивление	$R_{вх}, M\Omega$	0,5
Захранващо напрежение	$\pm E_{cc}, V$	± 15
Ток на консумация	I_{cc}, mA	10
Коефициент на усилване	$K_o, V/mV$	200
Честотна лента	F, MHz	15

— O_1, O_2 — изводи за нулиране на несиметрията на входното напрежение. Между O_1 и O_2 се свързва потенциометър $200 k\Omega$. Средният край на потенциометъра през $200 k\Omega$ се включва към положителния полюс $+E_{cc}$ на захранването



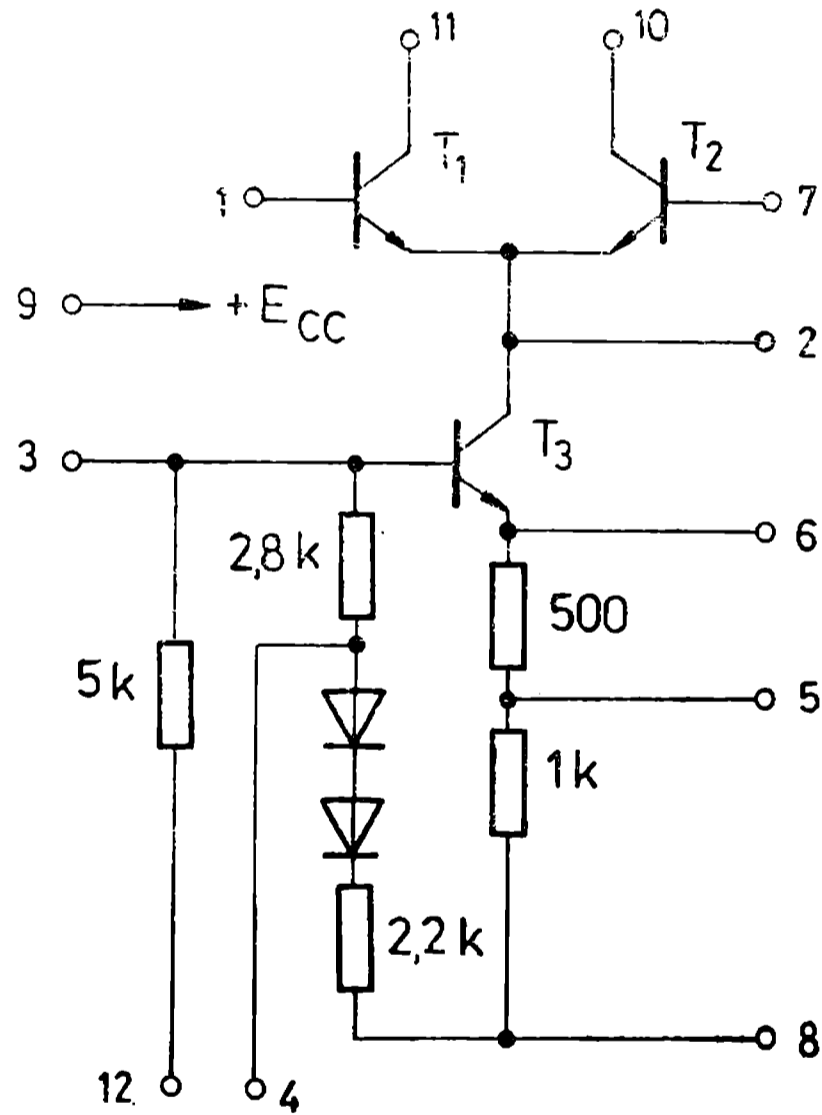
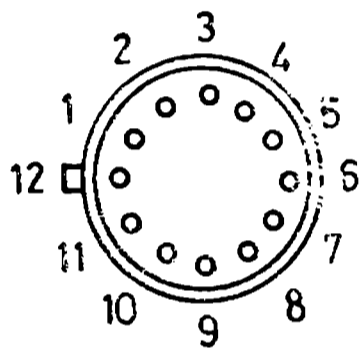
Диференциален усилвател		СА3000
Параметър	Означение	СА3000
	Единица	
Входно напрежение на несиметрия	ϵ_0, mV	1,4
Входен ток на несиметрия	$\Delta I_{\text{вх}}, \mu\text{A}$	1,2
Входен ток	$I_{\text{вх}}, \mu\text{A}$	36
Входно съпротивление	$R_{\text{вх}}, \text{M}\Omega$	0,195
Захранващо напрежение (максимално)	$\pm E_{\text{cc}}, \text{V}$	± 10
Ток на консумация	I_{cc}, mA	2,6
Коеф. на усилване — асиметричен изход ($f=1 \text{ kHz}$)	K, dB	32
	K, dB	37
Честотна лента	F, MHz	0,65



Високофреготен диференциален усилвател

СА3005
СА3006

Параметър	Означение	СА3005	СА3006
	Единица		
Входно напрежение на несиметрия	e_o, mV	2,6	0,8
Входен ток на несиметрия	$\Delta I_{вх}, \mu A$	2,1	2,1
Захранващо напрежение	$\pm E_{CC}, V$	± 6	± 6
Максимално захранващо напрежение	$\pm E_{CC}, V$	± 12	± 12
Ток на консумация	I_{CC}, mA	4,4	4,4
Усилване по мощност (каскаден усилвател)	K, dB	20	20
Усилване по мощност (диференц. усилвател)	K, dB	16	16
Честотна лента	F, MHz	120	120



5. СРАВНИТЕЛНИ ТАБЛИЦИ НА ОЗНАЧЕНИЯТА

ОЗНАЧАВАНЕ НА СЪВЕТСКИТЕ ИНТЕГРАЛНИ СХЕМИ

Пример: К155ИР1

Схема на означението

К	— допълнителен символ, означаващ, че интегралната схема е предназначена за широка консумация
1	— технология на изготвяне 1 — полупроводникова 2 — хибридна
5 5	— номер на серията — от 1 до 99
И Р	— клас } тип на интегралната схема (вж. следващата таблица) — група }
1	— символ на конкретната схема в дадената група

Клас и група в означението на съветските интегрални схеми

по ГОСТ 18682—73	Старо оз- начение	Клас	Група
1	2	3	4
ГС ГГ ГЛ ГФ ГМ ГП	ГС — — — — —	Г — генератори	С — на хармонични сигнали Г — на правоъгълни сигнали Л — на линейно изменящи се сигнали Ф — на сигнали със специална форма М — на шум П — други генератори
ДА ДИ ДС ДФ ДП	ДА ДИ ДС ДФ ДП	Д — детектори	А — амплитудни И — импулсни С — честотни Ф — фазови П — други детектори
КТ КН — — КП	— — КТ КД КП	Т — комутатори и ключове	Т — на ток Н — на напрежение Т — транзисторен ключ Д — диоден ключ П — други ключове
ЛИ ЛЛ ЛН ЛС ЛБ ЛА ЛЕ ЛР ЛК ЛД ЛП	ЛИ ЛЛ ЛН ЛС ЛБ — — ЛР ЛК ЛП ЛЭ	Л — логически елементи	И — елемент И Л — елемент ИЛИ Н — елемент НЕ С — елемент И-ИЛИ Б — елемент И-НЕ или ИЛИ-НЕ А — елемент И-НЕ Е — елемент ИЛИ-НЕ Р — елемент И-ИЛИ-НЕ К — елемент И-ИЛИ-НЕ/И-ИЛИ Д — разширител П — други
МА МС МФ МИ МП	МА МС МФ МИ МП	М — модулатори	А — амплитудни С — честотни Ф — фазови И — импулсни П — други модулатори
ПС ПФ ПД ПН ПМ ПУ — ПА	ПС ПФ — ПН — ПУ ПМ ПД	П — преобразува- тели	С — на честота Ф — на фаза Д — на продължителност Н — на напрежение М — на мощност У — на ниво М — на формата на сигнала А — код-аналог (декодиращи)

1	2	3	4
ПВ	ПК		В — аналог-код (кодиращи)
ПР	—		Р — код-код
ПП	ПП		П — други преобразуватели
ЕВ	—	Е — вторични захранващи източници	В — изправители
ЕМ	—		М — преобразуватели
ЕН	ЕН		Н — стабилизатори на напрежение
ЕТ	ЕТ		Т — стабилизатори на ток
ЕП	—		П — други
БМ	—	Б — закъснителни схеми	М — пасивни
БР	—		Р — активни
БП	ШП		П — други
СА	СА	С — схеми за селекция и сравняване	А — амплитудни
СВ	СВ		В — временни
СС	СС		С — честотни
СФ	СФ		Ф — фазови
СП	—		П — други
ТВ	—	Т — тригери	В — J — K-тригери
ТР	ТР		Р — R — S-тригери
ТМ	—		М — D-тригери
ТТ	ТС		Т — T-тригери
ТД	ТД		Д — динамични
ТЛ	ТЩ		Л — тригери на Шмит
ТК	ТК		К — комбинирани — DT, RST-тригери и др.
ТП	—		П — други тригери
УВ	—	У — усилватели	В — на висока честота
КР	—		Р — на междинна честота
УН	—		Н — на ниска честота
УИ	УИ		И — импулсни
УЕ	УЭ		Е — повторители
УЛ	—		Л — четящи и възпроизвеждащи
УМ	—		М — за индикация
УТ	УТ		Т — на постоянен ток
—	УС		С — на синусоидални сигнали
—	УБ		Б — на видеосигнали
УД	—		Д — операционни и диференциални усилватели
УП	УП		П — прочие
ФВ	ФВ	Ф — филтри	В — високочестотен
ФН	ФН		Н — нискочестотен
ФЕ	ФП		Е — лентов
ФР	ФС		Р — режекторен
ФП	—		П — други филтри
		А — формиратели	

1	2	3	4
АГ	—	Р — елементи на запомнящи устрой- ства	Г — на импулси с правоъгълна форма
АФ	—		Ф — на импулси със специална форма
АА	—		А — на адресни токове
АР	—		Р — на разрядни токове
АП	—		П — други формирова- тели
РМ	—		М — матрици за оперативни запо- нящи устройства
РВ	—		В — матрици за постоянни запо- нящи устройства
РУ	—		У — матрици за оперативни запо- нящи устройства със схеми за управление
РЕ	—		Е — матрици за постоянни запо- нящи устройства със схеми за управ- ление
—	ЯП		П — елемент на памет
—	ЯМ	М — матрица с различно предназна- чение	
РП	—	И — елементи от аритметически и дискретни устрой- ства	П — други памети
ИР	ИР	Х — многофунк- ционални схеми	Р — регистри
ИМ	ИС		М — суматори
ИЛ	ИЛ		Л — полусуматори
ИЕ	ИЕ		Е — броячи
ИВ	ИШ		В — шифратори
ИД	ИД		Д — дешифратори
ИК	ИК		К — комбинирани
ИП	ИП		П — други
ХА	ЖА		А — аналогови
ХЛ	ЖЛ		Л — цифрови
ХК	—	К — комбинирани	
ХП	—	П — други	
НД	НД	Н — набор от эле- менти	Д — набор от диоди
НТ	НТ		Т — набор от транзистори
НР	НС		Р — набор от резистори
НЕ	НЕ		Е — набор от кондензатори
НК	НК		К — комбинирани набори
НП	—		П — други набори

Означаване на интегралните схеми от фирмата Texas I

Пример: SN74LS74N

Схема на означението

S N	<p>Означение на серията:</p> <p>ECL — ECL</p> <p>HIC — хибридна интегрална схема</p> <p>RSN — издържащи на радиация TTL елементи</p> <p>SMA — MOS</p> <p>SN — TTL или ДТЛ</p> <p>SNF — TTL</p> <p>SNG — TTL</p> <p>TID — силициеви диоди в един корпус</p> <p>TIDM — диодни матрици</p> <p>TIH — мощни хибридни интегрални схеми</p> <p>TMC — MOS или линейни интегрални схеми</p>
7 4	<p>Номер на серията</p> <p>1518 — ДТЛ (0 — +75° C)</p> <p>1519 — ДТЛ (-55 — +125° C)</p> <p>158 — ДТЛ (0 — +75° C)</p> <p>159 — ДТЛ (-55 — +125° C)</p> <p>52 — линейна интегрална схема</p> <p>54 — TTL (-55 — +125° C)</p> <p>55 — линейна интегрална схема</p> <p>56 — линейна интегрална схема</p> <p>72 — линейна интегрална схема</p> <p>74 — TTL (0 — +70° C)</p> <p>75 — линейна интегрална схема</p> <p>76 — линейна интегрална схема</p> <p>84 — TTL (-25 — +85° C)</p> <p>29 — TTL (0 — +70° C)</p> <p>39 — TTL (-55 — +125° C)</p> <p>49 — TTL (0 — +70° C)</p> <p>497 — TTL (0 — +70° C)</p> <p>498 — TTL (-25 — +85° C)</p>
L S	<p>Изпълнение (за TTL интегралните схеми)</p> <p>без означение — TTL интегрална схема от стандартната серия</p> <p>H — с високо бързодействие</p> <p>L — с ниско бързодействие (с малка консумация)</p> <p>LS — схеми с малка консумация с диоди на Шотки</p> <p>S — схеми с много високо бързодействие с диоди на Шотки</p>
7 4	<p>Пореден номер на интегралната схема (буквата А след номера означава подобрен вариант)</p>
N	<p>Изпълнение на корпуса на интегралната схема (F, N, U, H, P, W, J, R, Y, L, S, T, Z)</p>

Списък на ТТЛ интегралните схеми

Тип	Функция	74	LS	S	L	H
00	Четири елемента 2И — НЕ	X	X	X	X	X
01	Четири елемента 2И — НЕ с отворен колектор (5 V)	X	X			X
02	Четири елемента 2ИЛИ — НЕ	X	X	X	X	
03	Четири елемента 2И — НЕ с отворен колектор (5 V)	X	X	X	X	
04	Шест инвертора	X	X	X	X	X
05	Шест инвертора с отворен колектор (5 V)	X	X	X		X
06	Шест инвертора с отворен колектор (30 V)	X				
07	Шест повторителя с отворен колектор (30V)	X				
08	Четири елемента 2И	X	X	X		
09	Четири елемента 2И с отворен колектор (5 V)	X	X	X		
10	Три елемента 3И — НЕ	X	X	X	X	X
11	Три елемента 3И		X	X		X
12	Три елемента 3И — НЕ	X	X			
13	Два четириходови тригера на Шмит	X	X			
14	Шест тригера на Шмит	X	X			
15	Три елемента 3И		X	X		X
16	Шест инвертора с отворен колектор (15 V)	X				
17	Шест повторителя с отворен колектор (15 V)	X				
20	Четири елемента 2И — НЕ	X	X	X	X	X
21	Два елемента 4И			X		X
22	Два елемента 4И — НЕ с отворен колектор (5 V)	X	X	X		X
23	Два елемента 4ИЛИ — НЕ с разрешаващ вход	X				
25	Два елемента 4ИЛИ — НЕ с разрешаващ вход	X				
26	Два елемента 2И — НЕ с отворен колектор (15 V)	X	X			
27	Три елемента 3ИЛИ — НЕ	X	X			
28	Четири елемента 2ИЛИ — НЕ	X	X			
30	Един елемент 8И — НЕ	X	X	X	X	X
32	Четири елемента 2ИЛИ	X	X	X		
33	Четири елемента 2ИЛИ — НЕ	X	X			
37	Четири елемента 2И — НЕ ($N_Q = 30$)	X	X	X		
38	Четири елемента 2И — НЕ с отв. колектор (5 V)	X	X	X		
39	Четири елемента 2И — НЕ ($N_Q = 30$)	X				
40	Два елемента 4И — НЕ ($N_Q = 30$)	X	X	X		X
41	Двоичнодесетичен-десетичен преобразовател с високоволтови изходи (50 V)	X				
42	Двоичнодесетичен-десетичен преобразовател	X	X		X	
43	Преобразовател на двоичен код с излишък три в десетичен код	X			X	
44	Преобразовател на код на Грей с излишък три в десетичен код	X			X	
45	Двоичнодесетичен-десетичен преобразовател с изходи с отворен колектор (30 V)	X				

Тип	Функция	74	LS	S	L	H
46	Двоичнодесетичен-седемсегментен преобразовател	X			X	
47	Двоичнодесетичен-седемсегментен преобразовател	X	X		X	
48	Двоичнодесетичен-седемсегментен преобразовател	X	X			
49	Двоичнодесетичен-седемсегментен преобразовател	X	X			
50	Два елемента 2И — 2ИЛИ — НЕ	X				X
51	Два елемента 2И — 2ИЛИ — НЕ	X	X	X	X	X
52	Един елемент 2И — 4ИЛИ					X
53	Един елемент 2И — 4ИЛИ — НЕ	X				X
54	Един елемент 2И — 4ИЛИ — НЕ	X	X		X	X
55	Един елемент 4И — 2ИЛИ — НЕ		X		X	X
60	Два четиривходови разширителя	X				X
61	Три тривходови разширителя					X
62	Един 2И (3И) — 4ИЛИ разширител					X
64	Един елемент (4И — 2И — 3И — 2И) — 4ИЛИ — НЕ			X		
65	Един елемент (4И — 2И — 2И — 2И) — 4ИЛИ — НЕ с отворен колектор			X		
70	J-K-тригер	X				
71	J-K-тригер				X	X
72	J-K-тригер	X			X	X
73	Два J-K-тригера	X	X		X	X
74	Два D-тригера	X	X	X	X	X
75	Четири D-тригера (паралелен регистър — памет)	X	X		X	
76	Два J — K-тригера	X	X			X
77	Четири D-тригера (паралелен регистър — памет)	X	X		X	
78	Два J — K-тригера		X		X	X
80	1-битов пълен суматор	X				
81	16-битова памет RAM	X				
82	2-битов пълен суматор	X				
83	4-битов пълен суматор	X	X			
84	16-битова памет RAM	X				
85	4-битов компаратор	X	X	X	X	
86	Четири елемента за логическа неравнозначност	X	X	X	X	
87	4-битова схема за формиране на прав или обратен код					X
88	256-битова памет ROM	X				
89	64-битова памет RAM	X	X	X		
90	Асинхронен двоичнодесетичен брояч	X	X		X	
91	8-битов преместващ регистър	X	X		X	
92	Асинхронен брояч на 12	X	X			
93	Асинхронен брояч на 16	X	X		X	
94	Четирибитов преместващ регистър	X				
95	4-битов реверсивен преместващ регистър	X	X		X	

Тип	Функция	74	LS	S	L	H
96	5-битов преместващ регистър	X	X		X	
97	Синхронен програмируем 6-битов делител на честота	X				
98	4-битов паралелен регистър-памет				X	
99	4-битов реверсивен преместващ регистър				X	
100	Осем D-тригера (паралелен регистър-памет)	X				
101	Осем D-тригера (паралелен регистър-памет)					X
102	J — K-тригер					X
103	Два J — K-тригера					X
104	J — K-тригер	X				
105	J — K-тригер	X				
106	Два J—K-тригера					X
107	Два J—K-тригера	X	X			
108	Два J—K-тригера					X
109	Два J—K-тригера	X	X			
110	J—K-тригер	X				
111	Два J—K-тригера	X				
112	Два J—K-тригера		X	X		
113	Два J—K-тригера		X	X		
114	Два J—K-тригера		X	X		
115	Два J—K-тригера	X				
116	Два 4-битови паралелни регистра—памет	X				
118	Шест R—S-тригера	X				
119	Шест R—S-тригера	X				
120	Два импулсни синхронизатора	X				
121	Чакащ мултивибратор	X				X
122	Чакащ мултивибратор	X	X			X
123	Два чакащи мултивибратора	X	X			X
124	Два автогенериращи мултивибратора	X	X	X		
125	Четири повторителя с три изходни състояния	X	X			
126	Четири повторителя с три изходни състояния	X	X			
128	Четири елемента 2ИЛИ—НЕ	X				
132	Четири двувходови тригера на Шмиг	X	X	X		
133	Един елемент 13И—НЕ			X		
134	Един елемент 12И—НЕ			X		
135	Четири двувходови елемента изключващо ИЛИ/И			X		
136	Четири двувходови елемента за логическа неравнозначност	X	X			
138	Дешифратор три входа—осем изхода		X	X		
139	Два 2-битови дешифратора		X	X		
140	Два елемента 4И—НЕ за товар 50Ω			X		
141	Двоичнодесетичен преобразувател с високоволтови изходи (60 V)	X				

Тип	Функция	74	LS	S	L	H
142	Двоичнодесетичен брояч, памет и преобразовател с високоволтови изходи	X				
143	Двоичнодесетичен брояч, памет, седемсегментен преобразовател	X				
144	Двоичнодесетичен брояч, памет, седемсегментен преобразовател	X				
145	Двоичнодесетичен преобразовател с изходи с отворен колектор	X	X			
147	Преобразовател десетичен в двоичнодесетичен код	X				
148	3-битов преобразовател на десетичен в двоичнодесетичен код	X				
150	16-битов мултиплексор	X				
151	8-битов мултиплексор	X	X	X		
152	8-битов мултиплексор	X	X			
153	Два 4-битови мултиплексори	X	X	X		X
154	4-битов дешифратор	X	X			X
155	Два 2-битови дешифратора/демултиплексора	X	X			
156	Два 2-битови дешифратора/демултиплексора	X	X			
157	Четири 2-битови мултиплексора	X	X	X		X
158	Четири 2-битови мултиплексора	X	X	X		
159	Четири 2-битови мултиплексора с отв. колектор	X				
160	Синхронен двоичнодесетичен брояч	X	X			
161	Синхронен брояч на 16	X	X			
162	Синхронен двоичнодесетичен брояч	X	X	X		
163	Синхронен брояч на 16	X	X	X		
164	8-битов преместващ регистър	X	X			X
165	8-битов преместващ регистър	X				
166	8-битов преместващ регистър	X				
167	Програмируем десетичен делител на честота	X				
168	Синхронен двоичнодесетичен реверсивен брояч		X	X		
169	Синхронен реверсивен брояч на 16		X	X		
170	16-битова памет RAM	X	X			
172	16-битова памет RAM с три изходни състояния	X		X		
173	Четири D-тригера (паралелен регистър—памет)	X	X			
174	Шест D-тригера (паралелен регистър—памет)	X	X	X		
175	Четири D-тригера (паралелен регистър—памет)	X	X	X		
176	Асинхронен двоичнодесетичен брояч	X				
177	Асинхронен брояч на 16	X				
178	4-битов преместващ регистър	X				
179	4-битов преместващ регистър	X				
180	8-битова схема за проверка на четност	X				
181	4-битово аритметично-логическо устройство	X	X	X		

Тип	Функция	74	LS	S	L	H
182	Схема за бърз пренос за ... 181	X	X	X		
183	Два 1-битови пълни суматора					X
184	Преобразовател на код 6-битов двоичнодесетичен в двоичен	X				
185	Преобразовател на код 6-битов двоичен в двоичнодесетичен	X				
186	512-битова памет PROM	X				
187	1024-битова памет ROM	X				
188	256-битова памет PROM	X				
189	64-битова памет RAM			X		
190	Синхронен реверсивен двоичнодесетичен брояч	X	X			
191	Синхронен реверсивен брояч на 16	X	X			
192	Синхронен реверсивен двоичнодесетичен брояч	X	X		X	
193	Синхронен реверсивен брояч на 16	X	X		X	
194	4-битов реверсивен преместващ регистър	X	X	X		
195	4-битов преместващ регистър	X	X	X		
196	Асинхронен двоичнодесетичен брояч	X	X			
197	Асинхронен брояч на 16	X	X			
198	8-битов реверсивен преместващ регистър	X				
199	8-битов преместващ регистър	X				
200	256-битова памет RAM (256×1)	X		X		
201	256-битова памет RAM (256×1)			X		
202	256-битова памет RAM (256×1)		X			
206	256-битова памет RAM			X		
207	1024-битова памет RAM (256×4)		X	X		
208	1024-битова памет RAM (256×4)		X	X		
214	1024-битова памет RAM (1024×1)		X	X		
215	1024-битова памет RAM (1024×1)		X			
221	Два чакащи мултивибратори	X				
240	Осем предавателя (инвертора) за линии		X	X		
241	Осем предавателя за линии		X	X		
242	4 приемника за линии (инвертиращи)		X			
243	4 приемника за линии		X			
244	Осем приемник-предавателя за линии		X	X		
245	Осем приемник-предавателя за линии		X			
251	8-входов мултиплексор		X	X		
253	Два 4-входови мултиплексора		X	X		

Тип	Функция	74	LS	S	L	H
256	Два 4-битови паралелни регистри-памет		X			
257	Четири 2-бит паралелни регистри-памет		X	X		
258	Четири 2-битови паралелни регистри-памет с инвертор на изхода		X	X		
266	Четири елемента изключващо ИЛИ		X			
273	Осем D-тригера (паралелен регистър-памет)		X	X		
279	Четири RS-тригера	X	X			
280	9-битова схема за проверка (генератор на четност)			X		
283	4-битов пълен суматор		X			
289	64-битова памет RAM (16×4)			X		
290	Асинхронен двоичнодесетичен брояч		X			
293	Асинхронен брояч на 16		X			
295	4-битов реверсивен регистър		X			
298	Четири двувходови мултиплексора с памет	X	X			
301	256-битова памет RAM (256×1)			X		
363	Ссем D-тригера (паралелен регистър-памет)		X			
364	Осем D-тригера (паралелен регистър-памет)		X			
365	Шест предавателя за бусови линии	X	X	X		
366	Шест предавателя (инвертора) за бусови линии	X	X	X		
367	Шест предавателя за бусови линии	X	X	X		
368	Шест предавателя (инвертора) за бусови линии	X	X	X		
373	Ссем D-тригера (паралелен регистър-памет)		X			
374	Ссем D-тригера (паралелен регистър-памет)		X			
375	Четири D-тригера (паралелен регистър-памет)		X			
377	Осем D-тригера (паралелен регистър-памет)		X			
378	Шест D-тригера (паралелен регистър-памет)		X			
390	Два асинхронни двоичнодесетични брояча		X			
393	два асинхронни брояча на 16		X			
395	4-битов преместващ регистър		X			
490	Два асинхронни двоичнодесетични брояча		X			

**СРАВНИТЕЛНА ТАБЛИЦА НА ОЗНАЧЕНИЯТА НА ТТЛ
ИНТЕГРАЛНИТЕ СХЕМИ**

№	Texas I.	СССР	ЧССР	ГДР	ССР	ПНР
	1	2	3	4	5	6
1	SN7400N	K155ЛА3	MH7400	D100	CDB400E	UCY7400N
2	SN7401N	K155ЛА8				UCY7401N
3	SN7401N					
4	SN7402N	K155ЛЕ1				UCY7402N
5	SN7403N		MH7403	D103	CDB403E	UCY7403N
6	SN7404N	K155ЛН1	MH7404		CDB404E	UCY7404N
7	SN7405N	K155ЛН2	MH7405		CDB405E	
8	SN7406N	K155ЛН3			CDB406E	UCY7406N
9	SN7407N	K155ЛН4			CDB407E	UCY7407N
10	SN7408N	K155ЛИ1			CDB408E	UCY7408N
11	SN7409N				CDB409E	UCY7409N
12	SN7410N	K155ЛА4	MH7410	D110	CDB410E	UCY7410N
13	SN7412N					UCY7412N
14	SN7413N	K155ТЛ1		D113	CDB413E	
15	SN7416N	K155ЛН5			CDB416E	UCY7416N
16	SN7417N				CDB417E	UCY7417N
17	SN7420N	K155ЛА1	MH7420	D120	CDB420E	UCY7420N
18	SN7422N	K155ЛА7		D122		
19	SN7423N	K155ЛЕ2				
20	SN7425N	K155ЛЕ3				
21	SN7426N	K155ЛА11		D126		
22	SN7427N					
23	SN7428N	K155ЛЕ5				
24	SN7430N	K155ЛА2	MH7430	D130	CDB430E	UCY7430N
25	SN7432N	K155ЛЛ1				
26	SN7433N					
27	SN7437N	K155ЛА12	MH7437			UCY7437N
28	SN7438N	K155ЛА13	MH7438			UCY7438N
29	SN7440N	K155ЛА6	MH7440	D140	CDB440E	UCY7440N
30	SN7442N		MH7442		CDB442E	UCY7442N
31	SN7443N					
32	SN7444N					
33	SN7445N					
34	SN7446N		MH7446	D146	CDB446E	
35	SN7447N		MH7447	D147	CDB447E	UCY7447N
36	SN7448N				CDB448E	
37	SN7449N					
38	SN7450N	K155ЛР1	MH7450	D150	CDB450E	UCY7450N
39	SN7451N		MH7451	D151	CDB451E	UCY7451N
40	SN7453N	K155ЛР3*	MH7453	D153	CDB453E	UCY7453N
41	SN7454N		MH7454	D154	CDB454E	UCY7454N
42	SN7460N	K155ЛД1	MH7460	D160	CDB460E	UCY7460N
43	SN7470N					
44	SN7472N	K155ТВ1	MH7472	D172	CDB472E	UCY7472N
45	SN7473N				CDB473E	UCE7473N
46	SN7474N	K155ТМ2	MH7474	D174	CDB474E	UCY7474N

* Съответствието е частично.

№	1	2	3	4	5	6
47	SN7475N	K155TM7	MH7475		CDB475E	UCY7475N
48	SN4476N				CDB476E	UCY7476N
49	SN7477N	K155TM5				
50	SN7478N	K155TB14				
51	SN7480N	K1155ИМ1				
52	SN7481N	K155PY1		D181	CDB481E	
53	SN7482N	K155ИМ2				
54	SN7483N	K155ИМ3			CDB483E	UCY7483N
55	SN7484N	K155PY3				
56	SN7485N					UCY7485N
57	SN7486N	K155ЛП5			CDB486	UCY7486N
58	SN7488N		MH7488			
59	SN7489N	K155PY2	MH7489	D189		UCY7489N
60	SN7490N	K155ИЕ2	MH7490		CDB490	UCY7490N
61	SN7491N			D191		UCY7491N
62	SN7492N	K155ИЕ4			CDB492E	UCY7492N
63	SN7493N	K155ИЕ5	MH7493		CDB493E	UCY7493N
64	SN7494N					
65	SN7495N	K155ИР1		D195	CDB495E	UCY7495N
66	SN7496N		MH7496			
67	SN7497N	K155ИЕ8				
68	SN74100N					
69	SN74104N					
70	SN74105N					
71	SN74107N					UCY74107N
72	SN74109N					
73	SN74110N					
74	SN74111N					
75	SN74115N					
76	SN74118N					
77	SN74119N					
78	SN74121N	K155АГ1		D121	CDB4121E	UCY74121N
79	SN74122N				CDB4122E	
80	SN74123N	K155АГ3				UCY74123N
81	SN74125N	K155ЛП8				
82	SN74126N					
83	SN74128N	K155ЛЕ6				UCY74132N
84	SN74132N					
85	SN74136N					
86	SN74141N	K155ИД1	MH74141			
87	SN74142N					
88	SN74143N					
89	SN74144N					
90	SN74145N					UCY74145N
91	SN74147N					
92	SN74148N					
93	SN74150N	K155КП1	MH74150			UCY74150N
94	SN74151N	K155КП7	MH74151			UCY74151N
95	SN74152N	K155КП5				
96	SN74153N	K155КП2				UCY74153N

№	1	2	3	4	5	6
97	SN74154N	K155ИД3	MH74154			UCY74154N
98	SN74155N	K155ИД4				UCY74155N
99	SN74156N					
100	SN74157N					UCY74157N
101	SN74160N	K155ИЕ9				
102	SN74161N					
103	SN74162N					
104	SN74163N					
105	SN74164N		MH75164			UCY74164N
106	SN74165N					UCY74165N
107	NS74166N					
108	SN74167N					
109	SN74170N	K155РП1				
110	SN74172N					
111	SN74173N	K155ИР15				
112	SN74174N					UCY74174N
113	SN74175N	K155ТМ8				UCY74175N
114	SN74176N					
115	SN74177N					
116	SN74178N					
117	SN74179N					
118	SN74180N	K155ИП2				UCY74180N
119	SN74181N	K155ИП3				UCY74181N
120	SN74182N	K155ИП4				UCY74182N
121	SN74183N					
122	SN74184N	K155ПР6	MH74184			UCY74184N
123	SN74185N	K155ПР7	MH74185			
124	SN74188N		MH74188			
125	SN74190N					
126	SN74191N					
127	SN74192N	K155ИЕ6	MH74192	D192	CDB4192E	UCY74192N
128	SN74193N	K155ИЕ7	MH74193	D193	CDB4193E	UCY74193N
129	SN74194N					UCY74194N
130	SN74195N					
131	SN74196N					
132	SN74197N					
133	SN74198N	K155ИР13				UCY 74198N
134	SN74199N					
135	SN74200N					
136	SN74283N					
137	SN74290N					
138	SN74293N					
139	SN74298N					

№	YHP	Seskosem	Siemens	AEG/Telefunken	Volvo Philips	ITT
	7	8	9	10	11	12
1	TL7400	SFC400E	FLH101	TL7400N	FJH131	MIC7400
2	TL7401	SFC401E	FLH201	TL7401	FJH231	MIC7401
3		SFC401BE	FLH201S	TL7401SN	FJH311	MIC7401A
4	TL7402	SFC402E	FLH191	TL7402N	FJH221	MIC7402
5	TL7403	SFC403E	FLH291	TL7403N	FJH291	MIC7403
6	TL7404	SFC404E	FLH211	TL7404N	FJH241	MIC7404
7	TL7405	SFC405E	FLH271	TL7405N	FJH251	MIC7405
8	TL7406	SFC406E	FLH481	TL7406N		MIC7406
9	TL7407	SFC407E	FLH491	TL7407N		MIC7407
10	TL7408	SFC408E	ELH381	TL7408N		MIC7408
11	TL7409	SFC409E	FLH391	TL7409N		MIC7409
12	TL7410	SFC410E	FLH111	TL7410N	FJH121	MIC7410
13	TL7412		FLH501	TL7412N		MIC7412
14	TL7413	SFC413	FLH531	TL7413N	FJH131	MIC7413
15	TL7416	SFC416E	FLH481T	TL7416N		
16		SFC417E	FLH491T	TL7417N		MIC7417
17	TL7420	SFC420E	FLH121	TL7420N	FJH111	MIC7420
18			FLH611			
19	TL7423		FLH511	TL7423N		
20	TL7425		FLH521	TL7425N		MIC7425
21	TL7426	SFC426E	FLH291U	TL7426N		MIC7426
22			FLH621			
23			FLH661			MIC7428
24	TL7430	SFC430E	FLH131	TL7430N	FJH101	MIC7430
25	TL7432		FLH631			MIC7432
26						MIC7433
27	TL7437	SFC437E	FLH531	TL7437N		MIC7437
28	TL7438	SEC438H	FLH541	TL7438N		MIC7438
29	TL7440	SEC440E	FLH141	TL7440N	FJH141	MIC7440
30	TL7442	SFC442E	FLH281	TL7442N	FJH261	MIC7442
31			FLH361	TL7443N		MIC7443
32			FLH371	TL7444N		MIC7444
33	TL7445		FLL 111	TL7445N		MIC7445
34	TL7446		FLL 121U	TL7446N		MIC7446
35	TL7447		FLL 121	TL7447N		MIC7447
36	TL7448		FLH551	TL7448N		MIC7448
37	TL7449					
38	TL7450	SFC450E	FLH151	TL7450N	FJH151	MIC7450
39	TL7451	SFC451E	FLH161	TL7451N	FJH161	MIC7451
40	TL7453	SFC453E	FLH171	TL7453N	FJH171	MIC7453
41	TL7454	SFC454E	FLH181	TL7454N	FJH181	MIC7454
42	TL7460	SFC460E	FLY101	TL7460N	FJY101	MIC7460
43			FLJ101	TL7470N	FJJ101	MIC7470
44	TL7472	SFC472E	FLJ111	TL7472N	FJJ111	MIC7472
45	TL7473	SFC473E	FLJ121	TL7473N	FJJ121	MIC7473
46	TL7474	SFC474E	FLJ141	TL7474N	FJJ131	MIC7474

№	7	8	9	10	11	12
47	TL7475	SFC475E	FLJ151	TL7475N	EJJ181	MIC7475
48	TL7476	SFC476E	FLJ131	TL7476N	FJJ191	MIC7476
49	TL7477					
50						
51	TЛ7480		FLH221	TL7480N	FJH191	MIC7480
52		SFC481E	FLQ111	TL7481N		MIC7481
53	TL7482		FLH231	TL7482N	FJH201	MIC7482
54	TL7483	SFC483E	ELH341	TL7483N	FJH211	MIC7483
55			FLQ121	TL7484N		MIC7484
56	TL7485	SFC485E	FLH431	TL7485N		
57	TL7486	SFC486E	FLH341	TL7486N	FJH271	MIC7486
58	TL7488					
59	TL7489	SFC489E	FLQ101	TL7489N	EJQ 111	
60	TL7490	SFC490E	FLJ 161	TL7490N	FJJ 141	MIC7490
61	TL7491		FLJ 221	TL7491N	EJJ 151	MIC7491
62	TL7492	SFC492E	FLJ 171	TL7492N	EJJ 251	MIC7492
63	TL7493	SFC493E	FLJ 181	TL7493N	FJJ 2 11	MIC7493
64			FLJ 231	TL7494N		MIC7494
65	TL7495	SFC495E	FLJ 191	TL7495N		MIC7495
66	TL7496		FLJ 261	TL7496N	FJJ 241	MIC7496
67	TL7497		FLJ 331	TL7497N		
68			FLJ 301	TL74100N		
69		SFC4104E	FLJ 281	TL74104N		MIC74104
70		SFC4105E	ELJ 291	TL74105N		MIC74105
71		SFC4107E	FLJ 271	TL74107N	FJJ261	
72			74109	TL74109N		MIC74109
73			FLJ 341	TL74110N		
74			FLJ 351	TL74111N		
75			FLJ 521	TL74115N		
76			FLJ 361	TL74118N		MIC74118
77			FLJ 371	TL74119N		
78	TL74121	SFC4121E	FLK101	TL72121N	FJK101	MIC74121
79		SFC4122E	FLK111	TL74122N		MIC74122
80	TL74123	SFC4123E	FLK121	TL74123N		MIC74123
81	TL74125		74125	TL74125N		
82	TL74126		74126	TL74126N		
83				TL74128		
84		SFC4132E	FLH601	TL74132		
85				TL74136		
86	TL74141	SFC4141E	FLL 101	TL74141	FJL10 1	MIC74141
87			FLL 151	TL74142		
88			FLL 171	TL74143		
89			FLL171T	TL74144		
90		SFC4155E	FLL111T	TL74145		MIC75145
91				TL74147		
92	TL74148	SFC4148E		TL74148		
93	TL74150	SFC4150E	FLY111	TL74150		MIC74150
94	TL74151	SFC4151E	FLY121	TL74151		MIC74151
95		SFC4152E				
96	TL74153	SFC4153E	FLY131	TL74153		MIC74153

№	7	8	9	10	11	12
97	TL74154	SFC4154E	FLY141	TL74154		MIC74154
98	TL74155	SFC4155E	FLY151	TL74155		MIC74155
99		SFC4156E	FLY161	TL74156		MIC74156
100	TL74157	SFC4157E	FLY171	TL74157		MIC74157
101	TL74160		FLJ 401	TL74160		MIC74160
102	TL74161		FLJ 411	TL74161		MIC74161
103			FLJ 421	TL74162		MIC74162
104	TL74163		FLJ 431	TL74163		MIC74163
105	TL74164	SFC4164E	SLJ 441	TL74164		MIC74164
106	TL74165	SFC4165E	FLJ 451	TL74165		MIC74165
107	TL74166		SLJ 461	TL74166		
108	TL74167		SLJ 471	TL74167		
109		SFC4170E	FLJ 131	TL74170		
110				TL74172		
111				TL74173N		
112		SFC4174E	FLJ 531	TL74174N		
113	TL74175	SFC4175E	FLJ 541	TL74175N		
114				TL74176N		
115				TL74177N		
116				TL74178N		
117				TL74179N		
118	TL74180	SFC4180E	FLH421	TL74180N	FJH281	MIC74180
119		SFC4181E	FLH401	TL74181N		
120	TL74182	SFC4182E	FLH411	TL74182N		
121				TL74183N		
122			FLH561			
123			FLH571			
124	TL74188					
125	TL74190		FLJ20 1	TL74190N		MIC74190
126			FLJ21 1	TL74191N		MIC74191
127	TL74192	SFC4192	FLJ241	TL74192N		MIC74192
128	TL74193	SFC4193	FLJ251	TL74193N		MIC74193
129	TL74194	SFC4194	FLJ551	TL74194N		MIC74194
130	TL74195		FLJ561	TL74195N		MIC74195
131			ELJ381	TL74196N		
132	TL74197		FLJ391	TL74197N		
133	TL74198	SFC4198	FLJ311	TL74198N		
134		SFC4199	FLJ321	TL74199N		
135	TL74200		FLJ141			
136	TL74283					
137	TL74290					
138	TL74293					
139	TL74298					

СРАВНИТЕЛНА ТАБЛИЦА ЗА ОЗНАЧЕНИЯТА НА ИНТЕРФЕЙСНИ СХЕМИ

Техс I.	СССР	УНР	ПНР	ГДР	
SN75107N	K170УП1	TA75107PC	UCY75107N		
SN75108N		TA75108PC	UCY75108N		
SN75109N		TA75109PC			
SN75110N	K170АП1	TA75110PC	UCY75110N		
SN75150N	K170АП2	TA75150PC			
SN75154N	K170УП2	TA75154PC			
SN75450BN	K155ЛП7	TA75450APC	UCY75450N		
SN75451BN	K155ЛИ5	TA75451PC	UCY75451N		
SN75452BN			UCY75452N		
SN75491N					D491
SN75492N					D492

СПИСЪК НА CMOS ИНТЕГРАЛНИТЕ СХЕМИ ОТ СЕРИЯТА 4000

Тип	Функция
4000	Два елемента 2ИЛИ-НЕ и един НЕ
4001	Четири елемента 2ИЛИ — НЕ
4002	Два елемента 4ИЛИ — НЕ
4003	Два D-тригера
4005	16-битова памет РАМ
4006	18-битов преместващ регистър
4007	Две комплементарни двойки транзистори и един инвертор
4008	4-битов пълен суматор
4009	Шест инвертора
4010	Шест повторителя
4011	Четири елемента 2И — НЕ
4012	Два елемента 4И — НЕ
4013	Два D-тригера
4014	8-битов преместващ регистър
4015	Два 4-битов преместващ регистър
4016	Четири аналогови ключа
4017	Брояч на 10 (по схема на Джонсън) с дешифратор
4019	Четири двувходови мултиплексори с общ дешифратор
4020	Асинхронен 14-битов двоичен брояч
4021	8-битов преместващ регистър
4022	Брояч на 8 с дешифратор
4023	Три логически елемента 2И-НЕ
4024	Асинхронен 7-битов двоичен брояч
4025	Три елемента 3ИЛИ — НЕ
4026	Синхронен двоичнодесетичен брояч със седемсегментен дешифратор
4027	Два J-K-тригера
4028	Преобразувател на двоичнодесетичен код в десетичен
4029	Синхронен реверсивен 4-битов брояч/десетичен брояч
4030	Четири двувходови елемента за логическа неравнозначност
4031	64-битов преместващ регистър
4035	4-битов преместващ регистър с паралелни входове
4040	Асинхронен 12-битов двоичен брояч
4041	Четири инвертора/повторителя
4042	4-битов преместващ регистър
4043	Четири R-S-тригера
4044	Четири R-S-тригера
4047	Чакащ мултивибратор
4049	Шест инвертиращи преобразувателя на ниво
4050	Шест повторителя
4051	Осемканален аналогов мултиплексор/демултиплексор
4052	Два четириканални аналогови мултиплексори/демултиплексори
4053	Три двуканални аналогови мултиплексори/демултиплексори
4059	Програмируем брояч/делител с коефициент от 3 до 9999
4066	Четири аналогови ключа
4067	16-канален аналогов мултиплексор/демултиплексор
4068	Един елемент 8И — НЕ
4069	Шест инвертора
4070	Четири елемента за логическа неравнозначност
4071	Четири елемента 2ИЛИ
4072	Два елемента 4ИЛИ
4073	Три елемента 3И

Тип	Функция
4075	Три елемента ЗИЛИ
4076	Четири D-тригера
4077	Четири двувходови елемента „изключващо И“
4078	Един елемент ЗИЛИ — НЕ
4081	Четири елемента 2И
4082	Два елемента 4И
4085	Два елемента И — ИЛИ — НЕ
4093	Четири тригера на Шмит с по два входа
4094	8-битов преместващ регистър
4104	Четири преобразувателя на ниво TTL-CMOS
4502	Шест инвертора
4505	64-битова памет RAM
4508	Два по 4-D-тригера
4510	Синхронен реверсивен десетичен брояч
4511	Преобразувател на двоичнодесетичен код в седемсегментен код
4512	Осемвходов мултиплексор
4514	4-битов дешифратор (4 входа — 16 изхода)
4515	4-битов дешифратор (4 входа — 16 изхода)
4516	Синхронен реверсивен брояч на 16
4517	Два статични 64-битови регистъра
4518	Два синхронни двоичнодесетични брояча
4519	Четири двувходови мултиплексори с общ дешифратор
4520	Два синхронни брояча на 16
4521	24-стъпален честотен делител
4522	Синхронен програмируем двоичнодесетичен брояч
4526	Синхронен програмируем брояч на 16
4528	Два чакащи мултивибратора
4531	12-битова схема за проверка на четност
4532	8-битова приоритетна схема
4534	Петдекаден брояч
4538	Два чакащи мултивибратора
4539	Два четириходови мултиплексора с общ дешифратор
4541	Програмируема времезадаваща верига
4543	Преобразувател на двоичнодесетичен код в седемсегментен код
4555	Два 2-битови дешифратора
4556	Два 2-битови дешифратора
4557	1 до 64-бита преместващ регистър
4583	Два тригера на Шмит
4720	256×1-битова памет RAM
4724	Адресируем 8-битов регистър
4731	Четири статични 64-битови преместващи регистъра
4737	Четиридекаден брояч

СРАВНИТЕЛНА ТАБЛИЦА НА ОЗНАЧЕНИЯТА НА CMOS ИНТЕГРАЛНИТЕ СХЕМИ

RCA	СССР	MOTOROLA	TEXAS I. FAIRCHILD	NEC	Тошиба	
CD4001A		MC14001	TP4001A	F4001	μPD4001C	TC4001
CD4002A	564ЛП5	MC14002	TP4002A	F4002	μPD4002C	TC4002
CD4011A	564ЛА7	MC14011	TP4011A	F4011	μPD4011C	TC4011
CD4012A	564ЛА8	MC14012	TP4012A	F4012	μPD4012C	TC4012
CD4013A	564ТМ2	MC14013	TP4013A	F4013	μPD4013C	TC4013
CD4014A		MC14014	TP4014A	F4014	μPD4014C	TC4014
CD4015A	564ИР2	MC14015	TP4015A	F4015	μPD4015C	TC4015
CD4017A		MC14017	TP4017A	F4017	μPD4017C	TC4017
CD4020A		MC14020	TP4020A	F4020	μPD4020C	TC4020
CD4021A		MC14021	TP4021A	F4021	μPD4021C	TC4021
CD4023A	564ЛА9	MC14023	TP4023A	F4023	μPD4023C	TC4023
CD4025A	564ЛЕ10	MC14025	TP4025A	F4025	μPD4025C	TC4025
CD4027A	564ТВ1	MC14027	TP4027A	F4027	μPD4027C	TC4027
CD4028A	564ИД1	MC14028	TP4028A	F4028	μPD4028C	TC4028
CD4029A			TP4029A	F4029	μPD4029C	TC4029
CD4030A	564ЛП2		TP4030A	F4030	μPD4030C	TC4029
CD4035A		MC14035	TP4035A	F4035	μPD4035C	TC4035
CD4040B		MC14040B	TP4040A	F4040	μPD4040C	TC4040
CD4042A	564ТМ3	MC14042	TP4042A	F4042	μPD4042C	TC4042
CD4043B	564ТР2	MC14043B	TP4043B	F4043	μPD4043C	TC4043
CD4044B		MC14044B	TP4044B	F4044	μPD4044C	TC4044
CD4049A		MC14049	TP4049A	F4049	μPD4049C	TC4049
CD4050A	564ПУ4	MC14050	TP4050A	F4050	μPD4050C	TC4050
CD4063A			TP4063B		μPD4063C	TC4063
CD4066A		MC14066	TP4066A	F4066	μPD4066C	TC4066
CD4069B		MC14069B	TP4069B	F4069	μPD4069C	TC4069
CD5071B		MC14071B	TP4071B	F4071	μPD4071C	TC4071
CD4081B		MC14081B	TP4081B	F4081	μPD4081C	TC4081
		MC14512B	TP4512B	F4512	μPD4512C	TC4512
CD4518B		MC14518B	TP4518B	F4518	μPD4518C	TC4518
		MC14519B	TP4519B	F4519	μPD4519C	TC4519
CD4520B		MC14520B	TP5520B	F4520	μPD4520C	TC4520
		MC14528B		F4528	μPD4428C	TC4528
		MC14539B		F4539	μPD4539C	TC4539
CD4555B		MC14555B		F4555	μPD4555C	TC4555
CD4556B		MC14556B		F4556	μPD4556C	TC4556

АНАЛОГОВИ СХЕМИ, ПРОИЗВЕЖДАНИ В СССР

Тип	Аналог	Функция
K174УР2	TDA440	Видео-междинночестотен усилвател
K174УИ7	TBA810S	Нискочестотен усилвател 4 W
K174УР1	TBA120S	ЧМ междинночестотен усилвател с демодулатор
K1УС744	TAA300	1W нискочестотен усилвател
K1УС221	MC101	Двустъпален усилвател
K1УС222	2A-30	Каскоден усилвател
K1УБ221		Видеоусилвател
K1УС671	E6022	Нискочестотен усилвател 60 mW
K1УС731	MC1524	Нискочестотен усилвател 1W
K1УС744	TAA300	Нискочестотен усилвател
K1УС231	MC1352	Нискочестотен предусилвател
K1УС741	CA3048	Нискочестотен усилвател
K1УТ221	MC1525	Диференциален усилвател
K1УТ771	MC1526	Диференциален усилвател
K1УТ401Б	μA702	Операционен усилвател
K553УД1	μA709	Операционен усилвател
K553УД6	μA725	Операционен усилвател
K140УД8	μA740	Операционен усилвател
K140УД7	μA741	Операционен усилвател
K553УД2	LM101	Операционен усилвател
K553УД5	LM101A	Операционен усилвател
K140УД10	LM108	Операционен усилвател
K554СА2	μA710	Компаратор
K554СА1	μA711	Компаратор
K521СА3	LM111	Компаратор
K1ЕН421	μA723	Стабилизатор на напрежение

АНАЛОГОВИ СХЕМИ, ПРОИЗВЕЖДАНИ В ЧССР

Тип	Функция
МAА115	Тристъпален усилвател
МAА125	Тристъпален усилвател
МAА145	Тристъпален усилвател
МAА225	Тристъпален усилвател
МAА245	Тристъпален усилвател
МAА325	Тристъпален усилвател
МAА345	Тристъпален усилвател
МAА435	Три транзистора
МAА525	Три транзистора с общ емитер
МВА225	Усилвател (до 1MHz)
МВА125	Диференциален усилвател
МВА145	Усилвател (до 5MHz)
МAА3000	Диференциален усилвател (до 30 MHz)
МAА3005	ВЧ усилвател (до 120 MHz)
МAА3006	ВЧ усилвател (до 120 MHz)
МAА661	ЧМ-междинночестотен усилвател/декодер
МAА9403	НЧ-усилвател 3,5 W
МAА550	Стабилизатор на напрежение
МВА810	НЧ-усилвател 5W
МAА501	Операционен усилвател
МAА502	Операционен усилвател
МAА503	Операционен усилвател
МAА504	Операционен усилвател
МAА725	Операционен усилвател
МAА723	Стабилизатор на напрежение
МAА436	Схема за управляване фазата при тиристори и триаци
МAА741	Операционен усилвател
МAА748	Операционен усилвател
МAА7805	Стабилизатор на напрежение 5 V
МAА7812	Стабилизатор на напрежение 12 V
МAА7815	Стабилизатор на напрежение 15 V
МAА7824	Стабилизатор на напрежение 24 V

АНАЛОГОВИ СХЕМИ, ПРОИЗВЕЖДАНИ В ГДР

Тип	Функция
A109D (μ A709)	Операционен усилвател
A110D (μ A710)	Компаратор
A205D	Нискочестотен усилвател 5 W
A211D	Нискочестотен усилвател 1 W
A220D	ЧМ-междинночестотен усилвател/демодулатор
A223D	Междинночестотен усилвател/демодулатор за звуков съпровод в телевизионните приемници
A230D	RGB-матрица
A240D	Междинночестотен усилвател за телевизионни приемници АМ
A244D	приемник до 30 MHz
A250D	Хоризонтална развивка за телевизионен приемник с транзисторно крайно стъпало
A252D	Хоризонтална развивка за телевизионен приемник с тиристорно крайно стъпало
A270D	Видеоусилвател
A281D	АМ-ЧМ междинночестотен усилвател
290	Стереодекодер
A295D	СЕКАМ-декодер

6. СПИСЪК НА ИНТЕГРАЛНИТЕ СХЕМИ, ДАДЕНИ В СПРАВОЧНИКА

Тип	Стр.	Тип	Стр.	Тип	Стр.
7400	13	7437	38	7486	64
7401	14	7438	39	7489	65
7402	15	7440	40	7490	66
7403	16	7442	41	7491	67
7404	17	7446	42	7492	68
7405	18	7447	43	7493	69
7406	19	7450	44	7495	70
7407	20	7451	45	7497	71
7408	21	7453	46	74112	72
7409	22	7454	47	74113	73
7410	23	7455	48	74114	74
7411	24	7460	49	74121	75
7412	25	7464	50	74123	76
7413	26	7472	51	74125	77
7416	27	7473	52	74128	78
7417	28	7474	53	74132	—
7420	29	7475	54	74138	79
7421	30	7476	55	74140	80
7422	31	7477	56	74141	81
7423	32	7480	57	74150	82
7425	33	7481	58	74151	83
7426	34	7482	59	74152	84
7428	35	7483	60	74153	85
7430	36	7484	61	74154	86
7432	37	7485	62	74155	87

Тип	Стр.	Тип	Стр.	Тип	Стр.
74160	88	4000	112	μA709	199
74161	88	4001	113	μA710	140
74162	89	4002	114	μA711	141
74163	89	4003	115	μA720	142
74164	90	4007	116	μA723	143
74170	91	4008	117	πA725	144
74173	92	4009	118	μA733	145
74174	93	4010	119	μA739	146
74175	94	4011	120	μA740	147
74180	95	4012	121	μA741	148
74192	96	4013	122	μA747	149
74194	97	4015	123	μA748	150
74198	98	4016	124		
75107	99	4017	125	μA7805	151
75108	99	4019	126	μA7812	151
75109	100	4022	127	ηA7815	151
75110	100	4023	128	μA7824	151
75150	101	4025	129	ТАА550	152
75154	102	4027	130	μA555	153
75450	103	4028	131	LM301	154
75451	104	4030	132	LM308	155
75452	105	4042	133	LM311	156
75491	106	4043	134	LM318	157
75492	107	4050	135	CA3000	158
8T23	108	4052	136	CA3005	159
8T24	109	μA702	138	CA3006	159

КРАТЪК СПРАВОЧНИК ПО ИНТЕГРАЛНИ СХЕМИ

Автор: к. т. н. инж. КИРИЛ ИВАНОВ КОНОВ
Рецензенти н. с. инж. МОМЧИЛ АНДРЕЕВ ГАНЕВ
к. т. н. инж. ЖИВКО БОРИСОВ ПАСКАЛЕВ

Първо издание

Научен редактор: инж. ВАСИЛ ДИМИТРОВ ТЕРЗИЕВ
Художник: ИВАН ИЛИЕВ
Художник-редактор: СТЕФАН ДЕСПОДОВ
Технически редактор: ЖЕЛЯЗКА ИЛИЕВА
Коректор: СТАНКА МИТЕВА

Дадена за набор на 23. VI. 1981 г.
Подписана за печат м. октомври 1981 г.
Излязла от печат м. ноември 1981 г.
Формат; 16/60/84
Печатни коли 11,75
Издателски коли 10,96 УИК 10,28

9533122311
КОД 03 $\frac{3192-55-81}{9533122311}$

Издателски № 12570
Тираж 27000+85
Цена 1,20 лв

Държавно издателство „Техника“, София, бул. „Руски“ №6
Държавна печатница „Георги Димитров“—Ямбол